

**UNIVERSIDAD CARLOS III**

**Escuela Politécnica Superior**

Departamento de Tecnología Electrónica



# **Diseño e implementación experimental de un inversor monofásico operando en modo isla**

**PROYECTO FIN DE CARRERA**

**INGENIERÍA INDUSTRIAL**

Autor: Martín Delgado, Raúl

Tutor: Lazaro Blanco, Antonio

Director: Valdivia Guerrero, Virgilio

29 de Junio de 2012



# Índice general

<b>1. Introducción.</b>	<b>1</b>
1.1. Objetivos. . . . .	1
1.2. Aplicaciones del inversor monofásico. . . . .	1
1.3. Descripción del libro. . . . .	2
<b>2. El inversor monofásico</b>	<b>5</b>
2.1. Topologías de inversores. . . . .	5
2.1.1. Topología Push-Pull. . . . .	6
2.1.2. Topología Medio Puente. . . . .	6
2.1.3. Topología Puente Completo. . . . .	7
2.2. Semiconductores en conmutación . . . . .	8
2.2.1. Generalidades. . . . .	9
2.2.2. Conmutación de un transistor MOSFET. . . . .	9
2.2.3. El concepto de “Tiempo muerto”. . . . .	10
2.2.4. Diodos de circulación inversa. . . . .	12
2.3. Tipos de básicos de modulación en ancho de pulso. . . . .	15
2.3.1. Conceptos básicos. . . . .	15
2.3.2. Modulación bipolar. . . . .	17
2.3.3. Modulación unipolar. . . . .	18
2.4. Estructuras de control. . . . .	20
2.4.1. Control de tensión. . . . .	20
2.4.2. Control de doble lazo . . . . .	21
<b>3. Solución propuesta</b>	<b>23</b>
3.1. Descripción del convertidor. . . . .	23
<b>4. Diseño de la etapa de potencia.</b>	<b>25</b>
4.1. Requisitos de la etapa de potencia. . . . .	26
4.2. Filtro. . . . .	26
4.3. Selección de los interruptores. . . . .	29
4.3.1. Diodo de circulación inversa externo. . . . .	32
4.4. Selección de las protecciones de los interruptores. . . . .	34
4.4.1. Supresor de tensiones transitorias. . . . .	34
4.5. Driver. . . . .	35
4.5.1. Alta impedancia de entrada. . . . .	37

4.5.2.	Adaptación de niveles. . . . .	38
4.5.3.	Capacidad elevada de corriente de salida. . . . .	41
4.6.	Circuito de tiempos muertos. . . . .	41
4.7.	Tensiones auxiliares . . . . .	42
4.8.	Aspecto final de la tarjeta “Puente completo” . . . . .	43
<b>5.</b>	<b>Diseño del lazo de control</b>	<b>45</b>
5.1.	Bloques comunes . . . . .	46
5.1.1.	Bloque Oscilador . . . . .	46
5.1.2.	Bloque acondicionamiento de señal lazo abierto . . . . .	48
5.1.3.	Bloque sensor de tensión de salida . . . . .	50
5.1.4.	Regulador . . . . .	50
5.2.	Bloque modulador Bipolar . . . . .	52
5.2.1.	El circuito integrado UC3823 como modulador bipolar . . . . .	53
5.2.2.	Control de cuatro interruptores a partir de una única señal PWM en modulación Bipolar . . . . .	58
5.3.	Bloque modulador Unipolar . . . . .	59
5.3.1.	Amplificador inversor. . . . .	59
5.3.2.	Generador de onda triangular . . . . .	60
5.3.3.	Comparador . . . . .	61
5.4.	Alimentación de los circuitos de control . . . . .	62
5.5.	Aspecto final de las tarjetas de control . . . . .	62
5.5.1.	Modulación bipolar . . . . .	62
5.5.2.	Modulación unipolar . . . . .	62
<b>6.</b>	<b>Diseño del regulador</b>	<b>65</b>
6.1.	Cálculo de la función de transferencia de la planta . . . . .	65
6.2.	Cálculo de la función de transferencia del sensor . . . . .	69
6.3.	Cálculo de la función de transferencia del modulador . . . . .	69
6.4.	Cálculo de la función de transferencia del regulador . . . . .	70
6.4.1.	Definición del regulador . . . . .	71
6.5.	Cálculo del regulador . . . . .	73
6.5.1.	Ejemplo del diseño del regulador con SmartCtrl . . . . .	74
6.5.2.	Detalle de los reguladores diseñados . . . . .	78
<b>7.</b>	<b>Resultados en simulación</b>	<b>83</b>
7.1.	Validación del modelo promediado en PSIM . . . . .	83
7.1.1.	Validación promediado de la tarjeta de modulación bipolar . . . . .	83
7.1.2.	Validación promediado de la tarjeta de modulación Unipolar . . . . .	85
7.2.	Simulaciones en lazo abierto y lazo cerrado. . . . .	86
7.2.1.	Realización de simulaciones. . . . .	86
7.2.2.	Tarjeta de control con modulación bipolar. . . . .	86
7.2.3.	Tarjeta de control con modulación unipolar. . . . .	89

<b>8. Medidas en el laboratorio</b>	<b>93</b>
8.1. Realización de las medidas . . . . .	93
8.1.1. Conceptos básicos. . . . .	94
8.1.2. Medida del rendimiento. . . . .	94
8.1.3. Medida de la respuesta ante un escalón de descarga. . . . .	94
8.1.4. Representación de la Transformada Discreta de Fourier. . . . .	95
8.1.5. Cálculo de la Distorsión Armónica Total. . . . .	95
8.2. Tarjeta de modulación Bipolar . . . . .	95
8.2.1. Lazo Abierto . . . . .	95
8.2.2. Regulador 1.1 . . . . .	98
8.2.3. Regulador 1.2 . . . . .	100
8.3. Tarjeta de modulación Unipolar . . . . .	104
8.3.1. Lazo Abierto . . . . .	104
8.3.2. Regulador 2.1 . . . . .	107
8.3.3. Regulador 2.2 . . . . .	109
<b>9. Consideraciones prácticas</b>	<b>113</b>
9.1. Offset en la tensión de salida. . . . .	113
9.2. Dificultad para ajustar la frecuencia de oscilación. . . . .	113
9.3. Rotura de Mosfet al trabajar con potencias “elevadas”. . . . .	114
<b>10. Conclusión</b>	<b>115</b>
10.1. Etapa de potencia. . . . .	115
10.2. Tarjetas de control. . . . .	116
10.3. Trabajos futuros . . . . .	116
<b>A. Manuales de funcionamiento</b>	<b>121</b>
A.1. Puente completo . . . . .	122
A.1.1. Detalles de la tarjeta . . . . .	123
A.1.2. Procedimiento de puesta en marcha . . . . .	123
A.2. Tarjeta de modulación bipolar . . . . .	124
A.2.1. Detalles de la tarjeta . . . . .	124
A.2.2. Procedimiento de puesta en marcha . . . . .	126
A.3. Tarjeta de modulación unipolar . . . . .	128
A.3.1. Detalles de la tarjeta . . . . .	128
A.3.2. Procedimiento de puesta en marcha . . . . .	129
<b>B. Documentos de diseño</b>	<b>133</b>
<b>C. Hojas de características</b>	<b>149</b>



# Índice de figuras

1.1. Inyección de energía a la red procedente de paneles fotovoltaicos. . . . .	2
1.2. Alimentación de cargas con una tensión de salida controlada. . . . .	2
2.1. Topología Push-Pull. . . . .	6
2.2. Topología Medio Puente. . . . .	7
2.3. Topología Puente Completo. . . . .	8
2.4. MOSFET, zonas de funcionamiento y circuito equivalente. . . . .	10
2.5. Efecto de los tiempos muertos. . . . .	11
2.6. Conmutación de cargas RLC con y sin DLC. . . . .	13
2.7. Inversor alimentando carga RLC. . . . .	14
2.8. Curva característica de un diodo. . . . .	14
2.9. Distribución de la densidad de portadores minoritarios. . . . .	15
2.10. Tiempo de recuperación inversa. . . . .	15
2.11. Relación entre la señal moduladora y la portadora. . . . .	16
2.12. Circuito de modulación bipolar. . . . .	17
2.13. Modulación bipolar. . . . .	18
2.14. Circuito básico de modulación unipolar. . . . .	19
2.15. Modulación unipolar. . . . .	19
2.16. Esquema general de control. . . . .	20
2.17. Control en modo tensión. . . . .	21
2.18. Control de doble lazo. Lazo interno de corriente y lazo externo de tensión. . . . .	21
3.1. Solución propuesta. . . . .	23
3.2. Esquema de las soluciones propuestas, diseñadas y construidas. . . . .	24
4.1. Diagrama de bloques de la etapa de potencia. . . . .	25
4.2. Filtro LC general, sin efectos de carga ni parásitos en función de la frecuencia natural $\omega_n$ . . . . .	27
4.3. Filtro LC construido. . . . .	29
4.4. Clasificación de interruptores semiconductores de potencia. . . . .	29
4.5. Contribuciones a la corriente por la bobina. . . . .	30
4.6. Cálculo de la corriente máxima que circula por los interruptores. . . . .	31
4.7. Curvas $I_D$ respecto a $V_{DS}$ para cada tensión de control $V_{GS}$ MOSFET $SPW20N60S5$ . . . . .	32
4.8. Diodo interno. . . . .	33
4.9. Diodo externo. . . . .	33

4.10. Protecciones en el dispositivo de conmutación (Mosfet).	34
4.11. Protección TVS contra sobretensiones.	35
4.12. Driver para el disparo de un MOSFET.	36
4.13. Diagrama de bloques simplificado del driver <i>IR2110</i> .	36
4.14. Conexión típica del driver <i>IR2110</i> .	37
4.15. Etapa de entrada del driver <i>IR2110</i> .	38
4.16. Adaptación de niveles para la parte baja del driver.	39
4.17. Adaptación de niveles para la parte alta del driver.	39
4.18. Tensión flotante mediante Bootstrap.	40
4.19. Tensión flotante mediante convertidor de aislamiento.	40
4.20. Circuito de tiempos muertos.	41
4.21. Generación de tensión de 5V.	42
4.22. Aspecto final de la tarjeta “Puente completo”.	43
5.1. Bloques que componen el lazo de control.	45
5.2. Bloque oscilador.	46
5.3. Esquema eléctrico del bloque oscilador.	47
5.4. Definición de la ganancia de lazo en el oscilador.	47
5.5. Bloque acondicionamiento de señal para el lazo abierto.	49
5.6. Esquema eléctrico del bloque de acondicionamiento de señal en lazo abierto.	49
5.7. Esquema eléctrico del bloque de acondicionamiento de señal en lazo abierto.	50
5.8. Sensor de tensión de salida.	50
5.9. Bloque oscilador.	51
5.10. Esquema eléctrico del regulador.	51
5.11. Sistema de cambio de regulador sin dañar la PCB.	52
5.12. Bloque modulador Bipolar.	52
5.13. Partes que componen el modulador Bipolar.	53
5.14. Comparación de señales triangulares.	53
5.15. Esquema interno del integrado UC3823.	54
5.16. Configuración de la frecuencia de oscilación en el integrado UC3823.	54
5.17. Etapa de salida Totem Pole integrado UC3823.	56
5.18. Esquema eléctrico para la implementación del integrado UC3823.	56
5.19. Limitador de tensión de entrada al integrado UC3823.	57
5.20. Circuito de disparos.	58
5.21. Diagrama de bloques del modulador Unipolar.	59
5.22. Amplificador de ganancia $+1$ y $-1$ con retardos equivalentes.	59
5.23. Diagrama de bloques del generador de señal triangular.	60
5.24. Diagrama de bloques del generador de señal triangular.	60
5.25. Esquema eléctrico del comparador del modulador unipolar.	61
5.26. Aspecto final de la tarjeta de control con modulación bipolar.	63
5.27. Aspecto final de la tarjeta de control con modulación unipolar.	64
6.1. Diagrama de bloques del sistema completo.	65
6.2. Esquema de la planta.	66
6.3. Equivalencia entre el convertidor inversor y el convertidor reductor síncrono.	66



6.4. Formas de onda en el convertidor reductor para el cálculo de los valores promediados. . . . .	67
6.5. Convertidor en valores promediados. . . . .	67
6.6. Circuito linealizado para el cálculo de $Gvd_{(s)}$ con resistencias parásitas. . .	68
6.7. Señales que intervienen en un modulador. . . . .	69
6.8. Regulador de tipo 3. . . . .	71
6.9. Diagrama de bloques de la implementación del regulador. . . . .	71
6.10. Diagrama de bode de un regulador de tipo 3. . . . .	72
6.11. Metodo de la k, regulador de tipo 3. . . . .	73
6.12. Selección de la planta. . . . .	74
6.13. Introducción de los datos de la planta. . . . .	75
6.14. Introducción de la ganancia del sensor. . . . .	75
6.15. Introducción de datos del regulador. . . . .	76
6.16. Selección de frecuencia de cruce y margen de fase. . . . .	77
6.17. Posicionamiento manual de polos y ceros. . . . .	77
6.18. Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 1.1 . . . . .	79
6.19. Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 1.2 . . . . .	80
6.20. Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 2.1 . . . . .	81
6.21. Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 2.2 . . . . .	82
7.1. Resultados esperados de tensión de salida para una validación correcta. . .	84
7.2. Esquema de validación en PSIM del modelo promediado para la tarjeta bipolar. . . . .	84
7.3. Tensión de salida para la validación del modelo promediado en la tarjeta de modulación bipolar. . . . .	84
7.4. Esquema de validación en PSIM del modelo promediado para la tarjeta unipolar. . . . .	85
7.5. Tensión de salida para la validación del modelo promediado en la tarjeta de modulación unipolar. . . . .	85
7.6. Circuito para simulación en Psim de la tarjeta con modulación bipolar. . .	87
7.7. Circuito de simulación de tiempos muertos. . . . .	87
7.8. Tensión de salida para modulación bipolar en LA con $V_{dc} = 320V$ y plena carga. . . . .	88
7.9. Tensión de salida para modulación bipolar con $V_{dc} = 320V$ y plena carga. . .	88
7.10. Espectro de la tensión de salida con el regulador 1.2. $V_{dc} = 320V$ y plena carga. $f_f = 60Hz$ . . . . .	88
7.11. Circuito para simulación en Psim de la tarjeta con modulación unipolar. . .	89
7.12. Circuito de simulación del modulador unipolar. . . . .	89
7.13. Tensión de salida para modulación unipolar en LA con $V_{dc} = 320V$ y plena carga. . . . .	90
7.14. Tensión de salida para modulación unipolar con $V_{dc} = 320V$ y plena carga. .	90

7.15. Espectro de la tensión de salida con el regulador 2.2. $V_{dc} = 320V$ y plena carga. $f_f = 60Hz$ . . . . .	90
8.1. Montaje para la medida de los escalones de descarga. . . . .	94
8.2. Diagrama de bode Lazo Abierto, bipolar. . . . .	96
8.3. Regulación en Lazo Abierto. . . . .	96
8.4. Circuito promediado. . . . .	97
8.5. Forma de onda de la tensión de salida del inversor Bipolar Lazo abierto. .	97
8.6. Espectro de la tensión de salida del inversor en Lazo abierto. . . . .	97
8.7. Respuesta ante escalón de descarga. . . . .	98
8.8. Diagrama de bode Lazo regulador 1.1. . . . .	98
8.9. Regulación en Lazo Cerrado con el regulador 1.1. . . . .	99
8.10. Forma de onda de la tensión de salida del inversor Bipolar Lazo cerrado, regulador 1.1. . . . .	99
8.11. Espectro de la tensión de salida del inversor con el regulador 1.1. . . . .	100
8.12. Respuesta ante escalón de descarga. . . . .	100
8.13. Diagrama de bode Lazo regulador 1.2. . . . .	101
8.14. Regulación en Lazo Cerrado con el regulador 1.2. . . . .	101
8.15. Forma de onda de la tensión de salida del inversor Bipolar Lazo cerrado, regulador 1.2. . . . .	102
8.16. Espectro de la tensión de salida del inversor con el regulador 1.2. . . . .	102
8.17. Rendimiento del inversor con la tarjeta de modulación bipolar. . . . .	103
8.18. Respuesta ante escalón de descarga. . . . .	103
8.19. Diagrama de bode Lazo Abierto, unipolar. . . . .	104
8.20. Regulación en Lazo Abierto. . . . .	104
8.21. Forma de onda de la tensión de salida del inversor Unipolar Lazo abierto. .	105
8.22. Espectro de la tensión de salida del inversor en Lazo abierto. . . . .	105
8.23. Espectro de la tensión a la salida del puente completo (Tension PWM sin filtrar). . . . .	106
8.24. Respuesta ante escalón de descarga. . . . .	106
8.25. Diagrama de bode Lazo regulador 2.1. . . . .	107
8.26. Regulación en Lazo Cerrado con el regulador 2.1. . . . .	107
8.27. Forma de onda de la tensión de salida del inversor Unipolar Lazo cerrado, regulador 2.1. . . . .	108
8.28. Espectro de la tensión de salida del inversor con el regulador 2.1. . . . .	108
8.29. Respuesta ante escalón de descarga. . . . .	109
8.30. Diagrama de bode Lazo regulador 2.2. . . . .	109
8.31. Regulación en Lazo Cerrado con el regulador 2.2. . . . .	110
8.32. Forma de onda de la tensión de salida del inversor Unipolar Lazo cerrado, regulador 2.2. . . . .	110
8.33. Espectro de la tensión de salida del inversor con el regulador 2.2. . . . .	111
8.34. Rendimiento del inversor en modulación unipolar. . . . .	111
8.35. Respuesta ante escalón de descarga. . . . .	112
A.1. Puente completo. . . . .	122

A.2. Circuito real de tiempos muertos. . . . .	123
A.3. Aspecto final de la tarjeta de control con modulación bipolar. . . . .	124
A.4. Situación de los componentes del regulador en la PCB. . . . .	125
A.5. Situación de los componentes de la red duplicada en la PCB. . . . .	125
A.6. Aspecto final de la tarjeta de control con modulación unipolar. . . . .	128
A.7. Situación de los componentes del regulador en la PCB. . . . .	129
A.8. Situación de los componentes de la red duplicada en la PCB. . . . .	129
 B.1. Esquemático de la tarjeta puente completo. . . . .	134
B.2. Layout de la PCB de la tarjeta puente completo. . . . .	135
B.3. Esquemático principal de la tarjeta de modulación bipolar. . . . .	136
B.4. Esquemático del oscilador de la tarjeta de modulación bipolar. . . . .	137
B.5. Esquemático del acondicionamiento de lazo abierto de la tarjeta de modulación bipolar. . . . .	138
B.6. Esquemático del generador de disparos de la tarjeta de modulación bipolar. . . . .	139
B.7. Layout de la PCB de la tarjeta de modulación bipolar. . . . .	140
B.8. Esquemático principal de la tarjeta de modulación unipolar. . . . .	141
B.9. Esquemático del oscilador de la tarjeta de modulación unipolar. . . . .	142
B.10. Esquemático del acondicionamiento de lazo abierto de la tarjeta de modulación unipolar. . . . .	143
B.11. Esquemático del generador de onda triangular de la tarjeta de modulación unipolar. . . . .	144
B.12. Esquemático del amplificador de ganancia -1 de la tarjeta de modulación unipolar. . . . .	145
B.13. Esquema del comparador de la tarjeta de modulación unipolar. . . . .	146
B.14. Layout de la PCB de la tarjeta de modulación unipolar. . . . .	147
 C.1. Puerta inversora con histéresis 74HC14. . . . .	150
C.2. Regulador lineal de tensión 78L05 (+5V). . . . .	151
C.3. Regulador lineal de tensión 79L05 (-5V). . . . .	152
C.4. Comparador LM311. . . . .	153
C.5. Comparador LM319. . . . .	154
C.6. Amplificador operacional TL08x. . . . .	155
C.7. Amplificador de muy bajo ruido LT1028. . . . .	156
C.8. Amplificador dual de muy bajo ruido LTC1151. . . . .	157
C.9. Driver de Mosfet IR2110. . . . .	158
C.10. Mosfet de potencia SPW20N60S5. . . . .	159
C.11. Diodo 1N4148. . . . .	160
C.12. Diodo BYW-100-200. . . . .	161
C.13. Diodo MUR460. . . . .	162
C.14. Diodo STTA806D. . . . .	163
C.15. Supresor de transitorios TVS 1.5KE440A. . . . .	164
C.16. Convertidor DC/DC 1w 15V/15V Aislamiento 1KV. . . . .	165
C.17. Sensor activo de tensión con aislamiento. . . . .	166



# Índice de tablas

2.1. Ventajas e inconvenientes de una topología Push-Pull. . . . .	6
2.2. Ventajas e inconvenientes de una topología Medio Puente. . . . .	7
2.3. Ventajas e inconvenientes de una topología Puente Completo. . . . .	8
2.4. Posibles valores de conducción en modulación bipolar. . . . .	18
2.5. Posibles valores de conducción en modulación unipolar. . . . .	19
2.6. Comparación de modulación bipolar y unipolar. . . . .	20
4.1. Requisitos de la etapa de potencia. . . . .	26
4.2. Características del MOSFET <i>SPW20N60S5</i> . . . . .	32
4.3. Características del diodo inverso interno en el Mosfet <i>Infineon coolmos</i> <i>SPW20N60S5</i> . . . . .	33
4.4. Características del diodo inverso externo <i>STTA806D</i> . . . . .	33
4.5. Características del TVS <i>1,5KE440A</i> de <i>ST MICROELECTRONICS</i> . . . . .	35
6.1. Regulador 1.1 . . . . .	79
6.2. Regulador 1.2 . . . . .	80
6.3. Regulador 2.1 . . . . .	81
6.4. Regulador 2.2 . . . . .	82

## **Agradecimientos**

A mi familia y amigos. Y a todas las personas que me han ayudado.

# Capítulo 1

## Introducción.

### 1.1. Objetivos.

El objetivo fundamental del proyecto consiste en el diseño e implementación experimental de un inversor monofásico operando en modo isla. A continuación se enumera el conjunto de tareas que se van a llevar a cabo

1. Se realizará el diseño y montaje de la etapa de potencia utilizando la estructura en puente completo y filtro de salida LC.
2. Diseño y montaje de dos lazos de control analógico para el control de la tensión de salida, utilizando modulación unipolar y bipolar.
3. Se llevará a cabo una caracterización del funcionamiento estático y dinámico del inversor utilizando las dos implementaciones de control desarrolladas.

### 1.2. Aplicaciones del inversor monofásico.

El inversor, tiene como objetivo la transformación de manera eficiente de tensión continua (DC) a alterna (AC) con unas características determinadas, por ejemplo, una tensión eficaz de  $220V$  y una frecuencia de  $50Hz$ .

Un origen común de la tensión DC son los sistemas de almacenamiento como baterías, con tensiones típicas de  $12V$ ,  $24V$ ,  $48V$ . Para conseguir tensiones de salida elevadas a la salida del inversor, se suele emplear una primera etapa de elevación DC/DC o bien una etapa posterior de elevación AC/AC (Un transformador).

Aplicaciones típicas del inversor monofásico son la inyección de potencia a la red procedente de paneles fotovoltaicos [26][23] (figura 1.1) o la alimentación de cargas con una tensión de salida controlada[7][22] (figura 1.2).

El mercado eléctrico Español en la actualidad permite la venta de energía a pequeños y grandes productores a partir de fuentes renovables[6]. Es por eso que el inversor monofásico tiene un gran nicho de aplicación en todo tipo de aplicaciones fotovoltaicas, no solo en inyección a red sino también en alimentación en modo isla, es decir, aislado de la red.

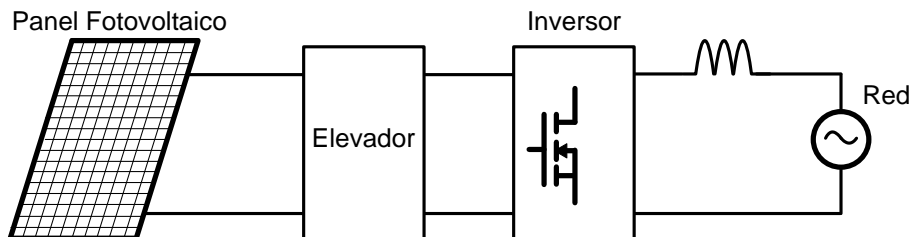


Figura 1.1: Inyección de energía a la red procedente de paneles fotovoltaicos.

Para la alimentación de cargas críticas con tensión de salida controlada se emplean los Sistemas de Alimentación Ininterrumpida SAI. Dependiendo de la calidad de la onda de salida se pueden encontrar convertidores DC/AC comerciales con un rango de precios muy elevado, por ejemplo, un inversor de  $400V A$  con salida de tensión senoidal modificada por  $120€^1$  o un inversor de la misma potencia con una tensión de salida cuadrada modificada por  $40€^2$ .

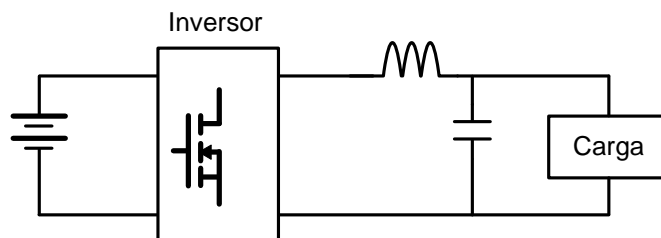


Figura 1.2: Alimentación de cargas con una tensión de salida controlada.

### 1.3. Descripción del libro.

A continuación se presenta una breve descripción de cada uno de los capítulos que contiene el documento:

- En el capítulo 2 se muestra una introducción de las topologías típicas de inversores monofásicos con diferentes metodologías de control.
- En el capítulo 3 se plantea la solución propuesta.
- En el capítulo 4 se describe el diseño de la etapa de potencia en puente completo.

<sup>1</sup>Modelo SIAI-CD2400

<sup>2</sup>Modelo SAI Salicru sps 400 Home



- En el capítulo 5 se describe el diseño de cada una de las tarjetas de control. La tarjeta de control con modulación Bipolar basada en el integrado *UC3823* y la tarjeta de modulación bipolar realizada con componentes discretos.
- En el capítulo 6 se plantea el diseño del regulador, para ello se calcula la función de transferencia de cada uno de los bloques que componen el sistema: Planta, sensor y modulador.
- En el capítulo 7 se presentan los resultados de simulación de los reguladores diseñados en el capítulo 6.
- En el capítulo 8 se presentan los resultados experimentales con cada una de las tarjetas de control y reguladores diseñados. Así como una caracterización estática y dinámica de los mismos.
- En el capítulo 9 se presentan algunas consideraciones a tener en cuenta durante la implementación práctica del prototipo, así como las principales dificultades encontradas, y sus soluciones.
- En el capítulo 10 se exponen las conclusiones y los trabajos futuros.



## Capítulo 2

# El inversor monofásico: Topologías, estructuras de control clásicas y conceptos básicos.

En este capítulo se va a realizar una introducción de las topologías típicas de inversores monofásicos. Se presentarán distintos conceptos a tener en cuenta a la hora de diseñar la etapa de potencia de un inversor. Se plantearán dos métodos de control y dos tipos de modulación. Por último se va a exponer la solución propuesta que se desarrollará en los capítulos posteriores.

A continuación se presenta una descripción de las secciones del capítulo:

- En la sección 2.1 se presentan tres topologías de inversores: Push-Pull, medio puente y puente completo, estableciendo las ventajas e inconvenientes de cada una de estas topologías.
- En la sección 2.2 expone la necesidad de tener en cuenta la conmutación a la hora de seleccionar dispositivos, se describe la conmutación del Mosfet y del diodo, se presenta el tiempo de recuperación inversa y se discute la necesidad de la inclusión de tiempos muertos.
- En la sección 2.3 se introducen conceptos básicos de la modulación en ancho de pulso y se describen dos tipos de modulación, bipolar y unipolar.
- En la sección 2.4 se muestran distintas estructuras de control. Control en modo tensión, control en modo corriente y control de lazo interno de corriente y lazo externo de tensión.

### 2.1. Topologías de inversores.

Los inversores se pueden clasificar según su número de fases entre monofásicos y trifásicos. Este proyecto versará sobre inversores monofásicos por lo que se puede obviar esta primera clasificación. Según la fuente de energía se pueden diferenciar entre inversores en fuente de tensión (VSI) e inversores en fuente de corriente (CSI)[14] Durante este documento se tratará únicamente el inversor VSI. Por otro lado, se pueden distinguir tres

topologías de potencia clásicas. Estas son la configuración Push-Pull, Medio Puento y Puento Completo. Cada una de ella presenta ventajas e inconvenientes respecto a las otras, ya sea en cuanto a simplicidad de componentes o a facilidades de control.

### 2.1.1. Topología Push-Pull.

La topología “push-pull” se basa en el empleo de un transformador con toma intermedia como se observa en la figura 2.1a de manera que con únicamente dos interruptores se consigue aplicar a la carga tensiones desde el valor positivo del bus de continua hasta el mismo valor de polaridad contraria[29].

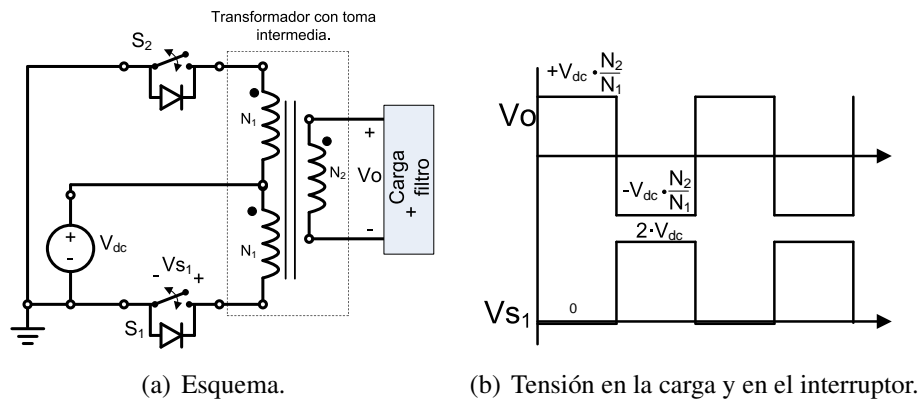


Figura 2.1: Topología Push-Pull.

En la tabla 2.1 se pueden observar algunas de las ventajas e inconvenientes que presenta[1].

Ventajas	Inconvenientes
<ul style="list-style-type: none"> <li>■ Solo se emplean dos interruptores de potencia.</li> <li>■ Elementos de conmutación referidos a masa, por lo que su disparo resulta sencillo.</li> </ul>	<ul style="list-style-type: none"> <li>■ Los interruptores deben soportar el doble de la tensión del bus de continua.</li> <li>■ Se generan sobretensiones debido a la inductancia de dispersión del transformador.</li> <li>■ <math>P &lt; 1\text{KW}</math></li> </ul>

Cuadro 2.1: Ventajas e inconvenientes de una topología Push-Pull.

### 2.1.2. Topología Medio Puento.

La topología de Medio Puento[29] o Half Bridge se basan en generar una tensión intermedia a través de un par de condensadores como se muestra en la figura 2.2. Esta

topología aplicará a la carga una tensión máxima de la mitad del valor de tensión del bus DC. Los interruptores deben soportar la tensión total, es decir, la suma de ambas fuentes.

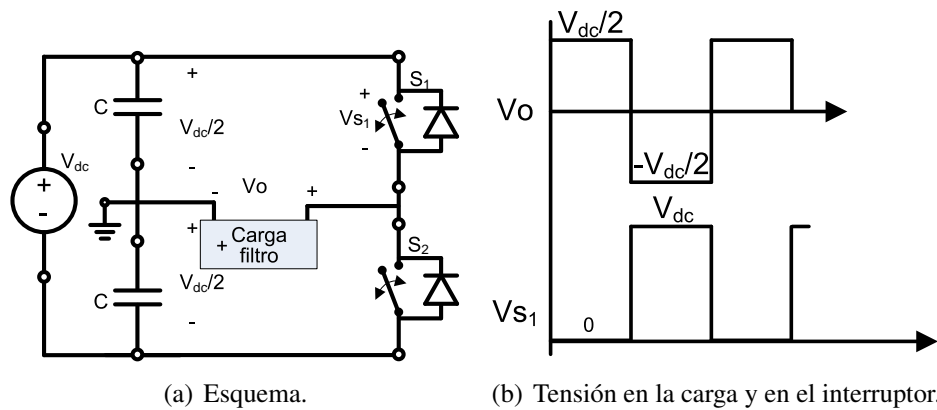


Figura 2.2: Topología Medio Puente.

En la tabla 2.2 se pueden observar algunas de las ventajas e inconvenientes que presenta[1].

Ventajas	Inconvenientes
<ul style="list-style-type: none"> <li>■ Solo se emplean dos interruptores de potencia.</li> </ul>	<ul style="list-style-type: none"> <li>■ Los interruptores deben soportar el doble de la tensión aplicada a la carga.</li> <li>■ <math>S_1</math> no está referido a masa por lo que es necesario emplear algún tipo de circuito de disparo que permita aplicar una tensión flotante.</li> <li>■ Mala utilización del bus DC, ya que la tensión de salida máxima es la mitad de la tensión del bus DC.</li> </ul>

Cuadro 2.2: Ventajas e inconvenientes de una topología Medio Puente.

### 2.1.3. Topología Puente Completo.

La topología “Puente completo”[29] emplea cuatro interruptores como se observa en la figura 2.3a. De esta forma, con una sola fuente de continua, se pueden aplicar a la carga tanto tensiones positivas como negativas o cero con un simple cambio de los interruptores que conducen en cada momento. Esta topología incorpora ventajas e inconvenientes de las dos topologías anteriores.

En la tabla 2.3 se han recopilado algunas de las ventajas e inconvenientes que presenta esta topología[1]. No cabe duda que el principal inconveniente es la complejidad, pero al trabajar con altas potencias, las ventajas cobran mayor importancia que los inconvenientes. Por tanto esta es la topología empleada para altas potencias.

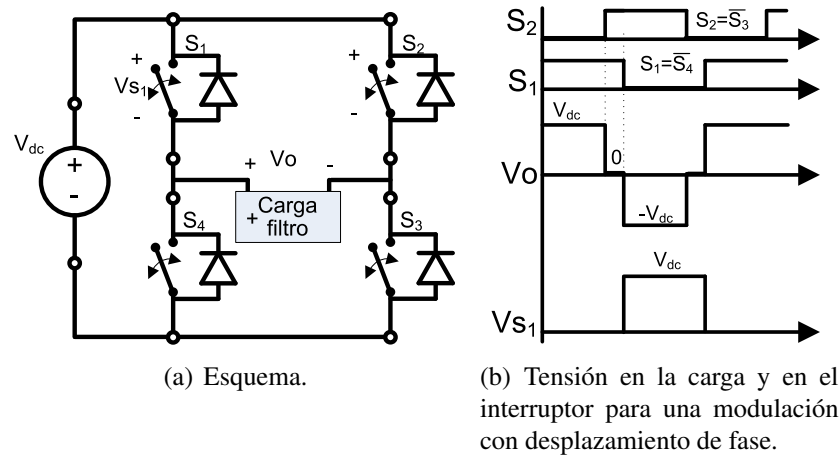


Figura 2.3: Topología Puento Completo.

Ventajas	Inconvenientes
<ul style="list-style-type: none"> <li>■ La tensión aplicada en la carga es la tensión de la fuente de continua (Salvo polaridad).</li> <li>■ Se puede aplicar a la carga <math>+V_{dc}</math>, <math>-V_{dc}</math> y <math>0V</math>.</li> <li>■ Mejor utilización del bus DC. Ya que la tensión máxima de salida es la tensión del bus DC</li> <li>■ La tensión que deben soportar los interruptores es el valor de la fuente de continua.</li> </ul>	<ul style="list-style-type: none"> <li>■ Se duplica el número de interruptores con respecto a topologías anteriores</li> <li>■ Dos de los interruptores no están referidos a masa, por lo que serán necesarios circuitos de disparo que permitan aplicar una tensión flotante.</li> </ul>

Cuadro 2.3: Ventajas e inconvenientes de una topología Puento Completo.

## 2.2. Semiconductores en conmutación

Esta sección del documento se va a centrar en la conmutación. Resulta frecuente, cuando se trabaja a frecuencias muy por debajo de las frecuencias para las cuales los componentes están calificados obviar la realidad de una conmutación. Sin embargo, cuando las exigencias aumentan (en potencia y frecuencia) hay que tenerlas en cuenta, de no hacerlo puede ocurrir que el diseño no funcione o incluso se destruya.

### 2.2.1. Generalidades.

El principal objetivo de los interruptores de potencia es obtener una alta tensión de ruptura mientras que se mantiene una baja resistencia de conducción  $R_{on}$  o caída de tensión directa, según dispositivo.

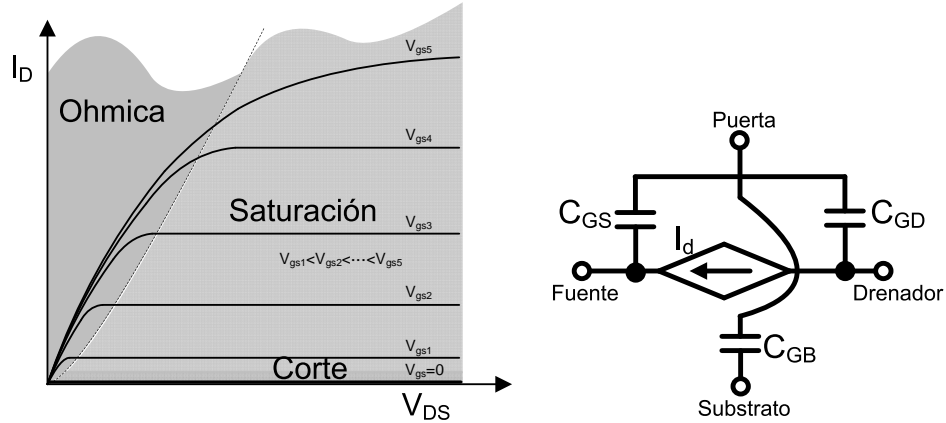
La tensión de ruptura de una unión p-n polarizada en inversa está relacionada con la región de depleción, que es función del nivel de dopado. Una alta tensión de ruptura requiere un dopado bajo de al menos un lado de la unión, lo que causa que el material tenga una mayor resistencia de conducción. La profundización en este terreno excede los objetivos del proyecto, sin embargo, de esta manera, durante el diseño se puede tener en cuenta que hay que elegir los dispositivos semiconductores acorde con las tensiones que deben soportar y si se sobredimensionan, se perderán prestaciones.

### 2.2.2. Conmutación de un transistor MOSFET.

El transistor MOSFET es un dispositivo semiconductor controlado por tensión de puerta-fuente  $V_{gs}$  como se muestra en la figura 2.4a. Obsérvese que se trata de un MOSFET de canal N de acumulación, el resto no se suelen usar en electrónica de potencia.

El MOSFET puede encontrarse en tres estados[4], zona Óhmica, zona de Corte y zona de Saturación. En la equivalencia que se hace entre un MOSFET y un interruptor, la zona Óhmica corresponde con un interruptor cerrado (conduciendo) y la zona de corte con un interruptor abierto

La velocidad de conmutación, que es el paso de un estado a otro depende de diferentes variables, pero las principales son: La capacidad de puerta, que hay que cargar / descargar para conmutar capacidad puerta-fuente  $C_{GS}$ , capacidad puerta drenador  $C_{GD}$  y capacidad puerta-substrato  $C_{GB}$  (ver figura 2.4b) y la capacidad de corriente que puede manejar el driver que comanda el MOSFET, para cargar / descargar el condensador antes citado.



(a) Zonas de funcionamiento de un MOSFET. (b) Circuito equivalente en gran señal del MOSFET basado en la capacidad de Meyer[16].

Figura 2.4: MOSFET, zonas de funcionamiento y circuito equivalente.

### 2.2.3. El concepto de “Tiempo muerto”.

En una conmutación ideal, los dos interruptores de una rama del puente conmutan en el mismo instante, es decir, en el momento en que uno empieza a conducir, el otro deja de hacerlo. Suponiendo así que el paso de conducción a corte es instantáneo. Sin embargo, como se ha explicado en el apartado 2.2.2, la realidad es bien diferente.

Si no se tiene en cuenta este fenómeno de no instantaneidad en el cambio, podría darse la situación en que un MOSFET comience a conducir antes de que el otro MOSFET de la misma rama haya dejado de hacerlo totalmente, lo que daría lugar a un cortocircuito. Las consecuencias de este cortocircuito dependerían de la capacidad de corriente instantánea de la fuente de tensión (Batería, pila de combustible...) pudiendo llegar a destruir los interruptores por sobrecorriente.

Para verlo de una manera más ilustrativa suponga que los dos interruptores  $S_1$  y  $S_4$  de la figura 2.3a son MOSFET de potencia como el que representa la figura 2.4. Debido a que la variación de la tensión puerta-fuente es continua, en el paso de una zona a otra pasará por la zona intermedia de Saturación durante la conmutación. Produciéndose así un cambio no instantáneo.



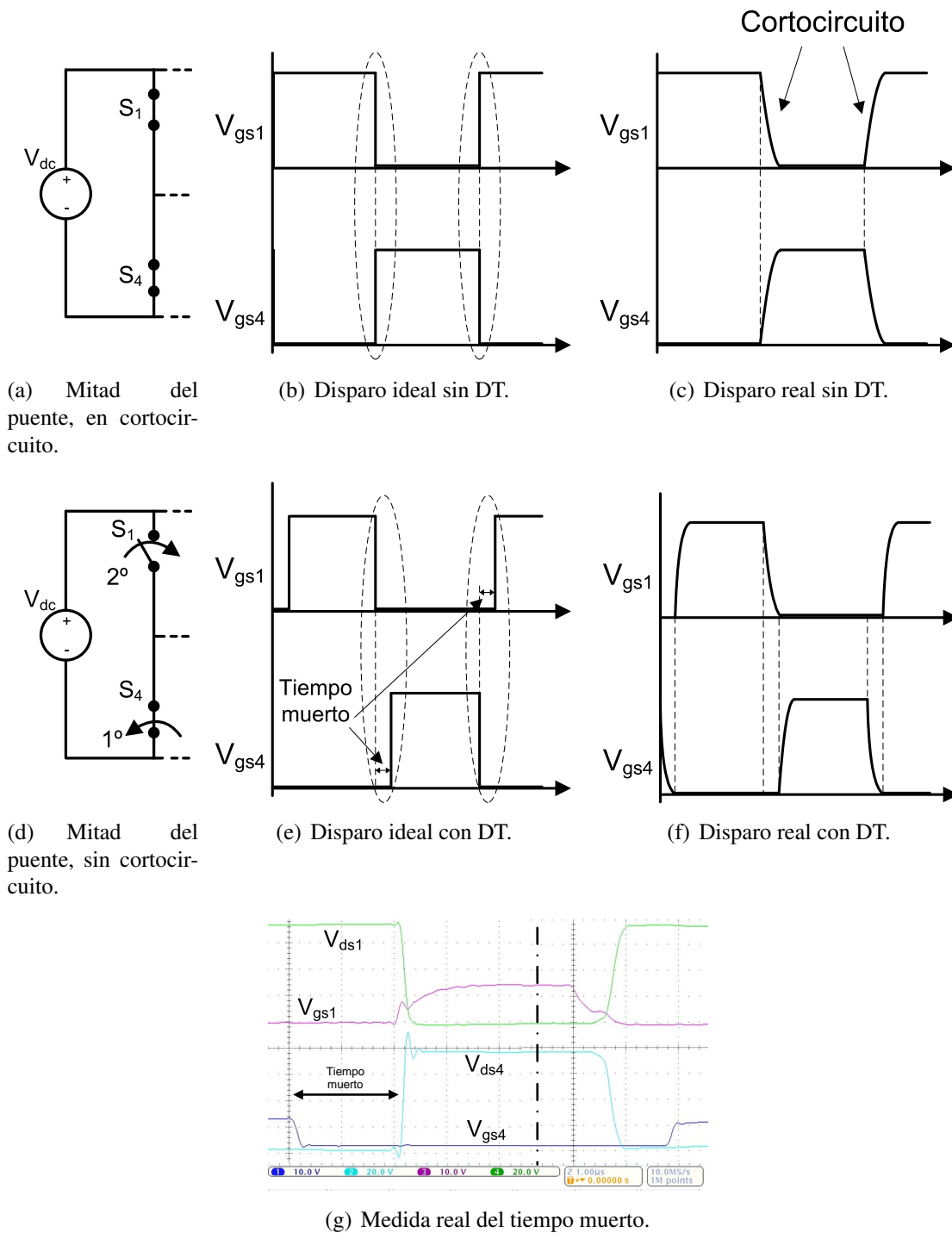


Figura 2.5: Efecto de los tiempos muertos.

En la figura 2.5 se muestra la evolución de la tensión puerta-fuente  $V_{gs}$  de los interruptores 1 y 4. En las dos figuras de la izquierda se muestra una conmutación ideal, mientras que en la derecha se muestra una evolución más real de la tensión  $V_{gs}$ . De esta forma se puede observar en la figura 2.5c que durante la conmutación hay un tiempo en el que ambos interruptores, 1 y 4 están en algún estado de conducción, lo que generará un cortocircuito.

La solución a este problema son los tiempos muertos, de ahora en adelante se empleará la abreviatura DT (Del inglés Dead Time). Consiste en introducir un retraso respecto al encendido de interruptor, pero no en el apagado. De manera que cuando comienza el encendido, ya se habrá apagado el interruptor correspondiente como se observa en la figura 2.5f.

En la figura 2.5g se observa el tiempo muerto desde que se envía la orden de apagado del interruptor 4 ( $V_{gs4}$  toma nivel bajo) hasta que se envía la orden de encendido del interruptor 1 ( $V_{gs1}$  toma nivel alto) que es entonces cuando se produce la conmutación.

La introducción del DT genera distorsión armónica de baja frecuencia. Si el DT es muy pequeño genera una distorsión armónica pequeña, pero podría ocurrir que no cumpla su cometido, es decir, no retrase en encendido el tiempo suficiente para que el otro interruptor se haya apagado. Si el DT es muy grande se asegura que ha habido tiempo suficiente para que el interruptor se apague antes de que el otro interruptor se encienda, pero la distorsión armónica introducida es muy grande. Es por eso que hay que buscar un equilibrio entre seguridad y distorsión. El tiempo muerto deberá ser el mínimo que garantice el apagado del interruptor. La mejor manera de calcularlo es midiendo en un circuito de test.

#### 2.2.4. Diodos de circulación inversa.

En todas las topologías de inversores mostradas anteriormente, figuras 2.1a, 2.2a y 2.3a se representa cada interruptor  $S_i$  siempre acompañado en paralelo con un diodo. Este diodo tiene el nombre de diodo de circulación inversa (Diodo de libre circulación o DLC). Su función es presentar un camino alternativo al paso de la corriente para la conmutación de cargas inductivas.

Si el interruptor es un Mosfet, las características constructivas de este tipo de dispositivos hacen que de manera intrínseca se forme un diodo en la unión P-N. Sin embargo, este diodo presenta unas características muy pobres respecto a tiempo de recuperación inversa, de manera que se añade (Bien externamente o durante la fabricación) un diodo con las características deseadas.

#### Conmutación de cargas inductivas.

La ecuación 2.1 representa la tensión en la bobina e implica que la corriente que circula por una bobina no puede variar de manera brusca.

Como ejemplo, la figura 2.6a muestra una conmutación sin diodo de libre circulación, cuando el interruptor se abre (deja de conducir) se exige que la corriente por la bobina descienda bruscamente. Esto no es posible, ya que implicaría una caída de tensión infinita en los terminales de la bobina. Lo que realmente ocurre es que la tensión en los terminales de la bobina aumenta y sigue aumentando hasta que fuerza la circulación de la corriente a través del interruptor que no debería conducir. Si es un interruptor mecánico provocará un arco eléctrico acortando considerablemente la vida útil del componentes, pero si el

componente es un transistor, romperá instantáneamente por sobretensión.

La solución es colocar un diodo que proporcione un camino alternativo para la corriente de la bobina cuando el interruptor se abre como se muestra en la figura 2.6b.

$$V_L = L \cdot \frac{di_L}{dt} \quad (2.1)$$

Donde:

- $V_L$  es la tensión en la bobina.
- $L$  es el valor de la bobina.
- $i_L$  es la corriente que circula por la bobina.
- $t$  es el tiempo.

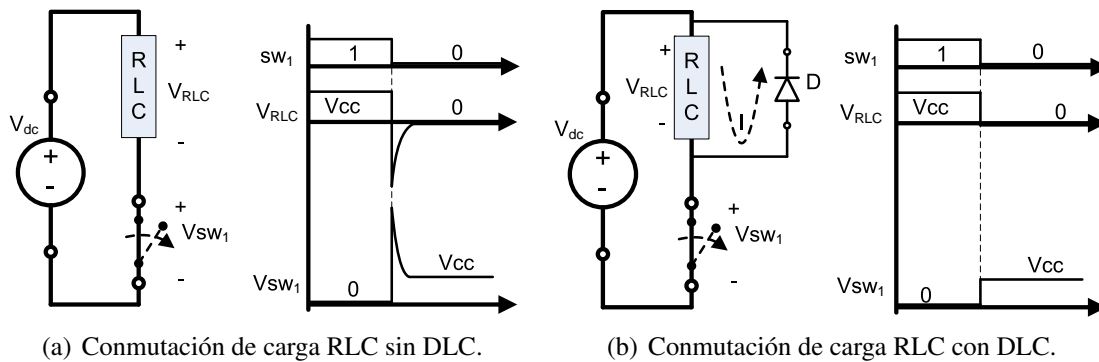


Figura 2.6: Efecto de la conmutación de cargas RLC en el interruptor con y sin DLC.

La solución descrita anteriormente se puede extender a la conmutación producida en un puente inversor, pero en este caso el diodo no puede ir en paralelo con la carga, pues en la carga se aplican tensiones tanto positivas como negativas. Los diodos se colocan como se muestra en la figura 2.7, en paralelo con los interruptores. Como ejemplo, partiendo del estado en que  $S_1$  y  $S_3$ , y la corriente fluye por el camino indicado por la flecha con línea continua. Cuando  $S_1$  y  $S_3$  se abren, la corriente debe seguir fluyendo en el mismo sentido a través de la carga inductiva y busca un nuevo camino a través de los diodos  $D_2$  y  $D_4$ , este camino está representado por la línea discontinua.

### Efecto del tiempo de recuperación inversa.

El diodo es un componente pasivo no lineal. Para entender su funcionamiento, es suficiente en la mayor parte de los casos con conocer su curva característica mostrada en la figura 2.8  $V_D$  representa la tensión mínima de conducción,  $V_r$  la tensión de ruptura que es la tensión inversa máxima que puede bloquear antes de romper y  $r_d$  la resistencia dinámica del diodo. Sin embargo, cuando se trabaja con altas potencias y altas frecuencias hay que tener en cuenta otros parámetros.

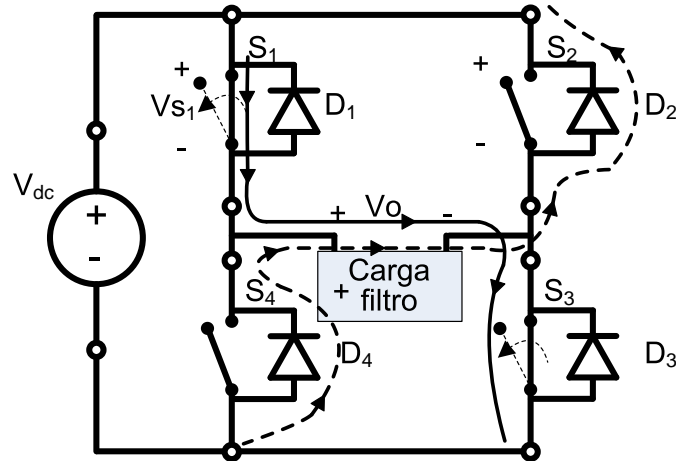


Figura 2.7: Inversor alimentando carga RLC.

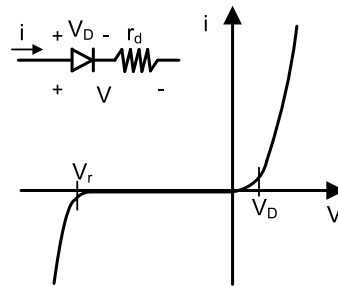


Figura 2.8: Curva característica de un diodo.

El diodo es una unión p-n como se muestra en la figura 2.9b. Puede encontrarse polarizado de manera directa o inversa, cada uno de estos estados corresponde con una distribución de portadores minoritarios diferentes, véanse las figuras 2.9a y c. Los portadores minoritarios son los que se encuentran en menor proporción en el material. En un semiconductor p, los minoritarios son los electrones mientras que en un semiconductor n son los huecos.

Un diodo polarizado en sentido directo corresponde a la distribución de portadores minoritarios de la figura 2.9a[17], cuando pasa a polarización inversa, la corriente no puede anularse inmediatamente, no lo hará hasta que no disminuya la concentración de portadores minoritarios como aparece en la figura 2.9c. Durante este tiempo de transición aparece una corriente inversa como se muestra en la figura 2.10. La disminución de la concentración de portadores minoritarios no se debe únicamente a la corriente inversa sino también al fenómeno de recombinación de cargas.

El tiempo de recuperación inversa  $t_{rr}$  se mide desde el momento en el que la corriente en sentido directo pasa por 0 hasta que la corriente en sentido inverso alcanza un valor inferior al 10 % de la corriente de pico inversa IRM. Este tiempo se puede dividir en dos partes,  $t_a$  y  $t_b$  el primero es el tiempo que tardan los portadores minoritarios en alcanzar

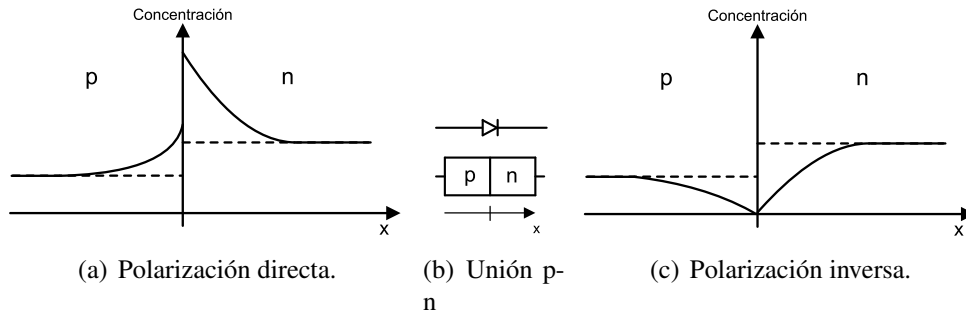


Figura 2.9: Distribución de la densidad de portadores minoritarios en función de la distancia a la unión y del estado.

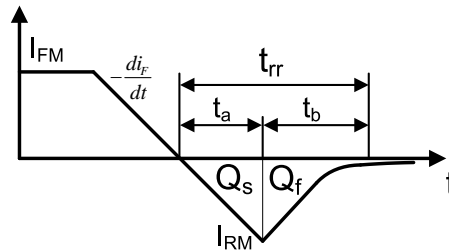


Figura 2.10: Tiempo de recuperación inversa.

la concentración de equilibrio, representado por una línea discontinua en la figura 2.10.  $t_b$  es el tiempo necesario para la formación de la región de agotamiento. La cantidad de portadores de carga que fluyen a través del diodo durante este proceso se denomina carga de recuperación inversa  $Q_{rr}$  que es la suma de  $Q_a$  y  $Q_b$  presentados en la figura 2.10.

## 2.3. Tipos de básicos de modulación en ancho de pulso.

A continuación se mostrará los conceptos básicos de la modulación en ancho de pulso para a continuación exponer la modulación bipolar y la modulación unipolar.

### 2.3.1. Conceptos básicos.

El modulador es el elemento encargado de generar las señales PWM de disparo de cada uno de los interruptores a partir de la señal de control. Según se realice la conmutación de los interruptores se puede hablar de modulación bipolar, modulación unipolar y modulación rama lenta - rama rápida.

El principio básico de estas modulaciones consiste en comparar la señal de control (Moduladora) con una señal triangular (Portadora). Generando así una modulación en ancho de pulso. Dependiendo de que combinaciones de estas señales se apliquen a cada interruptor se obtiene uno u otro tipo de modulación.

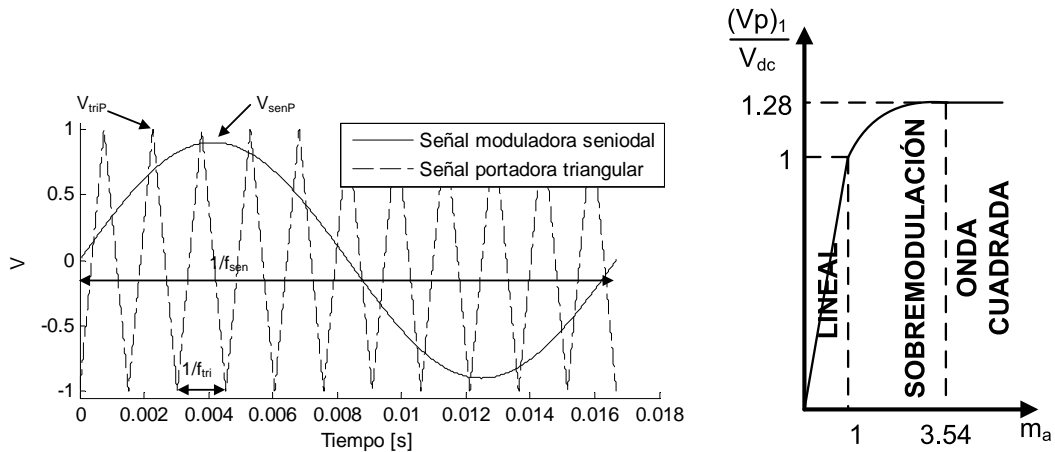
Llegado este punto es interesante conocer dos definiciones, que relacionan la señal moduladora y la portadora en su amplitud y frecuencia. Índice de modulación en amplitud e índice de modulación en frecuencia.

**Índice de modulación en amplitud**[19]: La ecuación 2.2 define  $m_a$ , es la relación entre la amplitud de la señal moduladora y la amplitud de la señal portadora. La figura 2.11b muestra el valor de pico del primer armónico de tensión de salida  $(V_p)_1$  normalizado a la tensión del bus DC  $V_{dc}$ , en relación con el índice de modulación en amplitud  $m_a$  para una topología de puente completo, según el valor de  $m_a$  se pueden distinguir tres zonas de modulación  $0 < m_a \leq 1$  zona lineal en la que el ancho de los pulsos aumenta a medida que lo hace la tensión de referencia,  $1 < m_a < 3,54$  Sobremodulación en la que dos o más pulsos se unen formando un único pulso y  $m_a \geq 3,54$  Onda cuadrada en la que únicamente hay un pulso por semiciclo.

**Índice de modulación en frecuencia**[19]: La ecuación 2.3 define  $m_f$ , que es la relación entre la frecuencia de la señal portadora y la frecuencia de la señal moduladora. Si  $m_f < 21$  se dice que un inversor está muy poco modulado[18], mientras que si  $m_f > 21$  se dice que está muy modulado.

$$m_a = \frac{V_{senP}}{V_{triP}} \quad (2.2)$$

$$m_f = \frac{f_{tri}}{f_{sen}} \quad (2.3)$$



(a) Relación entre la señal portadora (triangular) y la señal moduladora (senoidal).

(b) Relación entre el primer armónico de tensión de salida y  $m_a$  para  $m_f = 11$  en puente completo[27][25].

Figura 2.11: Relación entre la señal moduladora y la portadora.

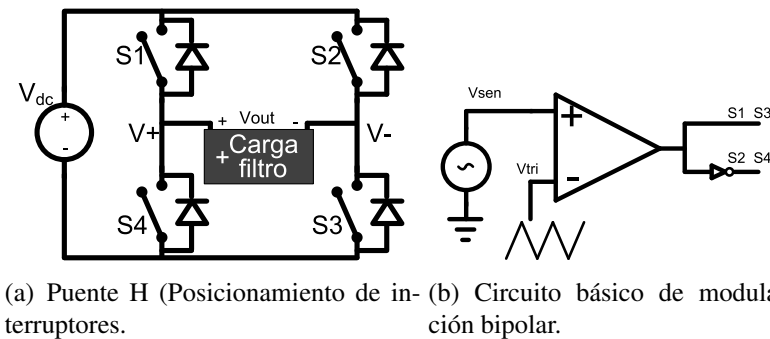
A modo de ejemplo, en la figura 2.11a se observa que la amplitud de la señal moduladora es  $V_{senP} = 0,9V$  y la amplitud de la señal portadora es  $V_{triP} = 1V$ . Por tanto, el índice de modulación en amplitud es  $m_a = 0,9$ . De igual manera, la frecuencia de la señal moduladora es  $f_{sen} = 60Hz$  y la de la señal portadora  $f_{tri} = 660Hz$  de modo que el índice de modulación en frecuencia es  $m_f = 11$ .

Para mostrar el funcionamiento de la modulación unipolar y bipolar en las siguientes subsecciones, se hablará de los interruptores  $S1$  a  $S4$ , estos interruptores son los que se muestran en la figura 2.12a y conservarán estas posiciones en el puente inversor durante todo el documento.

### 2.3.2. Modulación bipolar.

En la modulación bipolar se genera el disparo de los cuatro interruptores por la comparación de la tensión de referencia con una señal triangular como se observa en la figura 2.12b. La tensión de salida oscila continuamente entre su valor positivo ( $+V_{dc}$ ) y su valor negativo ( $-V_{dc}$ ) por lo que solo hay dos combinaciones posibles de los interruptores como se muestra en la tabla 2.4, cumpliéndose que  $S1 = S3$  y  $S2 = S4$  además de que  $S4 = \overline{S1}$  y  $S3 = \overline{S2}$ [29]

La figura 2.13a presenta un ejemplo de las señales que intervienen en la modulación bipolar y la tensión que se aplicaría a la carga, y en la figura 2.13b. Como se puede observar en esta última figura se presenta el armónico fundamental (orden 1) y grupos de armónico a  $f_{tri}$  (de orden  $m_f$ ) y alrededores y a múltiplos. La clave principal de esta modulación es que los primeros armónicos aparecen a la frecuencia de conmutación[29] y es una característica peor que la que presenta la modulación unipolar que se explicará a continuación.



(a) Puente H (Posicionamiento de interruptores). (b) Circuito básico de modulación bipolar.

Figura 2.12: Circuito de modulación bipolar.

$S1$	$S2$	$S3$	$S4$	$V+$	$V-$	$V_{out}$
1	0	1	0	$V_{dc}$	0	$V_{dc}$
0	1	0	1	0	$V_{dc}$	$-V_{dc}$

Cuadro 2.4: Posibles valores de conducción en modulación bipolar.

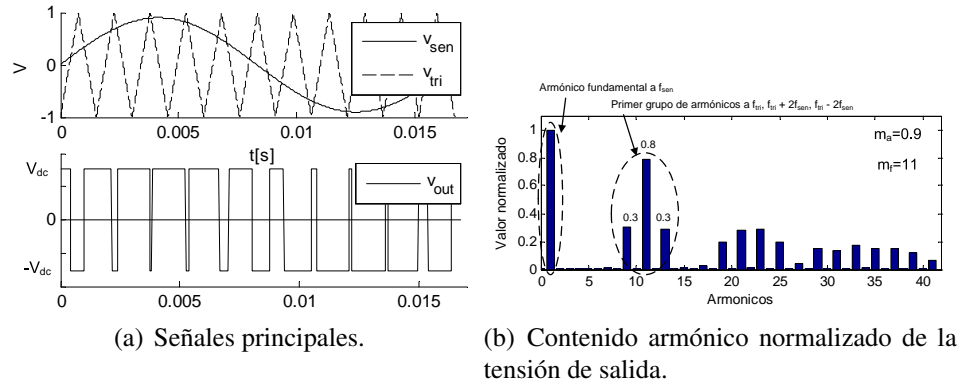


Figura 2.13: Modulación bipolar.

### 2.3.3. Modulación unipolar.

Mientras que en la modulación bipolar el control de los cuatro interruptores dependía de una sola señal de control, en la modulación unipolar se controla por separado cada rama del puente[18]: La rama izquierda  $S1$  y  $S4$  y la rama derecha  $S2$  y  $S3$  como se observa en la figura 2.14. Ambas ramas comparten señal portadora, pero a una rama se le aplica la señal de control con un cierto desfase respecto a la otra. Se puede demostrar que si este desfase es de  $180^\circ$  se anulan los armónicos en las cercanías de  $f_{tri}$  y los múltiplos impares de la misma, es decir, los armónicos de orden cercano a  $m_f$ ,  $3m_f$ ,  $5m_f \dots$

La tabla 2.5 muestra el conjunto de valores que pueden tomar los interruptores en la modulación unipolar.

La modulación unipolar consigue que para semiciclos positivos, la tensión de salida conmute entre  $+V_{dc}$  y 0 mientras que para los semiciclos negativos lo haga entre  $-V_{dc}$  y 0 como se observa en la figura 2.15a. Sin embargo, la característica que lo hace superior a la modulación bipolar es el contenido armónico de la tensión de salida, como se observa en la figura 2.15b y se ha explicado en el párrafo anterior, los primeros armónicos aparecen a dos veces la frecuencia de conmutación[29], por lo que será más “fácil” su filtrado. Con fácil se entiende que los componentes  $L$  y  $C$  podran tomar valores menores para una misma atenuación de los armónicos. Esto implica menor espacio, más baratos y menores efectos parásitos.



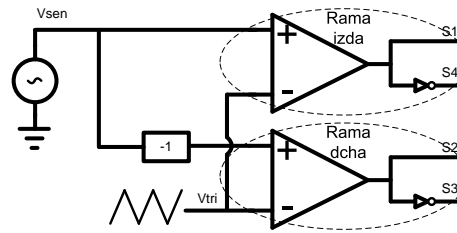


Figura 2.14: Circuito básico de modulación unipolar.

$S1$	$S2$	$S3$	$S4$	$V+$	$V-$	$V_{out}$
1	0	1	0	$V_{dc}$	0	$V_{dc}$
0	1	0	1	0	$V_{dc}$	$-V_{dc}$
1	1	0	0	$V_{dc}$	$V_{dc}$	0
0	0	1	1	0	0	0

Cuadro 2.5: Posibles valores de conducción en modulación unipolar.

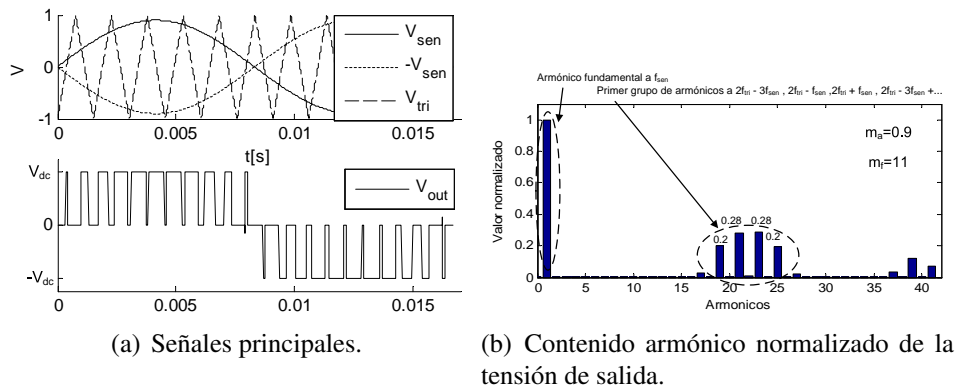


Figura 2.15: Modulación unipolar.

Existen otros tipos de modulación PWM como la rama lenta - rama rápida que si bien optimizan las pérdidas de conmutación[24], no se van a considerar ya que su control analógico es más complejo debido a la necesidad de sincronización.

A modo de conclusión, tras analizar la modulación bipolar y unipolar, la tabla 2.6 muestra una comparativa entre ambas modulaciones.

	Ventajas	Inconvenientes
Modulación bipolar	Sencillez del modulador	Bajas prestaciones de espectro armónico de salida
Modulación unipolar	Modulador más complejo	Mejores prestaciones de espectro armónico de salida y por tanto reducción de los requerimientos del filtro de salida.

Cuadro 2.6: Comparación de modulación bipolar y unipolar

## 2.4. Estructuras de control.

El control de una planta o proceso, de manera general, consiste en medir la magnitud que se quiere controlar y actuar sobre los parámetros modificables para conseguir que la magnitud a controlar se ajuste al valor deseado.

De igual manera puede considerarse un inversor una planta, con una entrada que será el ciclo de trabajo  $D$  de los interruptores y una salida de tensión  $V_o$ , como se muestra en la figura 2.16.

Para el control de la tensión de salida, según las variables que se controlan se puede tener un lazo simple de control de tensión (ver figura 2.17), o un doble lazo, con lazo interno de control de corriente y lazo externo de control de tensión (ver figura 2.18)

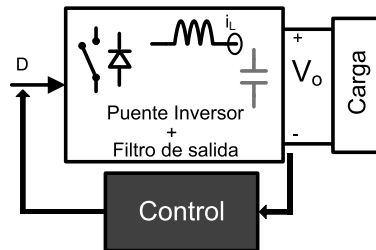


Figura 2.16: Esquema general de control.

### 2.4.1. Control de tensión.

La figura 2.17 representa el control por tensión de un inversor[12][9]. Para ello se mide la tensión de salida  $V_s$  aplicada a la carga y se compara con la referencia. El error de esta comparación se aplica a un regulador que será diseñado según las especificaciones que se deseen en la tensión de salida. El control final de cada uno de los interruptores se realizará mediante la modulación de la señal que genera el regulador.

El divisor de tensión a la salida del inversor representa cualquier dispositivo de medida y adaptación de niveles de tensión, el más sencillo es un divisor resistivo, sin embargo, se suelen emplear transductores que proporcionen aislamiento galvánico como se ha comentado anteriormente.

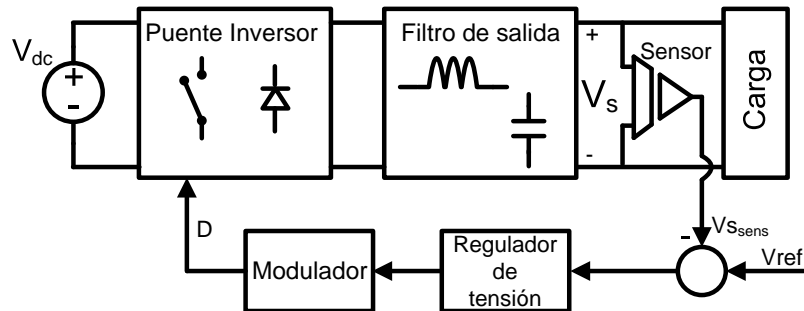


Figura 2.17: Control en modo tensión.

### 2.4.2. Control de doble lazo

La figura 2.18 representa un control de doble lazo[12][9]. Se compone de un lazo interno de corriente (controlando la corriente que circula por la bobina) y de un lazo externo de tensión. La referencia de corriente es generada con el lazo externo de tensión. Para garantizar la estabilidad del sistema, se debe tener en cuenta que el regulador interno de corriente debe ser más rápido que el externo de tensión.

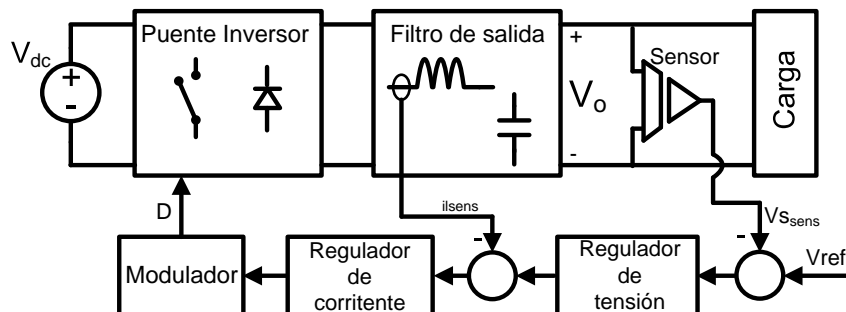


Figura 2.18: Control de doble lazo. Lazo interno de corriente y lazo externo de tensión.

La ventaja de este control radica en que a la vez que se controla la tensión de salida, también se mide y controla la corriente, ofreciendo así una protección contra cortocircuitos. Además, es más modular, flexible y tolerante ante la variación de parámetros de la planta [5]



# Capítulo 3

## Solución propuesta

Revisados los conceptos básicos sobre la estructura general de un inversor se decide construir uno con un doble objetivo. Por un lado, profundizar en el estudio y resolver los problemas que puedan ir surgiendo. Por otro, al finalizar el proyecto, haber generado un equipo barato, fácilmente configurable y modificable con el que se puedan realizar pruebas, aprendizaje y mejoras.

### 3.1. Descripción del convertidor.

Para cumplir las premisas de fácilmente configurable y modificable se ha decidido realizar el diseño de manera analógica orientado a la flexibilidad con posibilidad de trabajar en lazo abierto o lazo cerrado, con red de control duplicada o sin ella, cambiar los componentes de control, modificar parámetros como  $m_a$  y  $m_f$ , actuar sobre la señal de referencia, elegir si la referencia tendrá un origen interno o externo, actuar sobre los tiempos muertos, etc.

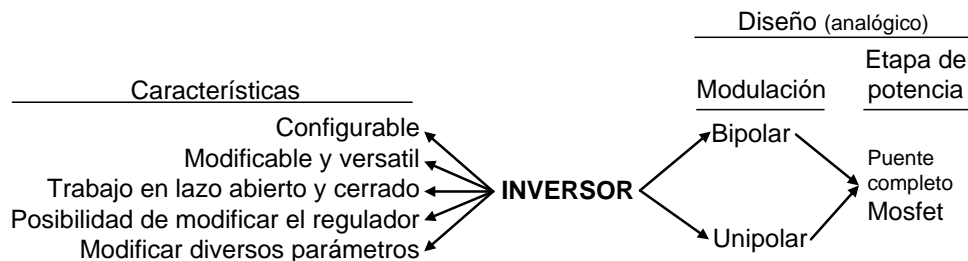


Figura 3.1: Solución propuesta.

- Se diseñará una etapa de potencia en punto completo, la cual común para ambos circuitos de modulación.
- Se va a trabajar en dos diseños de tarjetas de control:

- Diseño con modulación bipolar basado en el integrado *UC3823*, el cual, como se explicará en el capítulo 5 se utiliza para el control de convertidores CC- CC, de modo que a la hora de utilizarlo para controlar un convertidor CC- CA habrá que tener en cuenta algunas consideraciones y realizar las modificaciones necesarias.
  - Diseño con modulación unipolar, este diseño se implementará a partir de componentes discretos independientes.
- Se ha optado por un control de tensión para ambos circuitos de modulación.

El conjunto de elementos diseñados y construidos se representa en la figura 3.2.

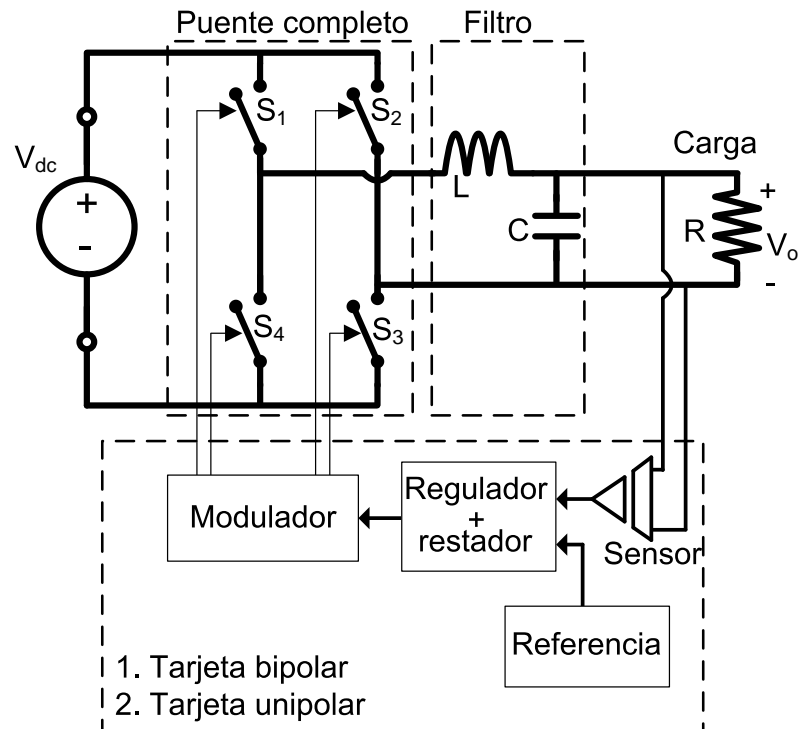


Figura 3.2: Esquema de las soluciones propuestas, diseñadas y construidas.

# Capítulo 4

## Diseño de la etapa de potencia.

En este capítulo se va a presentar la etapa de potencia. Como ya se ha indicado en la solución propuesta, la topología de potencia empleada es de puente completo (cuatro interruptores distribuidos en dos ramas). En la figura 4.1 se puede observar un diagrama de bloques de la etapa de potencia con los principales bloques que la componen:

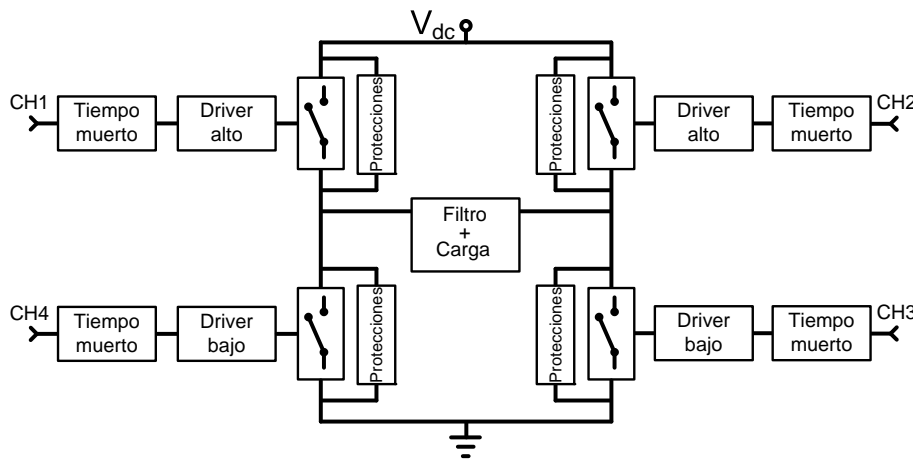


Figura 4.1: Diagrama de bloques de la etapa de potencia.

A continuación se presenta una descripción de las secciones del capítulo:

- En la sección 4.1 se determinan los requisitos de la etapa de potencia en cuanto a potencia y tensión de salida, tensión de entrada y frecuencia de conmutación.
- En la sección 4.2 se define el filtro en base a la atenuación deseada.
- En la sección 4.3 se calculan las tensiones y corrientes que han de soportar los elementos de conmutación del puente completo y se seleccionan los interruptores y los diodos de libre circulación.
- En la sección 4.4 se seleccionan las protecciones contra sobretensiones transitorias.
- En la sección 4.5 se selecciona el driver de disparo del Mosfet y sus elementos asociados.
- En la sección 4.6 se presenta el circuito de generación de tiempos muertos.

- En la sección 4.7 se indica el método de generación de tensiones auxiliares (Tensión de alimentación digital del puente completo, 5V).
- En la sección 4.8 se presenta una imagen con el aspecto final del puente completo.

## 4.1. Requisitos de la etapa de potencia.

Las especificaciones para el diseño del inversor son las siguientes:

Se pretende obtener una tensión de salida senoidal de frecuencia  $f = 60Hz$  y tensión eficaz  $V_o = 115V$ . Deberá ser capaz de alimentar una carga máxima de  $P_{max} = 1kVA$ . Como tensión de entrada se va a trabajar con una fuente lineal *HP 6015A DC POWER SUPPLY* que proporciona una tensión entre 0V y 500V y una corriente entre 0A y 5A con una potencia máxima de 1000W. La tensión de entrada nominal  $V_{dc}$  será de 320V, aunque durante las pruebas se variará este valor para ver como afecta a los distintos parámetros de regulación. La frecuencia a la que deben conmutar los interruptores del puente también es un dato importante. Durante este proyecto se va a controlar el puente con dos circuitos de control, ambos conmutando a  $f_{tri} = 10KHz$ . En la tabla 4.1 se recogen las características de manera resumida.

Parámetro	Símbolo	Valor
Tensión de entrada	$V_{cc}$	320V
Tensión de salida	$V_o$	115V
Carga máxima	$S_{max}$	1KVA
Frecuencia de salida	$f$	60Hz
Frecuencia de conmutación	$f_{tri}$	10KHz

Cuadro 4.1: Requisitos de la etapa de potencia.

## 4.2. Filtro.

El objetivo del filtro es conseguir aplicar a la carga únicamente el armónico fundamental de todo el espectro que aparece a la salida del puente H. Se trata de un filtro *LC* paso bajo de 2º orden que se muestra en la figura 4.2a,  $H_1(s)$  (ecuación 4.1) presenta la función de transferencia de este filtro sin considerar los efectos de carga ni parásitos. Donde  $\omega_n$  es la frecuencia natural del filtro.

$$H_1(s) = \frac{1/LC}{s^2 + 1/LC} \quad (4.1)$$

$$\omega_n^2 = \frac{1}{LC}$$

En la figura 4.2b se muestra el diagrama de Bode en módulo y Fase del filtro LC en función de la frecuencia natural del filtro  $\omega_n$ . Se puede observar que a frecuencias



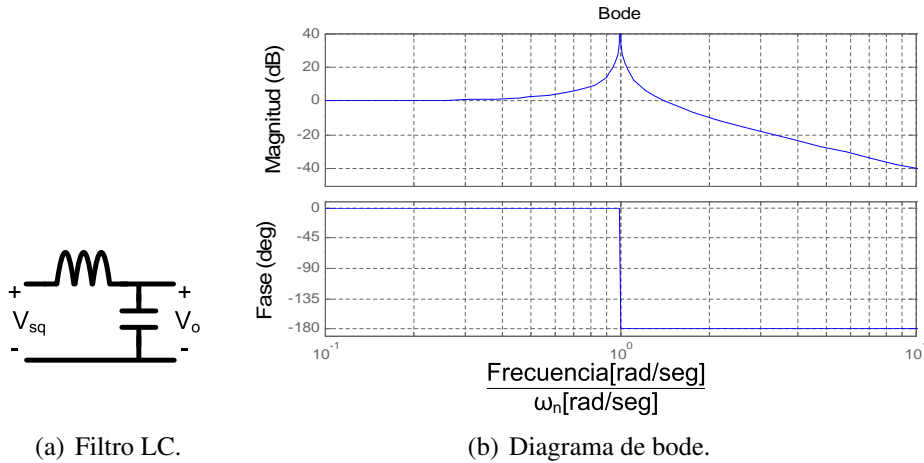


Figura 4.2: Filtro LC general, sin efectos de carga ni parásitos en función de la frecuencia natural  $\omega_n$ .

menores que la frecuencia natural del filtro ( $\omega < \omega_n$ ) la ganancia del filtro es  $0dB$  y para frecuencias mayores ( $\omega > \omega_n$ ) el filtro atenúa la señal a razón de  $-40dB/dec$ . Sin embargo, a frecuencia  $\omega = \omega_n$  aparece un gran pico de resonancia.

Para diseñar el filtro se debe tener en cuenta que:

- Debe atenuar los armónicos producidos por la conmutación, que aparecen a frecuencias  $f_{tri}$  y múltiplos o  $2f_{tri}$  y múltiplos según el tipo de modulación.
- Debe dejar intacto el armónico fundamental.
- No debe amplificar los armónicos de baja frecuencia. (En relación al pico de resonancia)

Dado que la atenuación crece a razón de  $40dB/dec$ , la frecuencia natural del filtro debe encontrarse al menos una década antes de los primeros armónicos producidos por la conmutación. Si estos armónicos, para el peor de los casos (Modulación bipolar) aparecen alrededor de la frecuencia de la señal portadora  $f_{tri} = 10KHz$ , implicará que la frecuencia natural del filtro debe ser:

$$f_n \leq \frac{f_{tri}}{10} = 1kHz \quad (4.2)$$

$$f_n = \frac{1}{2\pi \cdot \sqrt{LC}}$$

Si durante la modulación todas las operaciones son simétricas, es decir, todos los canales tienen los mismos retrasos temporales y se aplican igualmente para el semiciclo positivo y

para el negativo de la señal moduladora, los armónicos de orden pares deberán ser inexistentes. Se decide establecer una frecuencia natural entre el 7º y el 9º armónico, el motivo para alejarse de los armónicos impares es no amplificarlos, ya que el filtro en vacío proporciona una gran amplificación a la frecuencia natural. Los armónicos impares de baja frecuencia se originan a causa de los tiempos muertos, y en este caso sí existen tiempos muertos considerables como se explicará en la sección 4.6.

Con los elementos de que se dispone en el laboratorio se seleccionan los siguientes componentes:

$$L = 9mH \quad (4.3)$$

$$C = 12\mu F$$

La frecuencia natural del filtro  $f_n$  es:

$$f_n = \frac{1}{2\pi} \cdot \frac{1}{\sqrt{LC}} = 484,3Hz \quad (4.4)$$

Estando alejada del 7º armónico ( $420Hz$ ) y del 9º ( $540Hz$ )

Considerando los efectos de carga, es decir, que el filtro está alimentando a una carga de  $P_o = 1000W$  con una tensión de salida de  $V_o = 115V_{ef}$ , condiciones nominales del equipo. La carga  $R$  tendrá un valor de:

$$R = \frac{V_o^2}{P_o} = 13,22\Omega \quad (4.5)$$

La función de transferencia del filtro con la carga  $R$  es  $H_2(s)$  (ecuación 4.6)

$$H_2(s) = \frac{\frac{1}{LC}}{s^2 + s \cdot \frac{1}{RC} + \frac{1}{LC}} \quad (4.6)$$

La función de transferencia numérica mostrada en 4.7 se representa en el diagrama de bode de la figura 4.3b. Se observa que a plena carga no existe resonancia, pero a medida que la carga disminuya, el diagrama se irá acercando al resultado de vacío representado por línea discontinua en la figura 4.3b, por lo que continua siendo una buena práctica alejar la frecuencia natural de los armónicos de baja frecuencia.

$$H_2(s) = \frac{9,259 \cdot 10^6}{s^2 + s \cdot 6304 + 9,259 \cdot 10^6} \quad (4.7)$$

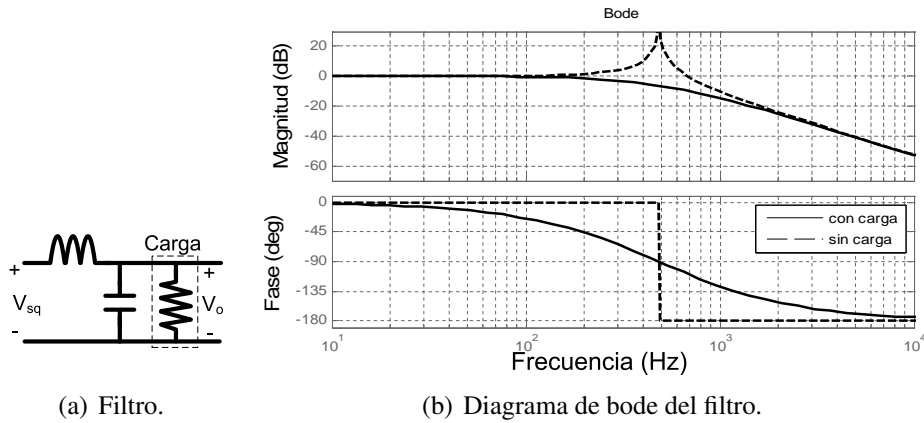


Figura 4.3: Filtro LC construido, con carga nominal (línea continua) y en vacío (línea discontinua).

### 4.3. Selección de los interruptores.

En [25] aparece una clasificación de los semiconductores interruptores de potencia que se muestra en la figura 4.4, en ella se encuentran ordenados según sus especificaciones máximas de tensión, corriente y frecuencia de conmutación. Los requisitos de tensión y frecuencia de conmutación se han presentado en la sección 4.1.

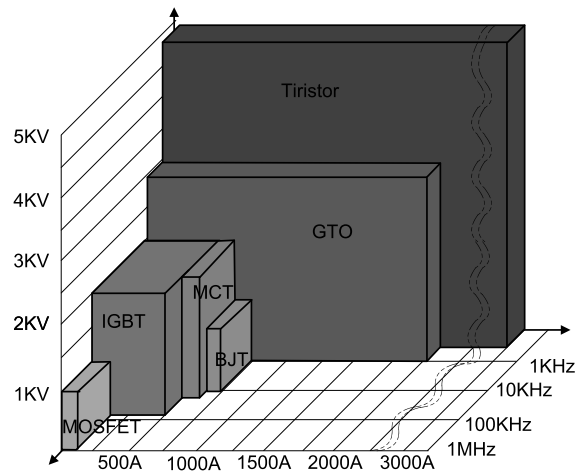


Figura 4.4: Clasificación de interruptores semiconductores de potencia.[25] 1995.

Cuando se estudió en la sección 2.1.3 el puente completo, se llegó a la conclusión de que las tensiones que deben bloquear los interruptores corresponden con el valor de tensión continua de entrada  $V_{dc}$ .

Respecto a corrientes que deben manejar, si la potencia aparente que entrega el inversor es de  $S = 1000VA$ , por la carga circulará una corriente eficaz  $I_o$ , sin embargo, la corriente que circula por los interruptores no es la corriente que circula por la resistencia, sino

fracciones temporales de la corriente de la bobina  $i_L$  como se observa en las figuras 4.6b, la cual se calculará a continuación:

La corriente que circula por la bobina es suma (ecuación 4.8) de la corriente que circula por la carga (ecuación 4.9) y la corriente que circula por el condensador (ecuación 4.10)

$$\vec{I}_L = \vec{i}_c + \vec{i}_o \quad (4.8)$$

$$I_{oeff} = \frac{S}{V_{oeff}} = \frac{1000VA}{115V} = 8,69A \quad (4.9)$$

Con:

- $I_{oeff}$  Corriente eficaz que circula por la carga.
- $V_{oeff}$  Tensión eficaz de salida. 115V.

$$I_{ceff} = \frac{V_{oeff}}{Z_c} = \frac{115}{1/(2\pi 60 \cdot 12 \cdot 10^{-6})} = 0,52A \quad (4.10)$$

Con:

- $I_{ceff}$  Corriente eficaz que circula por el condensador.
- $Z_c$  Impedancia del condensador.

Suponiendo una carga resistiva, la suma de corrientes se realizará como indica la figura 4.5

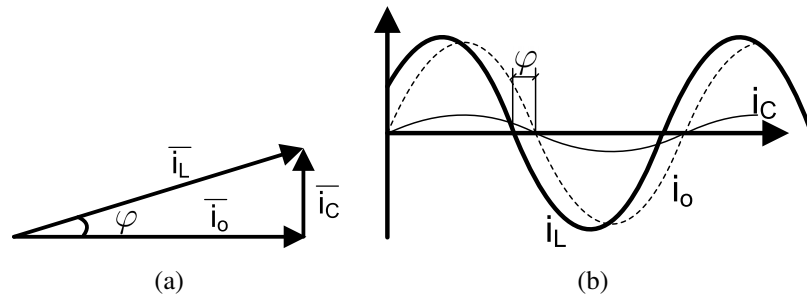


Figura 4.5: Contribuciones a la corriente por la bobina.

Por lo tanto, la corriente eficaz por la bobina vendrá definido por la ecuación 4.11 y su valor de pico  $I_{Lp}$  por la ecuación 4.12. Para obtener el valor máximo de la corriente que circula por la bobina hay que sumarle 1/2 del valor de rizado de corriente al valor de pico, como se muestra en la figura 4.6b.

$$I_{Leff} = \sqrt{I_{ceff}^2 + I_{oeff}^2} = \sqrt{8,69^2 + 0,52^2} = 8,7A \quad (4.11)$$

$$\varphi = \arctg \frac{I_{ceff}}{I_{oeff}} = 3,42^\circ$$

$$I_{Lp} = \sqrt{2} \cdot I_{Leff} = 12,31A \quad (4.12)$$

Al ser  $\varphi$  un ángulo muy pequeño, tal que  $\sin(90^\circ - \varphi) \approx \sin(90^\circ)$  (ver figura 4.5b), se puede aproximar la tensión de salida a su valor de pico cuando la corriente por la bobina es máxima. En este caso, y según la figura 4.6b, el ciclo de trabajo toma un valor  $D'$ :

$$D' = \frac{V_{dc} + V_{op}}{2V_{dc}} = \frac{320 + \sqrt{2} \cdot 115}{2 \cdot 320} = 0,754 \quad (4.13)$$

Con:

- $V_{op}$  Valor de pico de la tensión de salida.  $\sqrt{2} \cdot 115V$

De modo que a la vista de la figura 4.6, la máxima corriente por la bobina  $I_{LMAX}$  se puede calcular con la siguiente ecuación.

$$I_{LMAX} = \underbrace{I_{Lp}}_{\text{Valor de pico}} + \underbrace{\frac{1}{2} \cdot D' T_{tri} \frac{V_{dc} - V_{op}}{L}}_{\text{Rizado en la bobina}} = 8,7A + 0,65A = 9,35A \quad (4.14)$$

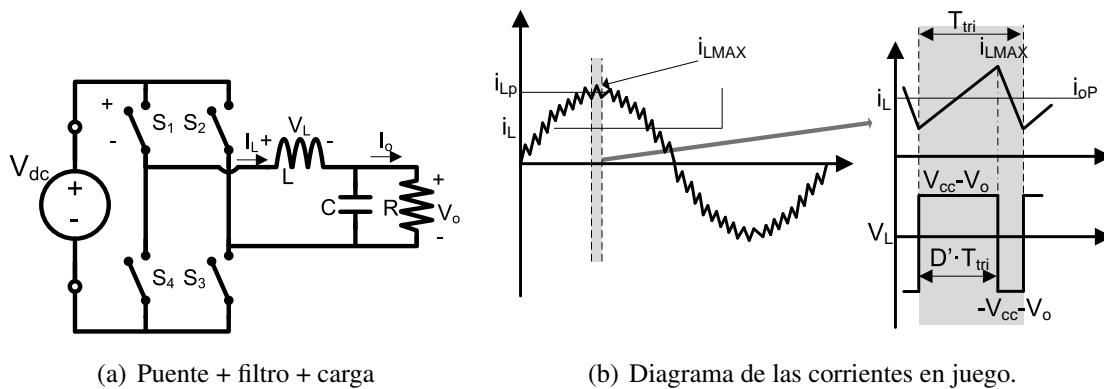
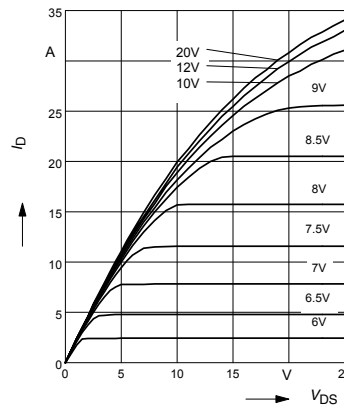


Figura 4.6: Cálculo de la corriente máxima que circula por los interruptores.

Tras el estudio, se ha seleccionado como interruptor un MOSFET del fabricante Infineon Technologies. El modelo *Cool MOS™ POWERTRANSISTOR SPW20N60S5* en encapsulado *TO247*. Los motivos que han llevado a la selección de este componente han sido en primer lugar que cumple los requisitos de tensión, corriente y frecuencia, en segundo lugar una cuestión de disponibilidad y precio.

Parámetro	Símbolo	Condiciones	Valor	Ud.
Tensión Drenador Fuente máxima	$V_{DS}$		600	V
Corriente máxima	$I_D$		20	A
Resistencia Drenador Fuente en conducción	$R_{DS(ON)}$		0,19	$\Omega$
Pendiente de tensión Drenador Fuente	$dv/dt$	$V_{DS} = 480V$ $I_D = 20A$	20	V/ns
Capacidad de entrada	$C_{iss}$	$V_{GS} = 0$ $V_{DS} = 25V$ $f = 1MHz$	3000	pF
Retraso de encendido	$t_{d(on)}$	$V_{cc} = 250V$	120	ns
Tiempo de subida	$t_r$	$V_{GS} = 0/10V$	25	ns
Retraso de apagado	$t_{d(off)}$	$I_D = 20A$	130	ns
Tiempo de bajada	$t_f$	$R_G = 3,6\Omega$	30	ns

Cuadro 4.2: Características del MOSFET SPW20N60S5.

Figura 4.7: Curvas  $I_D$  respecto a  $V_{DS}$  para cada tensión de control  $V_{GS}$  MOSFET SPW20N60S5.

Los dos primeros parámetros de la tabla 4.2 confirman que cumple con las especificaciones de tensión y corriente. Respecto a la frecuencia, la suma de todos los tiempos de conmutación es de  $305ns$ , lo que supone aproximadamente un  $3\%$  del periodo de conmutación trabajando a  $10KHz$ . Por tanto también es válido.

#### 4.3.1. Diodo de circulación inversa externo.

Ya se ha discutido la necesidad de introducir diodos externos en paralelo con el transistor Mosfet en la sección 2.2.4, a pesar de que éste Mosfet dispone de un diodo construido dentro del mismo, no tiene unas características suficientemente buenas. El factor determinante a la hora de elegir este diodo es el Tiempo de Recuperación Inverso  $t_{rr}$ . Sin descuidar

la tensión inversa máxima capaz de bloquear  $V_{RRM}$  y la corriente eficaz que es capaz de manejar  $I_{F(RMS)}$  y la caída de tensión en polarización directa  $V_F$ .

Se ha elegido un diodo de la gama *TURBOSWITCH<sup>TM</sup> ULTRA – FAST HIGH VOLTAGE DIODE* del fabricante ST Microelectronics. En concreto el modelo *STTA806D* en encapsulado *TO–220*. La series TURBOSWITCH la componen diodos de alta tensión, ultrarrápidos y de alto rendimiento. Utilizados para reducir las pérdidas de conmutación en dispositivos MOSFET e IGBT.

En las tablas 4.3 y 4.4 se han recopilado las características del diodo interno y del diodo propuesto como diodo externo, se puede observar que el tiempo de recuperación inversa  $t_{rr}$  del diodo propuesto es mucho menor que el del diodo interno. Además cumple con las exigencias de corriente y tensión.

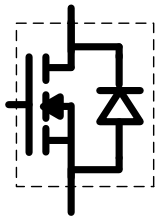


Figura 4.8: Diodo interno.

Parámetro	Símbolo	Condiciones	Valor	Unidad
Tiempo de recuperación inversa	$t_{rr}$	$V_R = 350V,$ $I_F = I_S,$ $di_F/dt = 100A/\mu s$	610	$ns$
Carga de recuperación inversa	$Q_{rr}$		12	$\mu C$
Caída de tensión en polarización directa	$V_F$	$V_{GS} = 0V,$ $I_F = I_S$	1	$V$
Tensión inversa de pico repetitivo	$V_{RRM}$			
Corriente eficaz directa	$I_{F(RMS)}$	$T_C = 25^\circ C$	20	$A$

Cuadro 4.3: Características del diodo inverso interno en el Mosfet *Infineon coolmos SPW20N60S5*.

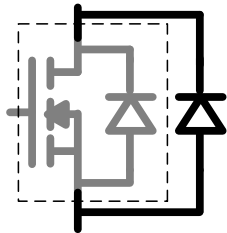


Figura 4.9: Diodo externo.

Parámetro	Símbolo	Condiciones	Valor	Unidad
Tiempo de recuperación inversa	$t_{rr}$	$I_F = 0,5A,$ $I_R = 1A,$ $I_{RR} = 0,25A$	25	$ns$
Carga de recuperación inversa	$Q_{rr}$			$\mu C$
Caída de tensión en polarización directa	$V_F$	$I_F = 8A$	1,25	$V$
Tensión inversa de pico repetitivo	$V_{RRM}$		600	$V$
Corriente eficaz directa	$I_{F(RMS)}$		20	$A$

Cuadro 4.4: Características del diodo inverso externo *STTA806D*.

#### 4.4. Selección de las protecciones de los interruptores.

El objetivo de las protecciones que se presentan a continuación es proteger a los MOSFET ante picos de tensión que deben soportar los interruptores en el tránsito de conducción de conducción a corte. Para este propósito se emplean TVS. Se ha decidido en el apartado 4.3 que los interruptores serán Mosfet de potencia *Infineon coolmos SPW20N60S5* los cuales, como se observa en su hoja de características soportan una tensión  $V_{ds}$  máxima de 600V

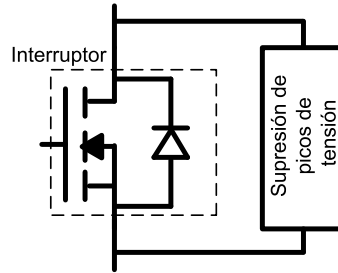


Figura 4.10: Protecciones en el dispositivo de conmutación (Mosfet).

##### 4.4.1. Supresor de tensiones transitorias.

Los supresores de tensiones transitorias, TVS son uniones PN específicamente diseñadas para proteger semiconductores sensibles de los efectos de las sobretensiones transitorias[8]. Es por eso que resultan ideales para proteger los interruptores Mosfet de este diseño. Si bien se han realizado medidas y en las condiciones de trabajo nunca se superan las tensiones soportadas por los Mosfet seleccionados, al tratarse de un prototipo con el que se van a realizar gran cantidad de medidas, pruebas y modificaciones. La inclusión de los TVS protegerá a los interruptores en caso de que se superen las tensiones límite.

En la figura 4.11a se observa un TVS actuando de protección sobre un MOSFET. La curva característica  $V - I$  de estos dispositivos que se presenta en la figura 4.11b podría parecer igual que la de un diodo cualquiera, pero la diferencia reside en que cuando la tensión en bornes del dispositivo supera la tensión de ruptura  $V_{BR}$ , un diodo se destruye, mientras que un TVS comienza a conducir para limitar esta tensión. Cuando la tensión cae por debajo de este valor, el TVS vuelve a un estado de alta impedancia sin sufrir ningún tipo de degradación.

Un ejemplo de funcionamiento se muestra en la figura 4.11c. Aparece un transitorio de tensión que supera los límites de operación del circuito, dado que la tensión de ruptura del TVS  $V_{BR}$  se selecciona inferior a la soportada por el dispositivo a proteger, este comenzará a conducir limitando la tensión en bornes. El área rayada representa la energía disipada por el TVS al actuar de protección.



$I_{RM}@V_{RM}$		$V_{BR}@I_R$		$V_{CL}@I_{PP}$	
$\mu A$	V	V	mA	V	A
1	376	440	1	603	3,5

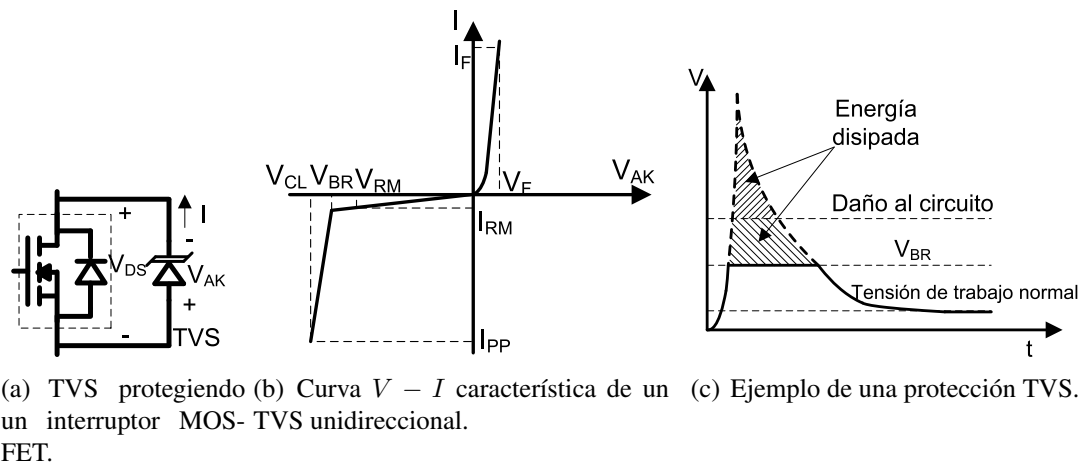
Cuadro 4.5: Características del TVS 1,5KE440A de *ST MICROELECTRONICS*

Figura 4.11: Protección TVS contra sobretensiones.

El modelo seleccionado es 1,5KE440A del fabricante *ST MICROELECTRONICS*, las características principales se presentan en la tabla 4.5

Donde:

- $V_F$  Tensión de polarización directa.
- $I_F$  Corriente de polarización directa.
- $V_{RM}$  Tensión de apagado total.
- $V_{BR}$  Tensión de ruptura.
- $V_{CL}$  Tensión máxima de ruptura.

## 4.5. Driver.

El driver es un elemento encargado de adaptar la señal de control de los MOSFET a la señal adecuada para que el transistor trabaje en zona óhmica o corte. Se puede afirmar que un driver debe cumplir tres objetivos:

- Proporcionar una entrada de alta impedancia respecto al circuito de control.
- Adaptar niveles de tensión.

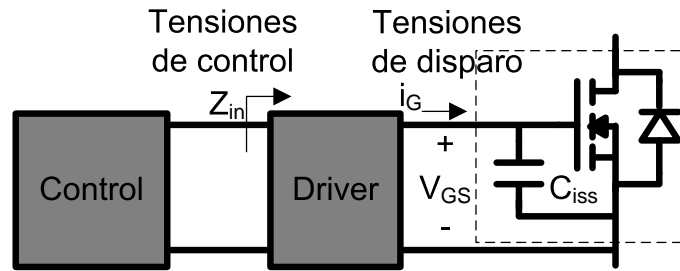


Figura 4.12: Driver para el disparo de un MOSFET con su efecto parásito más importante en el disparo  $C_{GS}$  capacidad puerta-fuente.

- Capacidad de corriente de salida  $i_g$  elevada. Esto permite realizar la conmutación rápidamente, pues influye en la velocidad de carga del condensador parásito equivalente  $C_{iss}$ .
- Adicionalmente, los drivers comerciales pueden incorporar tiempos muertos y protecciones apropiados para algunas aplicaciones.

Existen diferentes opciones a la hora de seleccionar un driver. Se pueden emplear componentes discretos [21] para diseñar un driver, optoacopladores o drivers fabricados como circuitos integrados. Cada uno de ellos tiene unas ventajas e inconvenientes.

Para el diseño se ha utilizado un circuito integrado *IR2110* del fabricante International Rectifier. Es un Driver para MOSFET de canal N de alta velocidad e IGBTs. Se compone como se muestra en la figura 4.13 de dos drivers independientes, el del lado bajo (Mosfet referido a masa) y el del lado alto (Mosfet no referido a masa). Tiene un buffer de entrada de alta impedancia y entrada para deshabilitar el driver. También incorpora una adaptación de niveles para el disparo del mosfet no referido a masa a partir de una tensión de bootstrap. Por último, una etapa de salida de alta corriente permite el encendido/apagado rápido de los interruptores minimizando las pérdidas en conmutación. Soporta tensiones en la etapa de salida de hasta 500V.

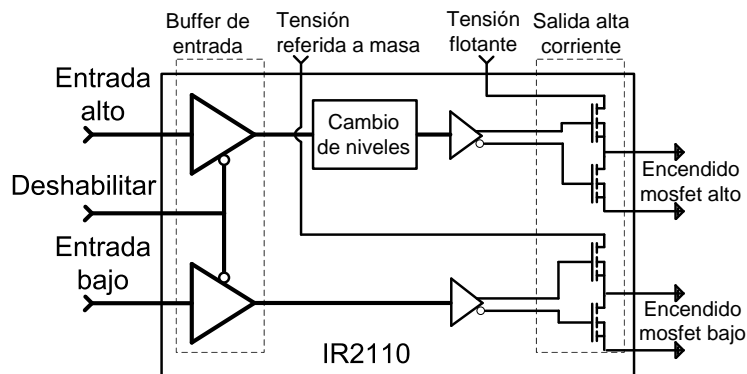


Figura 4.13: Diagrama de bloques simplificado del driver *IR2110*.

En la figura 4.14 se presenta un conexionado típico del circuito adquirido de la hoja de características del componente. A la vista de la figura, habrá que emplear un integrado *IR2110* para cada rama del puente H.

- $V_{DD}$  es la tensión de alimentación de la parte lógica del circuito. La parte de entrada del circuito.
- $HIN$  es la entrada que comanda la parte alta del driver y cuya salida en fase es  $HO$ .
- $LIN$  es la entrada que comanda la parte baja del driver y cuya salida en fase es  $LO$ .
- $SD$  es una entrada de control de apagado del driver, similar a un  $\overline{enable}$ .
- $V_{SS}$  es la masa del circuito lógico.
- $V_B$  es una entrada de tensión flotante referida a  $V_s$  para el disparo del MOSFET de la parte alta.
- $V_{cc}$  es la entrada de tensión referida a  $COM$  para el disparo del MOSFET de la parte baja.  $V_{cc}$  no es flotante.

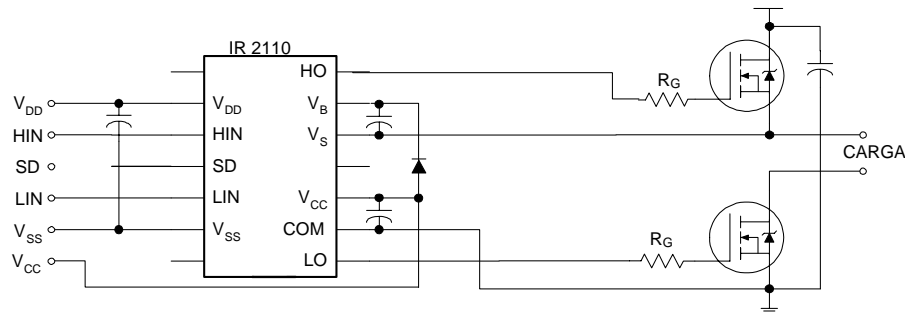
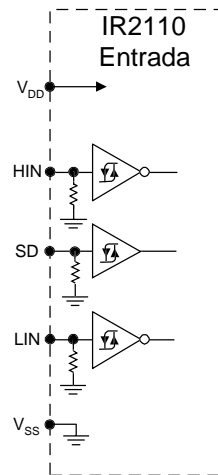


Figura 4.14: Conexión típica del driver *IR2110*.

#### 4.5.1. Alta impedancia de entrada.

El driver *IR2110* presenta una entrada de alta impedancia (ver figura 4.15) con una corriente de polarización máxima de  $40\mu A$ . La entrada dispone de un comparador con histéresis de modo que lo hace muy robusto al ruido que pueda estar presente en las señales de control.

Figura 4.15: Etapa de entrada del driver *IR2110*.

#### 4.5.2. Adaptación de niveles.

El circuito de control genera los disparos con tensiones lógicas entre  $0V$  y  $5V$ , sin embargo, dos factores impiden que estas tensiones sean aplicadas directamente a la puerta del MOSFET.

En primer lugar, a la vista de la figura 4.7, se observa que una tensión puerta-fuente de  $5V$  es insuficiente para lograr la saturación del MOSFET lo que daría lugar a elevadas pérdidas en conducción.

En segundo lugar, los MOSFET de la parte alta (Los interruptores que durante todo el libro se han llamado  $S1$  y  $S2$ ) no tienen su puerta unida a masa, por lo que es necesaria una manera de aplicar una tensión flotante para dispararlos. Existen diferentes soluciones que se presentarán a continuación

##### Adaptación de niveles referidos a masa.

Los MOSFET de la parte baja,  $S3$  y  $S4$ , al estar referidos a masa solo necesita de la adaptación de niveles de tensión. El Driver *IR2110* tiene una doble alimentación, una para la lógica  $V_{DD}$   $5V$  y otra para la alimentación del circuito de disparo  $V_{cc}$   $15V$ . La figura 4.16 el diagrama de bloques simplificado del integrado con una salida en MOSFET complementario.

##### Adaptación de niveles no referidos a masa.

Los MOSFET de la parte alta  $S1$  y  $S2$  no están referidos a masa. Por ello no es suficiente realizar un cambio de nivel de tensión sino que además esta tensión debe tener su masa flotante. Es necesario conectar una fuente de tensión flotante de  $15V$  en  $V_B$  referida a  $V_S$ . Existen diferentes alternativas para generar esta tensión: Emplear un condensador de Bootstrap o emplear un pequeño convertidor aislado que genere esta tensión.

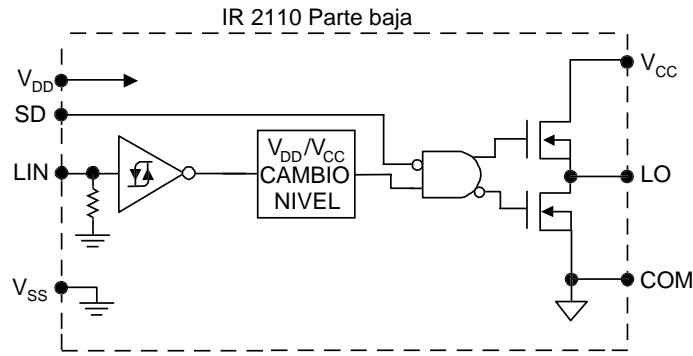


Figura 4.16: Adaptación de niveles para la parte baja del driver.

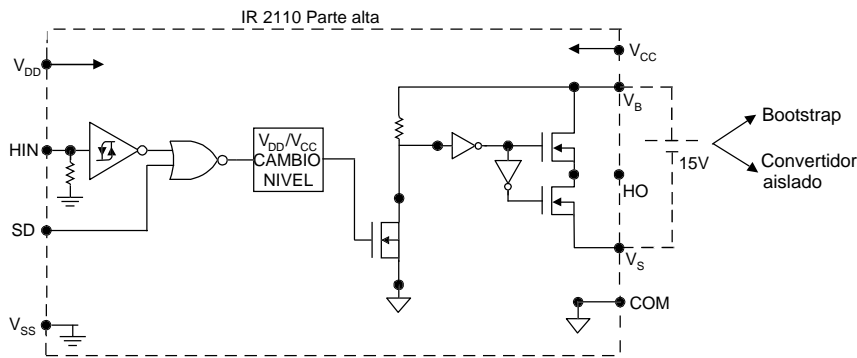


Figura 4.17: Adaptación de niveles para la parte alta del driver.

**Condensador de Bootstrap.** Utilizar un condensador de Bootstrap es la opción que se presenta en la nota de aplicación de International Rectifier AN-978 [10] y en el consejo de aplicación DT 98-2a[3]. Consiste en conectar un condensador  $C_{bs}$  y un diodo  $D_{bs}$  como se muestra en la figura 4.18, de manera que cuando el MOSFET de la parte baja conduce, el condensador se carga a través del diodo con la tensión  $V_{cc}$ . Cuando el MOSFET de la parte baja deja de conducir, el diodo evita que el condensador se descargue. Si la capacidad del condensador es suficiente, este proporcionará una tensión flotante estable para el encendido del MOSFET superior.

En [3] se presenta una fórmula para el cálculo de la capacidad de  $C_{bs}$  en función de la capacidad de puerta del MOSFET, la frecuencia de conmutación y otros parámetros como las corrientes de pérdidas existentes, caídas de tensión, etc.

**Convertidor aislado.** Una opción sencilla y eficaz es emplear un convertidor comercial con aislamiento para generar esta tensión como se muestra en la figura 4.19. La tensión de aislamiento necesaria es de al menos  $V_{dc}$ , que es la tensión continua de potencia y se ha decidido serán 320V. La potencia mínima del convertidor se puede calcular con las siguientes fórmulas:

Como el periodo de conmutación es mucho mayor que la constante de tiempo del sistema formado por  $R_G$  y  $C_{gs}$  (condensador parásito de puerta del mosfet). La energía necesaria

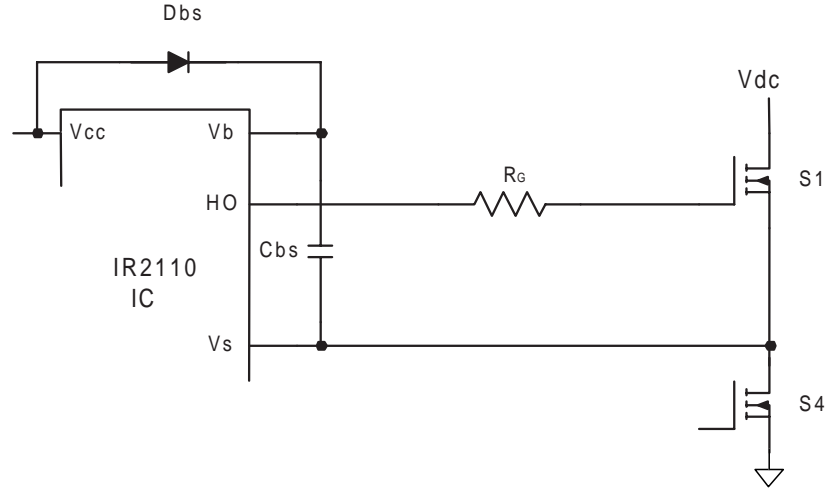


Figura 4.18: Tensión flotante mediante Bootstrap.

para la carga del condensador es:

$$\varepsilon_{sw} = V_{cc}^2 \cdot C_{iss} = 15^2 \cdot 3 \cdot 10^{-9} = 6,75 \cdot 10^{-7} J \quad (4.15)$$

La potencia mínima del convertidor debe ser:

$$P_{sw} = \varepsilon_{sw} \cdot f_{sw} = 6,75 \cdot 10^{-7} J \cdot 10 \cdot 10^3 Hz = 6,75 mW \quad (4.16)$$

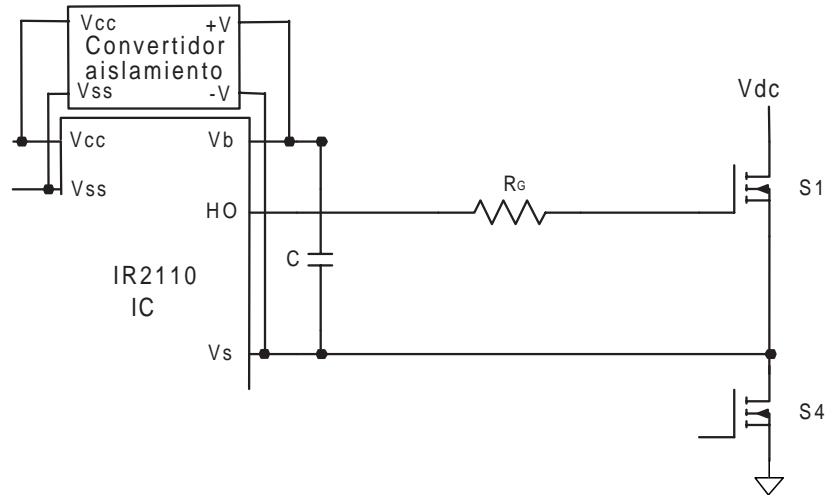


Figura 4.19: Tensión flotante mediante convertidor de aislamiento.

Para simplificar el diseño evitar problemas con el dimensionado de  $C_{bs}$  se ha empleado la opción de un convertidor aislado, en concreto del fabricante TRACOPOWER, el modelo *TMA 1515S*. Proporciona un aislamiento de 1KV con una potencia máxima de 1W. Suficiente para la conmutación del MOSFET seleccionado.

### 4.5.3. Capacidad elevada de corriente de salida.

El integrado *IR2110* puede proporcionar unas corrientes de disparo de hasta  $2A$ . Se debe diseñar la resistencia de puerta  $R_G$  mostrada en la figura 4.14 para que la corriente máxima en la carga y en la descarga del condensador de puerta no supere los  $2A$ . Si la tensión a la que se carga es  $V_{cc} = 15V$ , la resistencia mínima debe ser

$$R_G \geq \frac{V_{cc}}{i_{max}} = \frac{15V}{2A} = 7,5\Omega \quad (4.17)$$

## 4.6. Circuito de tiempos muertos.

En la sección 2.2.3 se analizó la necesidad de incluir tiempos muertos. Se va a utilizar un circuito RC como el que se muestra en la figura 4.20a para generar los tiempos muertos. Este circuito genera un retraso en el encendido del interruptor, pero un apagado instantáneo gracias al diodo. La magnitud del tiempo muerto se puede modificar mediante la resistencia variable  $R_{p_{tm}}$ .

En la figura 4.20b se muestra la evolución temporal de las tres señales  $V_1$  a  $V_3$  normalizadas respecto a  $V_{DD}$  que es la tensión de alimentación digital ( $5V$ ).

La entrada del driver *IR2110* es un comparador con histéresis, de modo que el paso de apagado a encendido y de encendido a apagado tiene distinta referencia, el primero es de  $0,63V_{DD}$  y el segundo  $0,4V_{DD}$ . En el circuito de tiempos muertos, los retrasos solo se producen en el paso de apagado a encendido. La constante de tiempo  $\tau$  del circuito RC coincide con el tiempo en el que se alcanza el 63 % de la tensión  $V_{DD}$ . El diodo será un diodo de pequeña señal 1N4148.

El valor de los componentes será:  $\tau = R_{p_{tm}}C_{tm}$  (4.18)

$$R_{p_{tm}} = 50K\Omega \quad (4.19)$$

$$C_{tm} = 68pF \quad (4.20)$$

Con estos componentes se puede conseguir un retraso de hasta  $3,4\mu s$ . Están configurados en  $1,6\mu s$

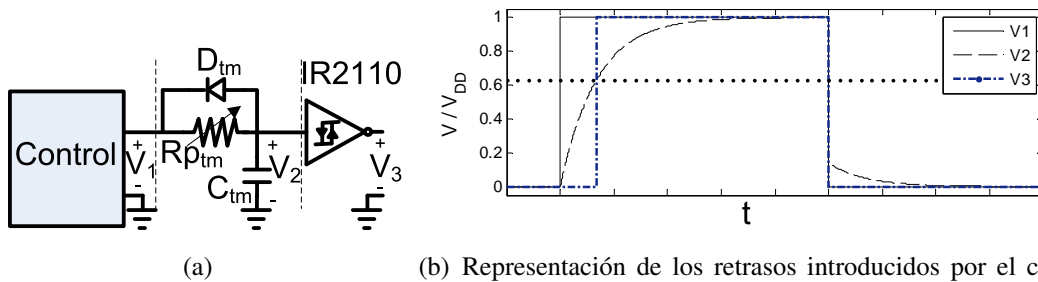


Figura 4.20: Circuito de tiempos muertos.

## 4.7. Tensiones auxiliares

La etapa de entrada y la etapa de salida del IR2110 se alimentan con diferentes niveles de tensión,  $V_{DD}$  alimenta la entrada y  $V_{CC}$  alimenta la salida, ver figura 4.14.

- Se toma  $V_{CC} = 15V$  por comodidad, al ser la misma tensión a la que se alimentan las etapas de control.
- Como la entrada del Puente inversor debe ser TTL,  $V_{DD} = 5V$ .

Para la generación de  $V_{DD}$  se emplea el regulador lineal 78L05, esto evita tener distintas alimentaciones entrantes a la etapa de potencia, además, al ser un consumo muy reducido no supondrá un calentamiento ni una pérdida de rendimiento excesivo.

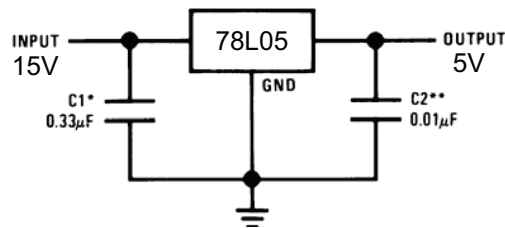


Figura 4.21: Generación de tensión de 5V.



## 4.8. Aspecto final de la tarjeta “Puente completo”

La figura 4.22 muestra la etapa de potencia en puente completo y sus principales puntos de ajustes y media, para mas información consultar el manual en el anexo.

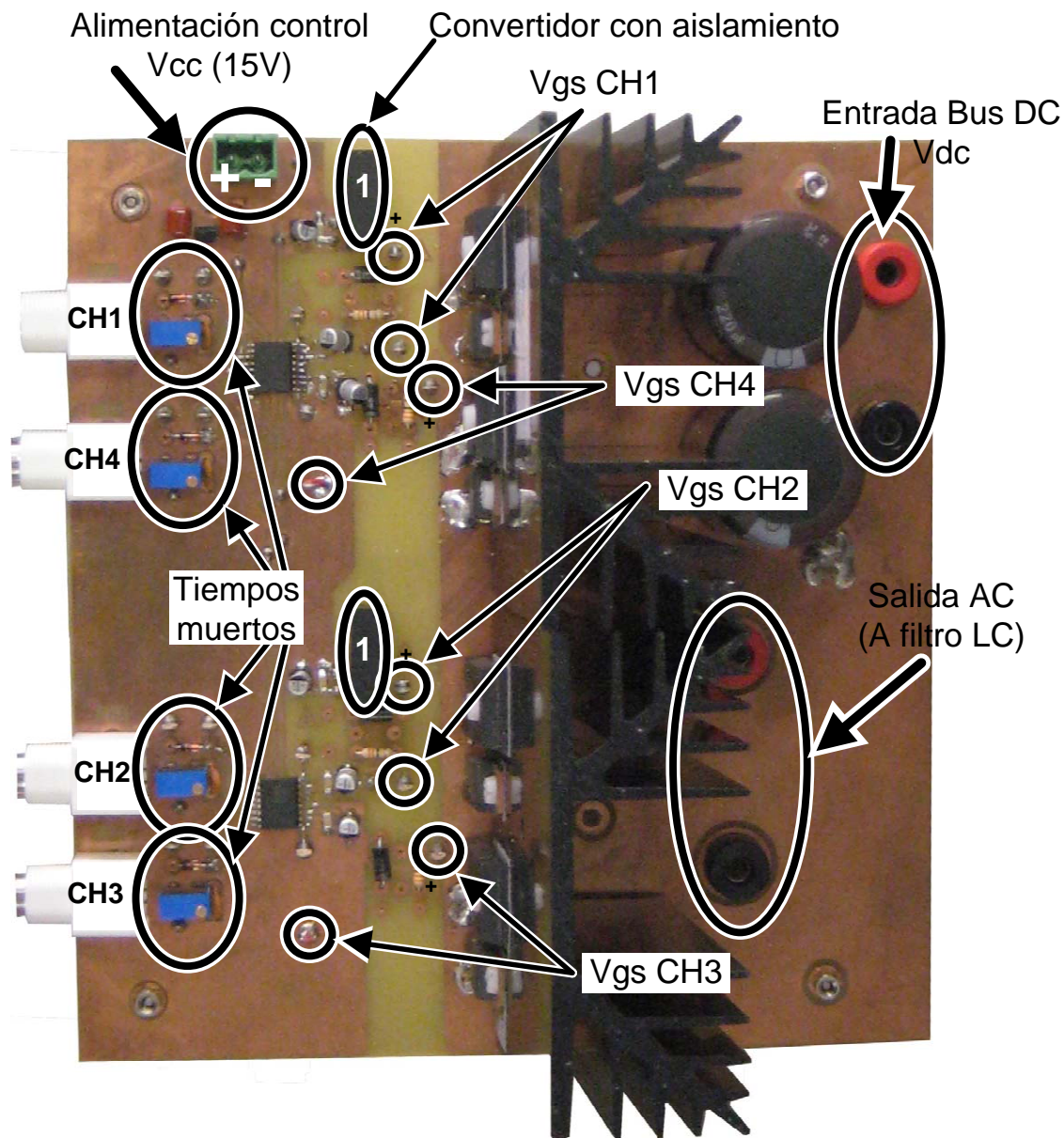


Figura 4.22: Aspecto final de la tarjeta “Puente completo”.



# Capítulo 5

## Diseño del lazo de control

El lazo de control de un inversor se compone a alto nivel de los bloques mostrados en la figura 5.1. Estos son, oscilador, sensor, regulador y modulador. Adicionalmente puede tener una entrada de referencia externa con su etapa de acondicionamiento de señal que se usa principalmente para el trabajo en lazo abierto.

En el capítulo 3 se propone el diseño de dos tarjetas de control, una de ellas con modulación bipolar y otra con modulación unipolar. Ambos diseños comparten algunos bloques con diseño idéntico (Elementos en gris de la figura 5.1, estos elementos, por ser comunes, se detallarán una sola vez. Posteriormente se definirán los bloques que son específicos de cada tarjeta de control para cada una de las modulaciones, es decir, el regulador y el modulador para la tarjeta de control con modulación bipolar y unipolar.

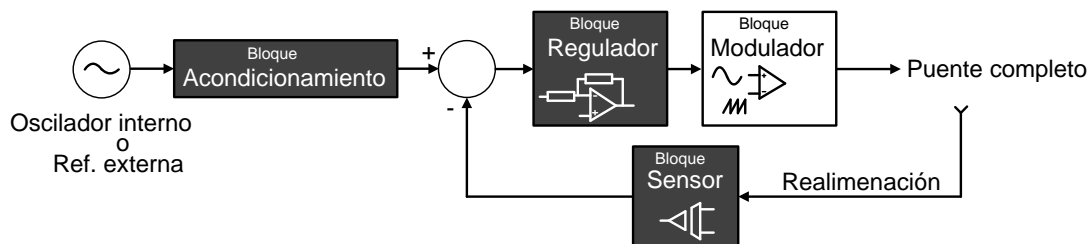


Figura 5.1: Bloques que componen el lazo de control.

A continuación se presenta una descripción de las secciones del capítulo:

- En la sección 5.1 se describe el diseño de los bloques comunes para las dos tarjetas de control. Estos son el oscilador, bloque de acondicionamiento de señal y el regulador + restador.
- En la sección 5.2 se presenta el diseño del modulador bipolar basado en el integrado UC3823.
- En la sección 5.3 se presenta el diseño del modulador unipolar realizado con componentes discretos .
- En la sección 5.4 se definen las tensiones de alimentación de las tarjetas de control.

- En la sección 5.5 se incluyen imágenes del aspecto final de las tarjetas de control (bipolar y unipolar).

## 5.1. Bloques comunes

A continuación se presentarán los tres bloques que son comunes en los circuitos de modulación Bipolar y Unipolar.

### 5.1.1. Bloque Oscilador

El bloque oscilador es el encargado de generar una señal sinusoidal de referencia. La frecuencia de la tensión de salida será la misma que la de la tensión de referencia y la amplitud, proporcional a ésta. Interesa disponer de un oscilador que permita variar su frecuencia y amplitud.

La solución utilizada ha sido diseñar un oscilador con componentes discretos y un amplificador (Atenuador) para variar la ganancia como se muestra en la figura 5.2

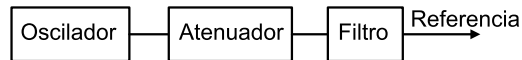


Figura 5.2: Bloque oscilador.

El oscilador va a ser un oscilador RC en puente de Wien dada su sencillez. Para variar la amplitud se empleará un divisor de tensión variable (Potenciómetro) y un amplificador de ganancia unidad (Bufer) para aislarlo de la impedancia de entrada de la siguiente etapa. A continuación se ha añadido un filtro RC paso alto para asegurar la eliminación de cualquier posible offset de la señal de referencia (Para más información ver la sección 9.2 en la que se explican los principales problemas encontrados en el diseño del oscilador). El filtro se puede deshabilitar mediante el jumper J3.

### Diseño del oscilador

Para el diseño del oscilador se analiza el lazo  $T_{osc}(jw) = \frac{V_{osc}(jw)}{V_{ref}(jw)}$  como se muestra en la figura 5.4. Esta ecuación se presentó en 5.1, aplicando el criterio de estabilidad de Barkhausen 5.2 se garantiza la oscilación a la frecuencia  $w_0$  y el arranque y mantenimiento de la oscilación.

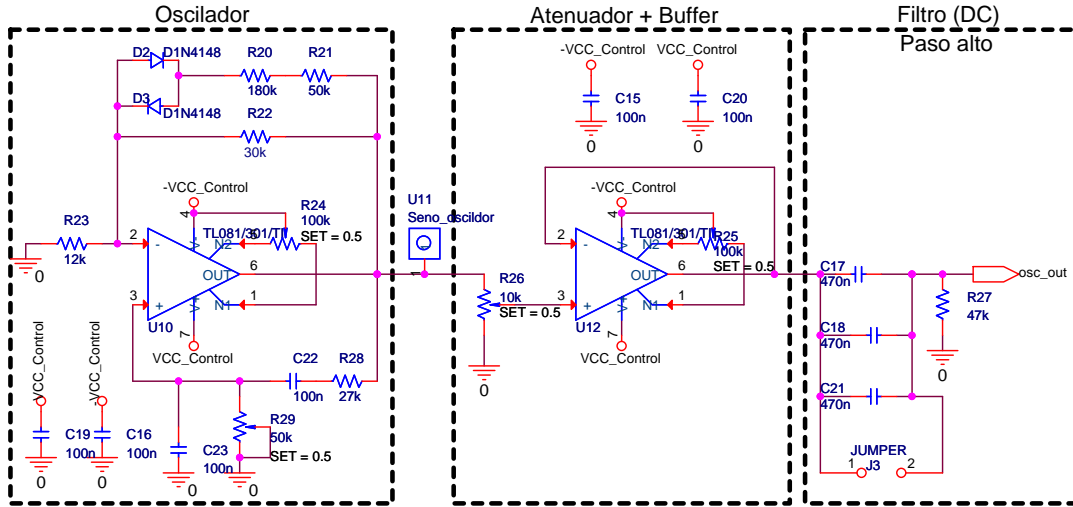


Figura 5.3: Esquema eléctrico del bloque oscilador.

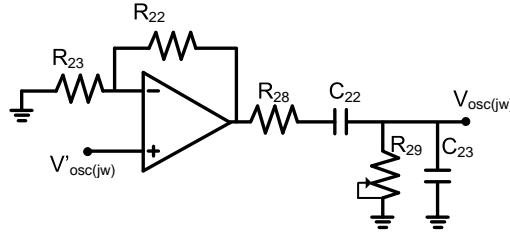


Figura 5.4: Definición de la ganancia de lazo en el oscilador.

$$T_{(jw)} = \frac{V_{osc(jw)}}{V'_{osc(jw)}} = \underbrace{\left(1 + \frac{R_{22}}{R_{23}}\right)}_{\text{G. AO}} \cdot \underbrace{\frac{jw \cdot C \cdot R_{29}}{jw \cdot C \cdot (R_{28} + 2R_{29}) + 1 - w^2 C^2 \cdot R_{28} \cdot R_{29}}}_{\text{Atenuación red RC}} \quad (5.1)$$

Donde:

- $C_{22} = C_{23} = C$
- $1 + \frac{R_{22}}{R_{23}}$  es la ganancia del amplificador operacional.

$$\begin{aligned} |T_{osc(jw_0)}| &> 1 \\ \phi T_{osc(jw_0)} &= 0^\circ \end{aligned} \quad (5.2)$$

Aplicando 5.2, la frecuencia de oscilación  $f_0$  será:

$$f_0 = \frac{1}{2\pi C} \cdot \sqrt{\frac{1}{R_{28} \cdot R_{29}}} \quad (5.3)$$

Con esta ecuación se seleccionan los valores de los componentes para obtener una frecuencia de oscilación  $f_0 = 60Hz$ :

- $C = 100nF$
- $R_{28} = 27K\Omega$
- $R_{29} = 26,06K\Omega$  Es un potenciómetro de  $50K\Omega$  que permitirá variar la frecuencia de oscilación.

La ganancia del operacional deberá compensar la atenuación que produce la red  $RC$  tal que  $|T_{osc(jw_0)}| > 1$  garantizando así el arranque y el mantenimiento de la oscilación.

$$|T_{osc(jw_0)}| = \left(1 + \frac{R_{22}}{R_{23}}\right) \cdot \frac{R_{29}}{R_{28} + 2R_{29}} > 1 \rightarrow \frac{R_{22}}{R_{23}} > 2,04 \quad (5.4)$$

Se seleccionan los valores de  $R_{22}$  y  $R_{23}$

- $R_{22} = 30k$
- $R_{23} = 12k$

El potenciómetro  $R_{29}$  permite variar la frecuencia de oscilación, sin embargo, en la ecuación 5.4 se observa que el valor de  $R_{29}$  también influye sobre la ganancia y por ello sobre el arranque y mantenimiento de la oscilación. Es por eso que al variar la frecuencia de oscilación será necesario también ajustar la ganancia del amplificador.

$R_{28}$  y  $R_{29}$  pueden permutarse a voluntad, es decir, el potenciómetro podría haberse colocado en cualquiera de los dos puntos con efectos similares, pues la sensibilidad respecto a la variación de la fase y la ganancia es la misma en ambos puntos como se muestra en 5.5. Sin embargo, emplear un potenciómetro directamente en la realimentación ( $R_{28}$ ) podría ocasionar problemas de ruido, por lo que se ha instalado en  $R_{29}$

$$\begin{aligned} \frac{\partial w_0}{\partial R_{28}} &= \frac{\partial w_0}{\partial R_{29}} \\ \left| \frac{\partial |T_{osc(jw_0)}|}{\partial R_{28}} \right| &= \left| \frac{\partial |T_{osc(jw_0)}|}{\partial R_{29}} \right| \end{aligned} \quad (5.5)$$

El conjunto formado por  $D_2$   $D_3$   $R_{20}$  y  $R_{21}$  forman el limitador de amplitud. La resistencia dinámica del diodo permite que para la amplitud deseada,  $|T_{osc(jw_0)}| = 1$  garantizando la oscilación incluso cuando el valor e las resistencias cambie por efectos de la temperatura.

### 5.1.2. Bloque acondicionamiento de señal lazo abierto

Cuando se trabaja con una señal de referencia externa en el laboratorio, por lo general procede de un generador de señales. Según el tipo de generador podrá proporcionar ciertas amplitudes y offset. Para facilitar la tarea del ajuste de la señal de referencia se han implementado dos etapas, una primera de amplificación / atenuación y una segunda de suma de offset como se muestra en la figura 5.5.

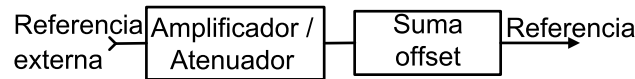


Figura 5.5: Bloque acondicionamiento de señal para el lazo abierto.

### Diseño del acondicionador de señal

La implementación de este bloque se muestra en la figura 5.6. La amplificación o atenuación se realiza mediante un amplificador operacional en configuración inversora. La relación entre  $R_{16}$  y  $R_{13}$  variará la ganancia del mismo. Variando el potenciómetro  $R_{13}$  se puede amplificar o atenuar la referencia.

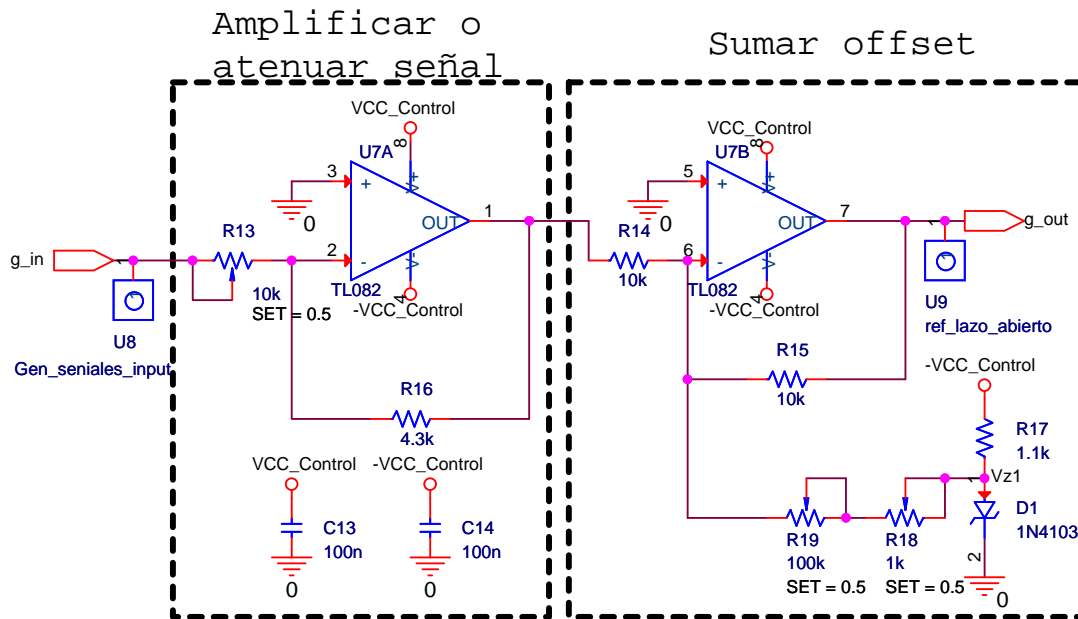


Figura 5.6: Esquema eléctrico del bloque de acondicionamiento de señal en lazo abierto.

La suma de offset se realiza mediante un amplificador operacional en configuración sumador inversor. La referencia externa amplificada es invertida y se suma una tensión variable que puede ser configurada mediante dos potenciómetros,  $R_{19}$  y  $R_{18}$  (Ganancia fina). La referencia de tensión para la suma del offset se genera mediante un diodo zener 1N4103 que fija una tensión en la zona zener de  $9,1V$  por lo tanto, la tensión fijada en el punto  $V_{z1}$  será de  $-9,1V$ .

La ecuación 5.6 representa la relación entre la referencia externa  $g_{in}$  y la referencia acondicionada  $g_{out}$ . Aunque el objetivo de este circuito no es ajustar los potenciómet-





Se va a implementar un regulador Tipo 3, que es un regulador que se emplea típicamente para controlar sistemas de segundo orden como es el caso del inversor (Ver sección 6.1). Este regulador tiene 3 polos y 2 ceros, es estrictamente un regulador PID con atenuación a alta frecuencia (ver sección 6.4).

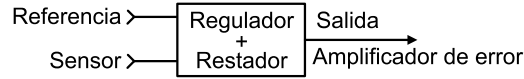


Figura 5.9: Bloque oscilador.

En la figura 5.10 se presenta la implementación práctica del mismo. Es una implementación estándar del regulador Tipo 3 analógico, el único detalle importante es el amplificador empleado, un amplificador *LT1028A* de Linear Technology Corporation. Las características principales de este amplificador son su bajo ruido, bajo offset y alto producto de ganancia por ancho de banda<sup>1</sup>.

El offset en la tensión de salida ha resultado ser un contratiempo importante y no de fácil identificación de la solución a la hora de depurar el diseño, en el apartado 9.1 se discutirán las causas y soluciones. El potenciómetro  $R_{11}$  permite realizar un ajuste preciso del offset de tensión de salida.

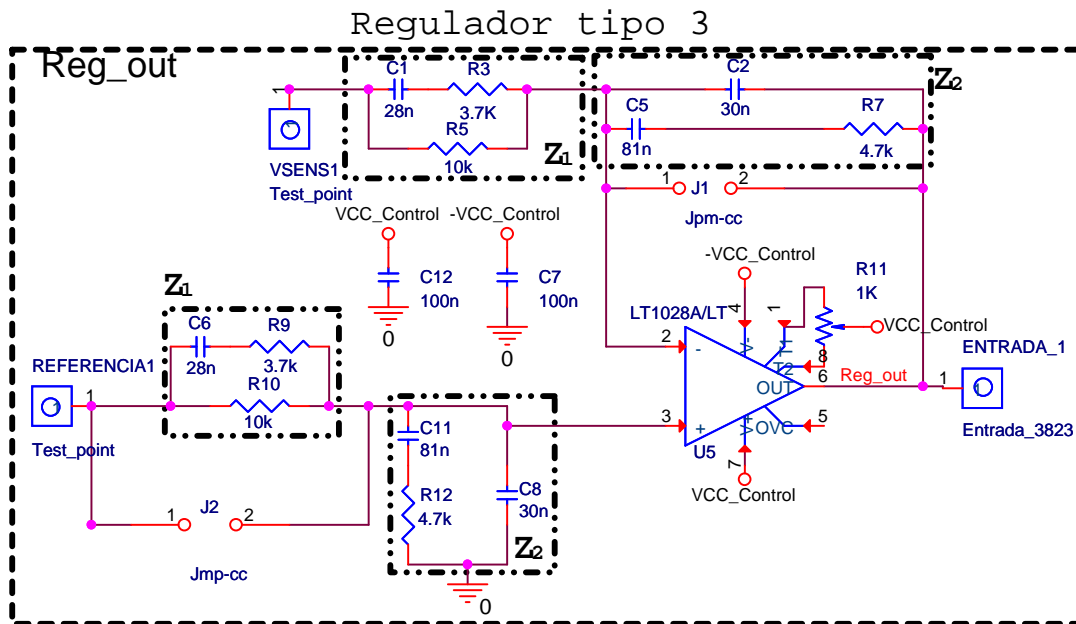


Figura 5.10: Esquema eléctrico del regulador.

<sup>1</sup>Tanto el espectro de ruido como el producto de ganancia por ancho de banda no han presentado problema alguno durante el diseño, por ello se podría haber utilizado un amplificador operacional de propósito general como el TL081. Sin embargo, el offset en la señal de salida ha sido uno de los principales problemas que han aparecido durante el diseño del inversor.

El diseño de cada uno de los componentes que configuran el regulador depende de la posición deseada de los polos y ceros del mismo, es decir, de las características de regulación deseadas. El dimensionado detallado de los componentes se presentará en la sección 6.5

Los Jumper J1 y J2 permiten modificar el regulador.

- J1: Cortocircuitando J1 se abre el lazo, esto permite trabajar en lazo abierto. Para trabajar estrictamente en lazo abierto se deberían cortocircuitar tanto J1 como J2.
- J2: Cortocircuitando J2 se anula el duplicado de la red  $Z1$   $Z2$ . Ver sección 6.4.1 para saber que consecuencias tiene la duplicación de la red  $Z1$   $Z2$

Uno de los requisitos del proyecto era construir un prototipo versátil en el sentido que permita un fácil cambio del regulador. Para ello se ha implementado un sistema que consiste en soldar los componentes en el aire a través de unos conductores rígidos en lugar de directamente en la PCB (ver figura 5.11). Esta implementación proporciona el beneficio de evitar que la PCB se deteriore tras varios cambios de regulador, pero por contra, los conductores actúan de antena siendo un gran captador de ruido que se introduce en la modulación.

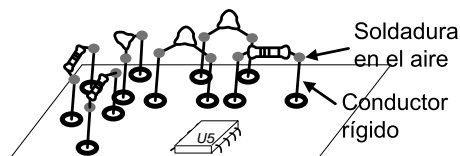


Figura 5.11: Sistema de cambio de regulador sin dañar la PCB.

## 5.2. Bloque modulador Bipolar

El modulador es el bloque encargado de generar el encendido o apagado de los interruptores en función de la señal de salida del regulador (señal de control) como se muestra en la figura 5.12.

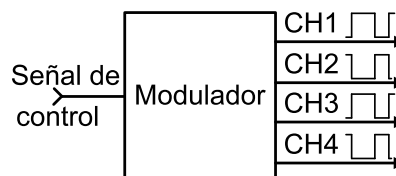


Figura 5.12: Bloque modulador Bipolar.

La modulación PWM se obtiene mediante la comparación de la señal de control con una rampa, generando así distintos anchos de pulso según la señal de control.

La figura 5.13 muestra los elementos que componen el modulador unipolar. Estos son un generador de la señal rampa, comparador y una lógica extra para la generación de 4 PWM de control de los interruptores a partir de una sola señal PWM.

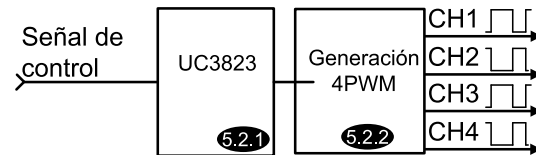


Figura 5.13: Partes que componen el modulador Bipolar.

Las características buscadas en un regulador son la siguientes:

- Retardos mínimos: El modulador debe introducir unos retrasos mínimos. Entiéndase por mínimos muy inferiores al periodo de conmutación.
- Linealidad: Esto es que el ancho de pulso sea proporcional a la señal de control. Se consigue teniendo una señal de comparación (Rampa) lineal en el rango de trabajo y sin ruido. La figura 5.14 presenta una comparación de ambos casos.
- Frecuencia de conmutación estable.
- Amplitud de la señal rampa estable.

El no cumplimiento de estas características tendrá como consecuencia una mayor cantidad de armónicos presentes en la tensión de salida.

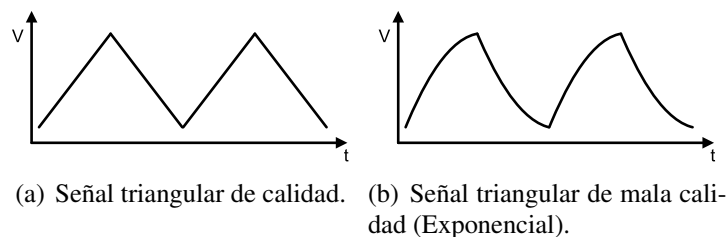


Figura 5.14: Comparación de señales triangulares.

### 5.2.1. El circuito integrado UC3823 como modulador bipolar

Una manera de conseguir un modulador bipolar de gran calidad consiste en emplear el que hay implementado en el circuito integrado UC3823 (figura 5.15). Este circuito integrado es un regulador + modulador + driver. Está optimizado para el control de convertidores DC/DC conmutados, minimizando la propagación de retardos, tiene un gran ancho de banda y permite realizar control ya sea de tensión o de corriente. La frecuencia de conmutación es configurable e incorpora gran cantidad de características como limitación de corriente, detección de baja tensión de alimentación, etc.

En la figura 5.15 se presenta el integrado UC3823 con cada uno de los bloques que lo compone.

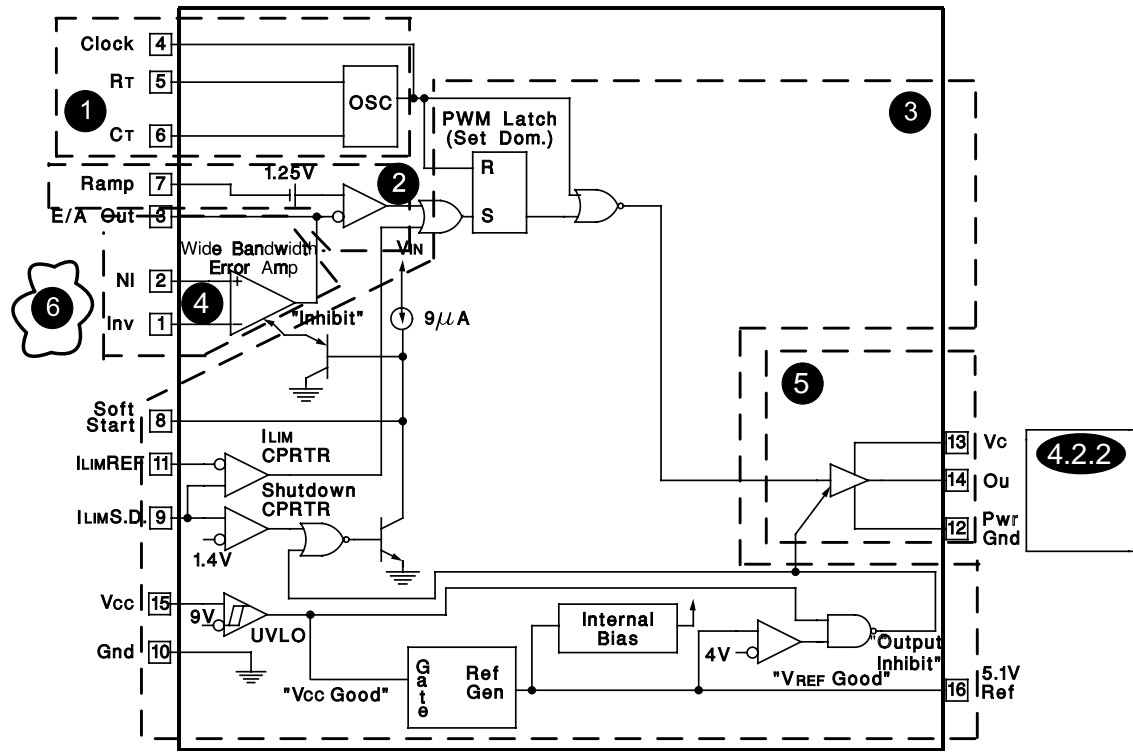


Figura 5.15: Esquema interno del integrado UC3823.

### 1. Generador de rampa

El conjunto 1 representa el oscilador (Generador de señal triangular). La frecuencia de esta señal es configurable mediante los componentes  $R_T$  y  $C_T$  según muestra la figura 5.16b.

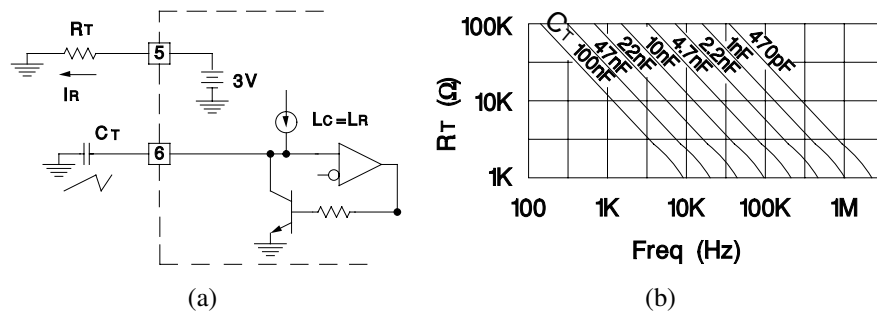


Figura 5.16: Configuración de la frecuencia de oscilación en el integrado UC3823.

El oscilador genera una rampa con valor máximo  $2,84V$  y mínimo  $1,29V$ , los componentes seleccionados se muestra a continuación y permiten ajustar la frecuencia de la señal portadora a  $10Khz$ .

- $C_T = 68nF$
- $R_T = 1K\Omega + 10K\Omega(pot)$

## 2. Comparador

El conjunto 2 representa el comparador, es el elemento que compara la señal triangular con la señal de salida del amplificador de error (la señal de control). En la figura 5.15 se puede observar que no se realiza la comparación directamente con la señal rampa, sino que a ésta se le suma un offset de 1.25V.

## 3. Elementos internos de protección y control

Como ya se ha indicado, el UC3823 no es únicamente un modulador, es un integrado de control completo, por lo que incorpora un conjunto de lógica extra como límites de corriente, protección contra el arranque con baja tensión, reguladores lineales de precisión para alimentar el propio circuito, etc.

## 4. Amplificador de error

El circuito integrado ya incorpora un amplificador de error de gran calidad (Alta inmunidad al ruido, bajo offset, etc), el problema es que como el circuito integrado sólo puede alimentarse con tensiones positivas, el amplificador de error no tendrá un correcto funcionamiento en los semiciclos negativos de la señal de referencia. Para solucionar este problema se ha añadido un amplificador de error externo con alimentación simétricas como se muestra en la sección 5.1.4 y se ha configurado el amplificador interno como seguidor de tensión (Ganancia = 1). De esta manera, gracias a la acción integral del regulador implementado en el amplificador de error externo, la tensión a la entrada del amplificador interno nunca será negativa, es más, se mantendrá dentro de los niveles de la señal rampa, siempre y cuando no haya Sobremodulación.

## 5. Etapa de salida

El integrado UC3823 tiene una etapa de salida en Totem Pole como se muestra en la figura 5.17 con capacidad de corriente de hasta 1,5A. Es decir, tiene capacidad de manejar la puerta de un mosfet referido a tierra, sin embargo, para el manejo de un inversor es necesario controlar 4 señales, los 4 interruptores.

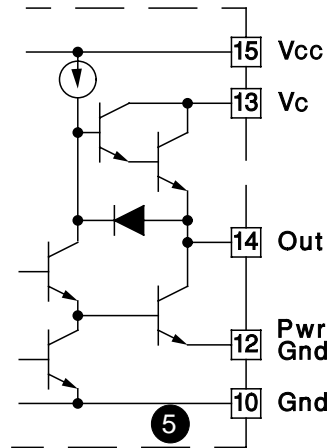


Figura 5.17: Etapa de salida Totem Pole integrado UC3823.

Es por ello que esta función no va a ser de interés pues a continuación de la etapa de salida se incluirá una lógica para, a partir de una única señal PWM que genera el UC3823, controlar los cuatro interruptores.

### Implementación práctica del circuito UC3823

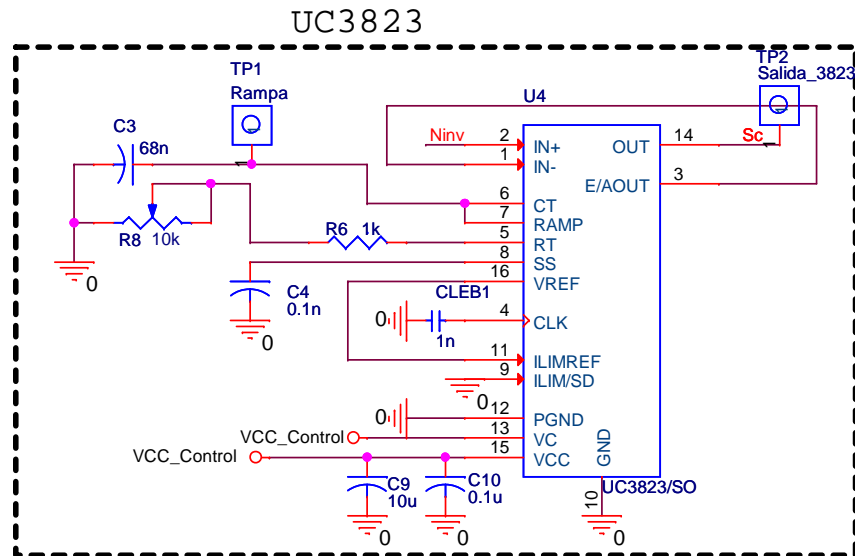


Figura 5.18: Esquema eléctrico para la implementación del integrado UC3823.

La figura 5.18 muestra el esquema eléctrico de la implementación del circuito UC3823:

- $C_3$  y  $R_6 + R_8$  configuran la frecuencia de conmutación. Actualmente configurada a 10Khz.
- $C_4$  configura el softstart, es un condensador que en el arranque se carga a corriente constante de  $9\mu A$ . Hasta que no alcanza una tensión de xx, no habilita el funcionamiento del amplificador de error interno.

- CLEB1 evita ruido en la entrada de reloj, ya que no se está utilizando, la entrada de reloj se puede utilizar para sincronar varios integrados UC3823.
- $C_9$  y  $C_{10}$  son condensadores de desacoplo.
- Se puede observar que el amplificador de error está configurado como amplificador de ganancia unidad.

### Elementos extra para el funcionamiento del integrado UC3823 en el control de un inversor con modulación Bipolar

El bloques 6 y 4.2.2 de la figura 5.15 representan elementos extra que han de ser añadidos para conseguir el funcionamiento deseado. A parte de estos dos bloques, el amplificador de error se “bypasea” y se implementa con un operacional externo como se indica en las secciones 5.2.1.5 y 5.1.4.

### 6. Limitador de tensión de entrada al modulador

Para alimentar el inversor hay que aplicar dos tipos de tensiones. La tensión de control y la tensión del Bus DC. Si cuando se alimenta el control no hay tensión de entrada en el BUS DC de potencia, la salida del amplificador de error se satura debido al efecto integral del regulador, esto hace que alcance niveles de tensión alrededor de los 12V. Sin embargo, las entradas analógicas de integrado UC3823 no funcionan correctamente con tensiones superiores a 6V. La señal PWM de salida se apaga y la lógica de generación de 4 PWM (sección 5.2.2) genera un encendido constante de los interruptores 2 y 4 (ver figura 4.1). La consecuencia es que al alimentar el Bus DC, se produce una saturación de la tensión de salida al valor negativo de tensión del bus DC.

La solución es colocar un limitador de tensión entre el regulador y la entrada del UC3823 como se muestra en la figura 5.19a. La implementación de este limitador de tensión es sencilla, es suficiente con un Zener ( $Z_{lim}$ ) y una resistencia ( $R_{lim}$ ) serie, figura 5.19b. Durante el funcionamiento normal no tendrá efecto alguno y durante la saturación que se produce en el arranque se garantiza que la tensión aplicada al integrado UC3823 no supera la tensión Zener, cayendo el resto de tensión en la resistencia serie.

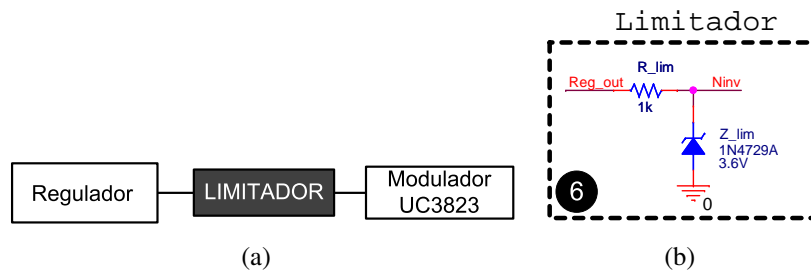


Figura 5.19: Limitador de tensión de entrada al integrado UC3823.

### 5.2.2. Control de cuatro interruptores a partir de una única señal PWM en modulación Bipolar

El circuito integrado UC3823 proporciona una única salida PWM, pero es necesario controlar cuatro interruptores  $CH1$ ,  $CH2$ ,  $CH3$  y  $CH4$ . La modulación Bipolar cumple las siguientes características:

$$\begin{aligned} CH1 &= CH3 \\ CH2 &= CH4 \\ CH1 &= \overline{CH2} \end{aligned} \quad (5.8)$$

Para cumplir la ecuación 5.8 habrá que invertir la señal para generar el par de señales  $CH2$  y  $CH4$ . El circuito que lo implementa se muestra en la figura 5.20b.

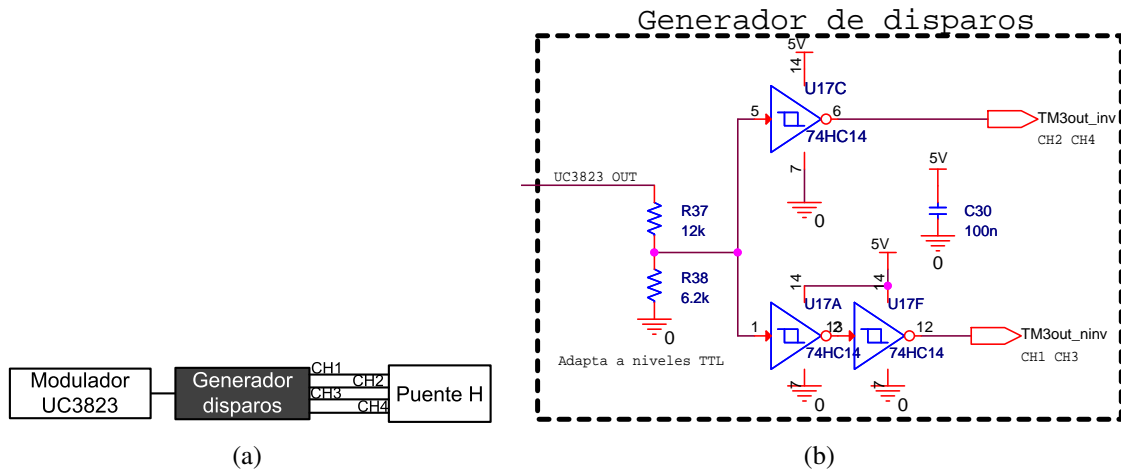


Figura 5.20: Circuito de disparos.

Este circuito tiene un triple objetivo.

- Generar las señales invertidas  $CH2$  y  $CH4$ , para ello se utilizan puertas lógicas inversoras 74HC14, por su bajo retardo, entrada con histéresis y alta corriente de salida.
- Adaptar niveles de salida del UC3823 (15V) a los niveles TTL de las puertas lógicas y de la entrada del puente H, que también es TTL como se ha indicado en la sección 4.6. Para ello se ha configurado un divisor resistivo compuesto por  $R_{37}$  y  $R_{38}$ .
- Actuar de buffer entre el adaptador de niveles y la entrada del puente H que genera los tiempos muertos. Por ello, para los canales  $CH1$  y  $CH3$  se han empleado dos puertas lógicas inversoras en serie.

Se puede observar que la propagación de retardos no es idéntica para todos los canales. Una solución sería actuar sobre el layout de la PCB para conseguir retardos iguales, pero al ser éstos despreciables respecto al periodo de conmutación, no será necesario acometer dicha tarea.



### 5.3. Bloque modulador Unipolar

El modulador unipolar se va a construir a partir de componentes discretos y constará de tres subbloques como se puede observar en la figura 5.21

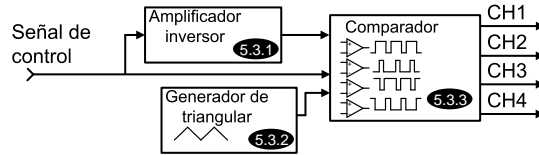


Figura 5.21: Diagrama de bloques del modulador Unipolar.

#### 5.3.1. Amplificador inversor.

Para realizar una modulación unipolar es necesaria la señal de control y la misma desfasada  $180^\circ$  [29], para ello se emplea un amplificador inversor (Figura 5.22a). Se va a implementar mediante un amplificador operacional *LTC1151*. Es de la misma familia que los empleados para construir el regulador, teniendo las mismas características, muy bajo offset y ruido, alto producto de ganancia por ancho de banda, etc.

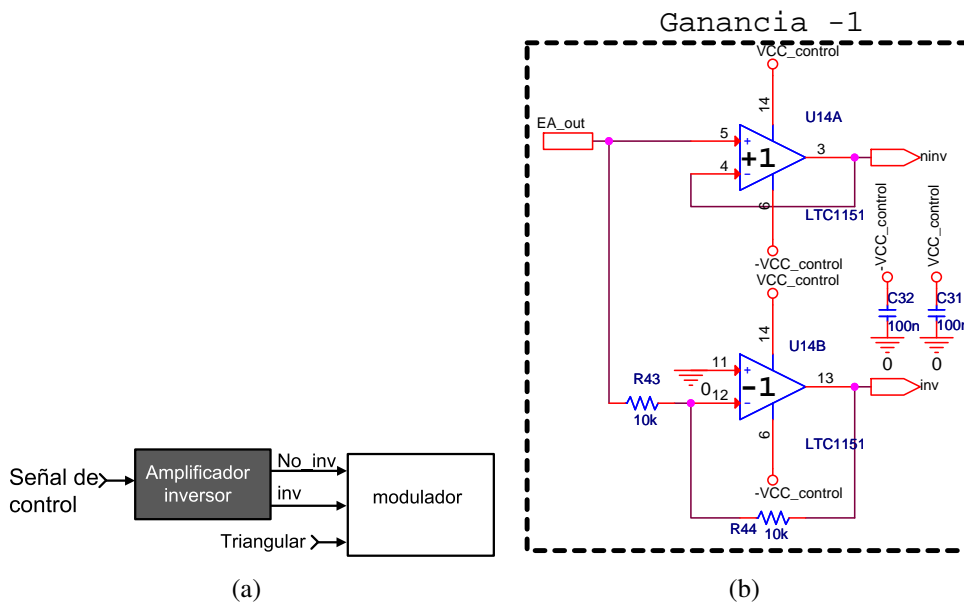


Figura 5.22: Amplificador de ganancia +1 y -1 con retardos equivalentes.

La figura 5.22b muestra la implementación de este circuito, se puede observar que además de utilizar un amplificador operacional para aplicar el producto  $-1$  se usa otro operacional como buffer. Esto es para equilibrar la propagación de retardos en las dos señales, tanto la “señal\_de\_control” como en “-señal\_de\_control” en el esquemático llamadas “ninv” (No invertida) e “inv” (invertida).

### 5.3.2. Generador de onda triangular

En este caso se va a implementar un circuito generador de onda triangular basado en la nota de aplicación de National Instruments[13] El generador de onda triangular (figura 5.24 consta de un integrador, dos generadores de referencia de precisión (Uno para el nivel positivo y otro para el nivel negativo) y un comparador.

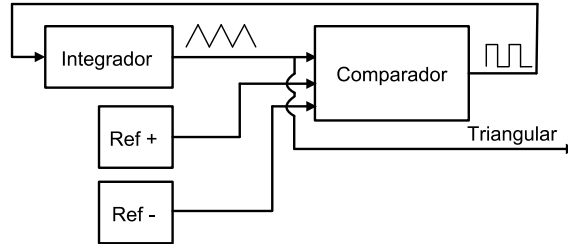


Figura 5.23: Diagrama de bloques del generador de señal triangular.

El principio de funcionamiento es simple. El integrador integra la tensión constante que proporciona el comparador, pudiendo ser  $+5V$  ó  $-5V$ , al integrar esta tensión se obtiene una rampa que será la señal triangular. La comparación de la señal triangular con las referencias de límite superior  $ref+$  e inferior  $ref-$  hacen que la salida del comparador conmute y por ello la salida del integrador también lo hará entre rampa de subida y rampa de bajada.

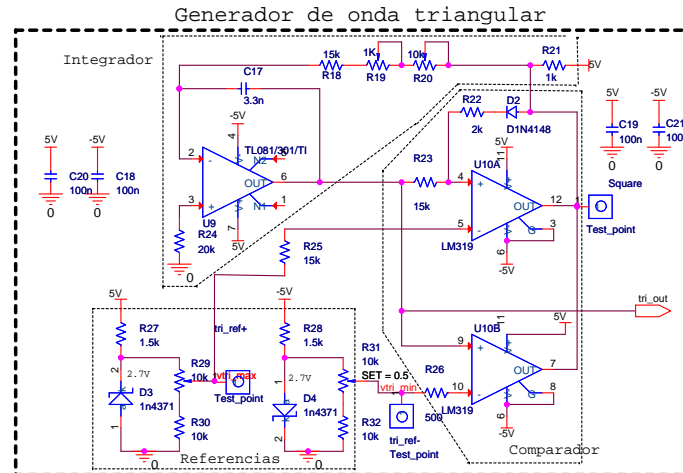


Figura 5.24: Diagrama de bloques del generador de señal triangular.

La implementación de este circuito aparece en la figura 5.24 y tiene las siguientes características:

- $R_{29}$  fija el valor máximo de la señal triangular, y permite variarlo entre  $1,25V$  y  $2,7V$ . Se ha ajustado a
- $R_{31}$  fija el valor mínimo de la señal triangular, y permite variarlo entre  $-1,25V$  y  $-2,7V$ . Se ha ajustado a

- La frecuencia de la señal se controla mediante  $C_{17}$ ,  $R_{18}$ ,  $R_{19}$  y  $R_{20}$  según la ecuación 5.9. Se ha ajustado para obtener una frecuencia de  $10KHz$ .

$$f_{tri} = \frac{5V}{2 \cdot (R_{18} + R_{19} + R_{20}) \cdot C_{17} \cdot (V_{ref+} - V_{ref-})} \quad (5.9)$$

La frecuencia de conmutación máxima de este circuito está determinada por los retardos del circuito, alrededor de  $200KHz$  y es superior a la de trabajo,  $10KHz$ .

Se configuran las referencias para tener una señal triangular que varía entre  $+1,5V$  y  $-1,5V$ .

### 5.3.3. Comparador

El último bloque del modulador unipolar es el comparador. Las señales PWM de cada canal han de cumplir la igualdad de la ecuación 5.10 para que no ocurra cortocircuito, pero a diferencia de la modulación bipolar, para la modulación unipolar, una de las ramas del puente H se controla directamente con la “Señal de control” y la otra rama se controla con “–Señal de control” como se muestra implementado en la figura 5.25

$$\begin{aligned} CH1 &= \overline{CH4} \\ CH2 &= \overline{CH3} \end{aligned} \quad (5.10)$$

Nota: Las referencias a los canales son las que se utilizan durante todo el libro y se pueden observar en la figura 4.1.

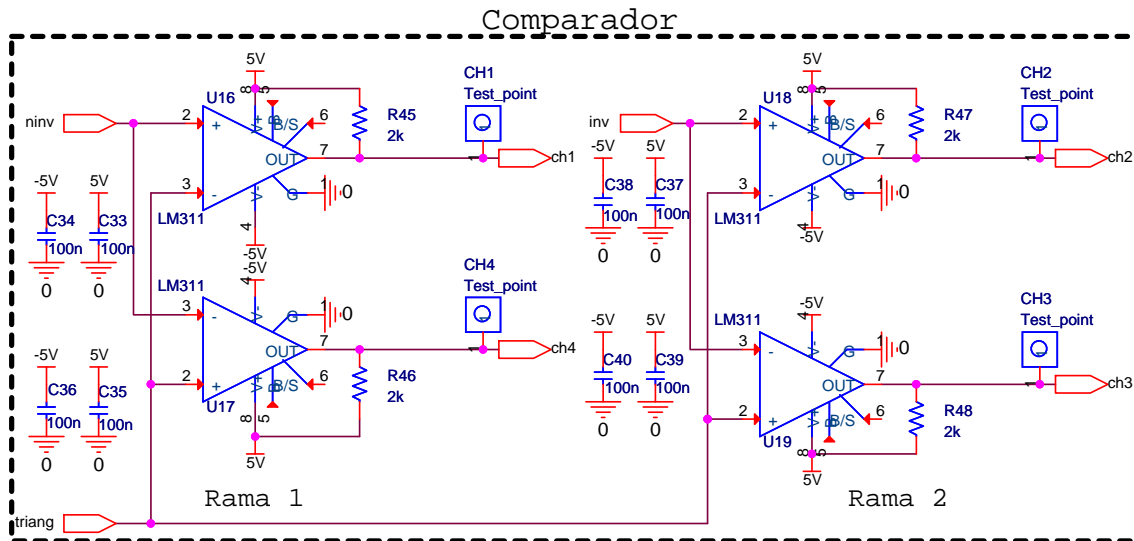


Figura 5.25: Esquema eléctrico del comparador del modulador unipolar.

Para la implementación se han empleado cuatro comparadores. Para los canales  $CH1$  y  $CH4$  (Rama 1) se ha realizado la comparación entre la señal triangular y la “Señal de

control” para los canales  $CH2$  y  $CH3$  (Rama 2) la comparación se realiza entre la señal triangular y “–Señal de control”. Otro diseño posible habría sido utilizar un solo comparador para cada rama y a continuación invertir la señal con puertas lógicas inversoras, como se hace en el diseño del modulador unipolar, ver sección 5.2.2. No se ha hecho así pues como se indica en dicho apartado, esta solución no tiene una propagación de retardos simétrica, sin embargo, con la implementada en la figura 5.25 se consigue equilibrar los retardos.

## 5.4. Alimentación de los circuitos de control

Tas tarjetas de control se alimentan con una fuente de laboratorio aislada. Configurada una de sus salidas a  $+15V$  y la otra a  $-15V$ . Se ha incorporado en todos los circuitos integrados los condensadores de desacoplo necesarios y también en la entrada de la PCB.

Algunas partes del circuito emplean alimentación de  $+5V$  y  $-5V$ . Como los consumos son muy pequeños se ha optado por emplear reguladores lineales de la gama 7805 para  $+5V$  y 7905 para  $-5V$ .

## 5.5. Aspecto final de las tarjetas de control

### 5.5.1. Modulación bipolar

La figura A.3 muestra la tarjeta bipolar y sus principales puntos de ajustes, para mas información consultar el manual en el anexo.

### 5.5.2. Modulación unipolar

La figura A.6 muestra la tarjeta unipolar y sus principales puntos de ajustes, para mas información consultar el manual en el anexo.

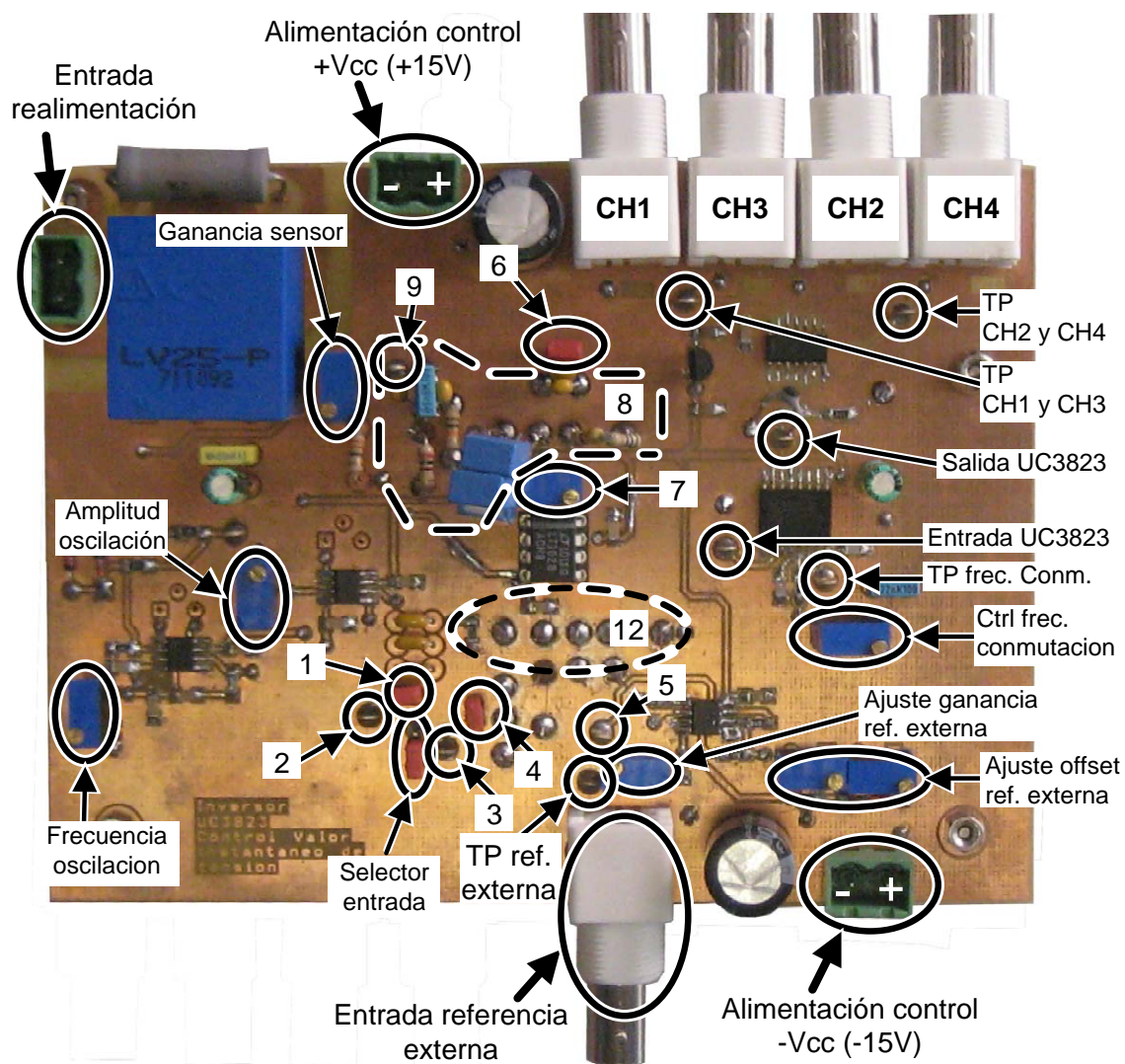


Figura 5.26: Aspecto final de la tarjeta de control con modulación bipolar.

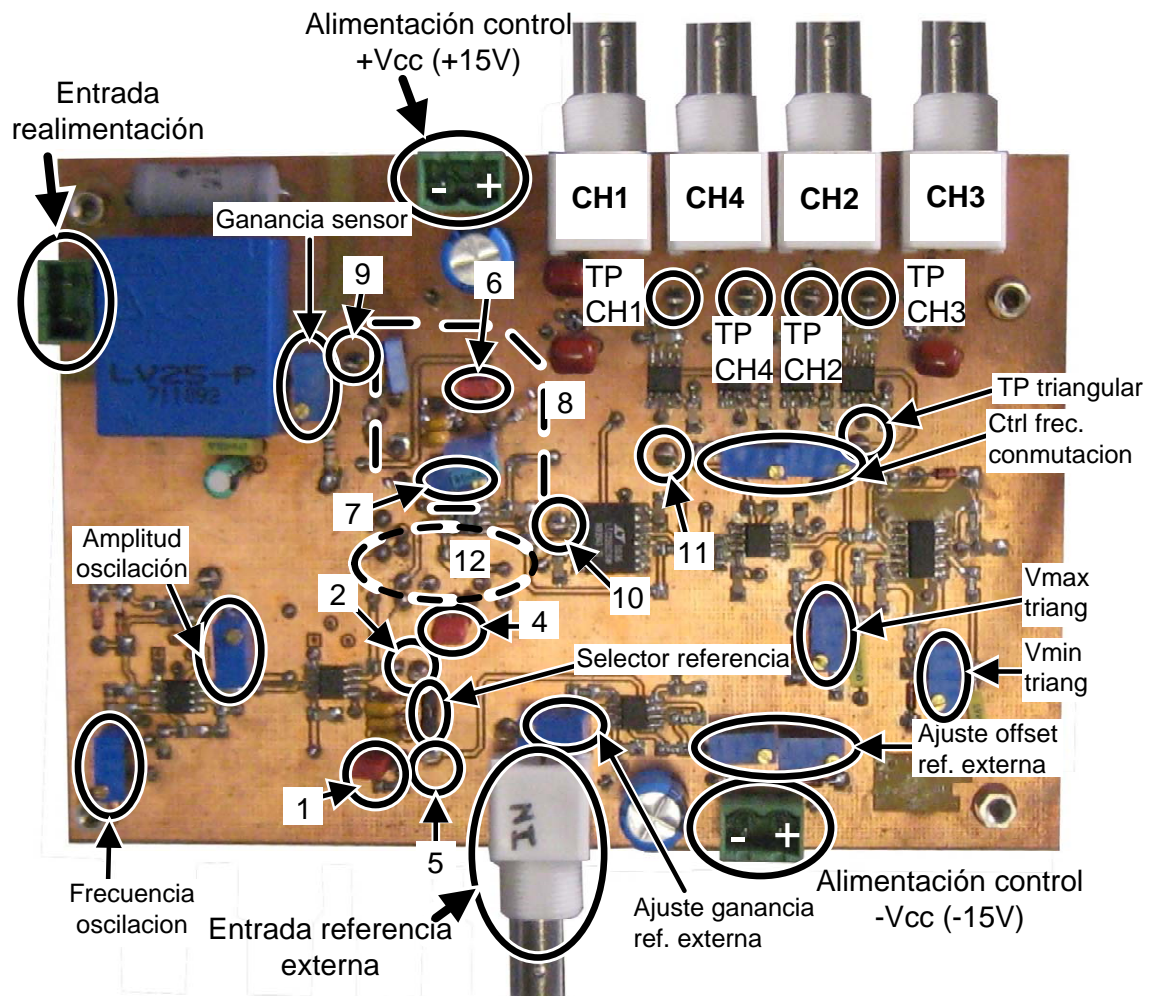


Figura 5.27: Aspecto final de la tarjeta de control con modulación unipolar.

# Capítulo 6

## Diseño del regulador

En este capítulo pretende calcular la función de transferencia de cada uno de los bloques que componen el convertidor inversor. En la figura 6.1 se puede observar que se trata de los siguientes elementos: Regulador, modulador, sensor y planta.

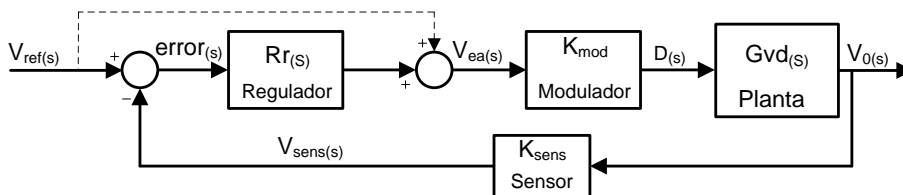


Figura 6.1: Diagrama de bloques del sistema completo.

A continuación se presenta una descripción de las secciones del capítulo:

- En la sección 6.1 se calcula la función de transferencia de la planta. Para ello se plantea el circuito en valores promediados y se linealiza el circuito.
- En la sección 6.2 se presenta la función de transferencia del sensor.
- En la sección 6.3 se calcula la función de transferencia del modulador, tanto para el modulador bipolar como para el unipolar.
- En la sección 6.4 se calcula la función de transferencia del regulador y se enumeran distintos modos de dimensionamiento del mismo.
- En la sección 6.5 se define como calcular un regulador con la herramienta informática SmartCtrl. Se calculan cuatro reguladores (Dos para cada tarjeta de control)

### 6.1. Cálculo de la función de transferencia de la planta

Para realizar el control del regulador es necesario conocer la función de transferencia del mismo, que llamaremos TF de la planta. En este caso, la planta mostrada en el capítulo 4 es un inversor (DC / AC) la planta se compone de un puente H (4 interruptores con 4 diodos en antiparalelo ) un filtro LC y una carga como se muestra en la figura 6.2

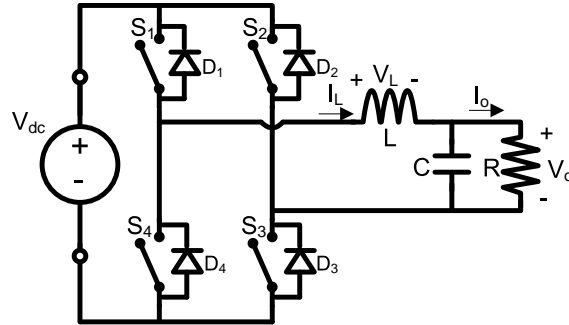


Figura 6.2: Esquema de la planta.

Al analizar el puente H se puede llegar a la conclusión de que es muy similar a un convertidor DC / DC reductor, y salvando las diferencias del número de interruptores y diodos se podría decir que es un reductor síncrono en el que no solo el ciclo de trabajo puede tomar valores entre 0 y 1 sino que puede hacerlo entre -1 y 1, según se esté trabajando en el semiciclo positivo o en el negativo, como se muestra en la figura 6.3

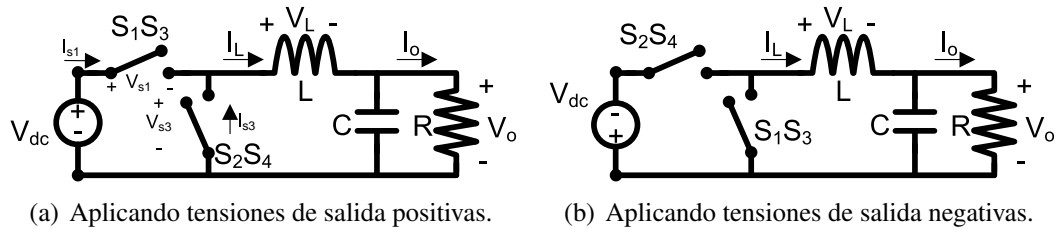


Figura 6.3: Equivalencia entre el convertidor inversor y el convertidor reductor síncrono.

Los interruptores son elementos en conmutación y para calcular la función de transferencia de la planta se va a tener que promediar el circuito[30] analizando las tensiones y corrientes que circulan por estos elementos y sustituyéndolos por una fuente dependiente con su valor promedio en un ciclo de conmutación ya sea el valor promedio de tensión o el valor promedio de corriente.



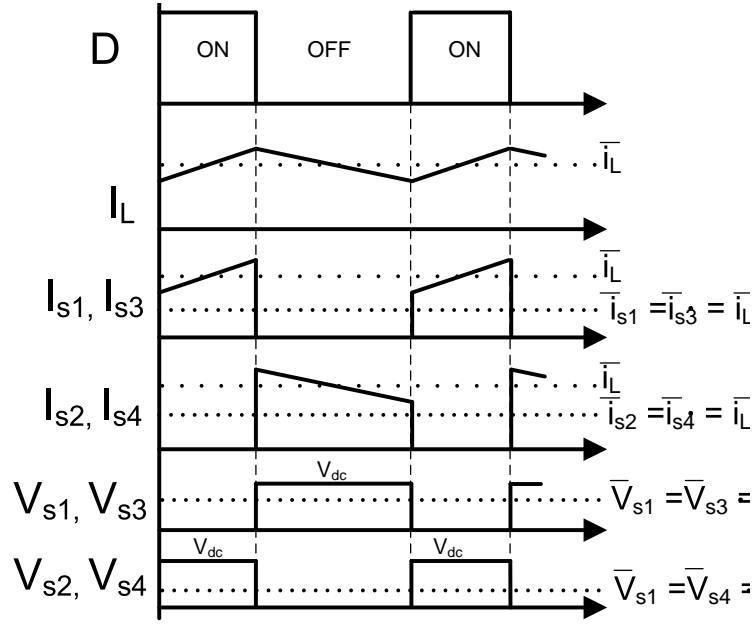


Figura 6.4: Formas de onda en el convertidor reductor para el cálculo de los valores promediados.

$$\overline{V_{s2,s4}} = \frac{1}{T} \cdot \underbrace{\int_0^{DT} V_{dc} dt}_{T_{on}} + \frac{1}{T} \cdot \underbrace{\int_{DT}^T 0 dt}_{T_{off}} \quad (6.1)$$

$$\overline{i_{s1,s3}} = \frac{1}{T} \cdot \underbrace{\int_0^{DT} \overline{i_L} dt}_{T_{on}} + \frac{1}{T} \cdot \underbrace{\int_{DT}^T 0 dt}_{T_{off}} \quad (6.2)$$

Con la información de la figura 6.4 se plantea el circuitos en valores promediados. Consiste en sustituir el elemento por su valor promedio en tensión o corriente calculado en las ecuaciones 6.1 y 6.2.

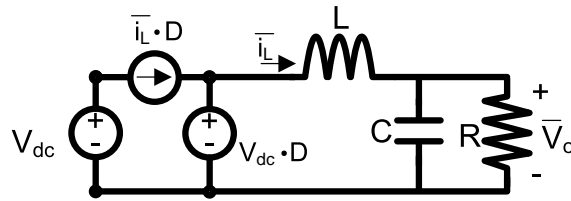


Figura 6.5: Convertidor en valores promediados.

Aplicando perturbaciones en pequeña señal a la tensión en el interruptor paralelo y a la corriente por el interruptor serie se obtienen las ecuaciones 6.3 y 6.4

$$(V_{dc} + \Delta V_{dc}) \cdot (D + \Delta D) = V_{dc} \cdot D + V_{dc} \cdot \Delta D + \Delta V_{dc} \cdot D + \Delta V_{dc} \cdot \Delta D \quad (6.3)$$

$$(\bar{i}_L + \Delta \bar{i}_L) \cdot (D + \Delta D) = \bar{i}_L \cdot D + \bar{i}_L \cdot \Delta D + \Delta \bar{i}_L \cdot D + \Delta \bar{i}_L \cdot \Delta D \quad (6.4)$$

Como ya se ha explicado anteriormente, para calcular la función de transferencia de la planta  $G_{vd(s)} = \frac{\Delta V_o}{\Delta D}$  es suficiente con conocer la tensión del interruptor paralelo (ecuación 6.3. de los cuatro términos que componen esta ecuación:

- $V_{dc} \cdot D$  Es el término en continua, representa el punto de trabajo.
- $V_{dc} \cdot \Delta D$  Término de primer orden.
- $\Delta V_{dc} \cdot D$  Término de primer orden.
- $\Delta V_{dc} \cdot \Delta D$  Término de segundo orden, representa cantidades muy pequeñas y despreciable respecto a la cantidad  $V_{dc} \cdot \Delta D$ .

Tomando este circuito promediado y linealizado alrededor del punto de trabajo, se puede calcular la función de transferencia  $G_{vd(s)} = \frac{\Delta V_o}{\Delta D}$  cuando  $\Delta V_{dc} = 0$ , que representa las variaciones de la tensión de salida  $\Delta V_o$  con respecto al ciclo de trabajo  $\Delta D$

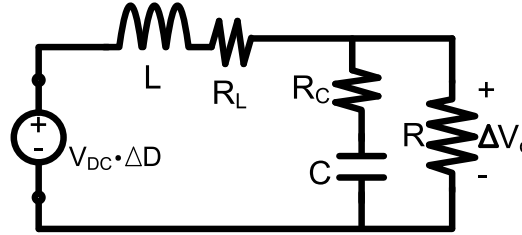


Figura 6.6: Circuito linealizado para el cálculo de  $G_{vd(s)}$  con resistencias parásitas.

El análisis del circuito de la figura 6.6 para el cálculo de  $G_{vd(s)}$  es un simple filtro RLC cuyo valor final se presenta en la ecuación 6.5.

$$G_{vd(s)} = V_{dc} \cdot \frac{1 + R_C \cdot C \cdot s}{1 + \left[ \frac{L}{R} + (R_C + R_L) \cdot C \right] \cdot s + L \cdot C \cdot \frac{R_C + R}{R} \cdot s^2} \quad (6.5)$$

Para llegar a esa expresión, se han realizado algunas simplificaciones para hacer más simple la ecuación final como:

- $R_L \ll R \rightarrow \frac{R+R_L}{R} \approx 1$
- $\frac{R_C \cdot R_L}{R} \ll R_C + R_L$

Como era de esperar, representa un filtro paso bajo de segundo orden configurado mediante los componentes L, C y R.

## 6.2. Cálculo de la función de transferencia del sensor

El sensor se encarga de medir la variable de salida (Tensión en este caso) y transformarla a unos niveles con los que pueda trabajar el bucle de control. Puede ser representado por una ganancia constante pues se comporta como tal hasta unas frecuencias superiores a la frecuencia de conmutación.

$$K_{sens} = \frac{V_{sens(s)}}{V_0(s)} \quad (6.6)$$

Donde:

- $V_0$  es la tensión de salida del inversor.
- $V_{sens}$  es la tensión a niveles aceptados por el regulador.

Se ha configurado para obtener  $K_{sens} = 0,012V/V$  en ambas tarjetas de control.

## 6.3. Cálculo de la función de transferencia del modulador

El modulador se encarga de generar un ciclo de trabajo según un nivel de tensión continua del amplificador de error  $V_{ea}$  y una señal triangular (Genéricamente rampa). Es por eso que puede ser representado mediante una ganancia en función de la amplitud de la señal rampa con la que se compara.

En la figura 6.7 se observa que el ciclo de trabajo varía entre  $[-1, 1]$  para variaciones de la señal  $V_{ea}$  comprendidas entre  $[-V_{tri-min}, V_{tri-max}]$ . la ecuación 6.7 representa la ganancia del modulador.

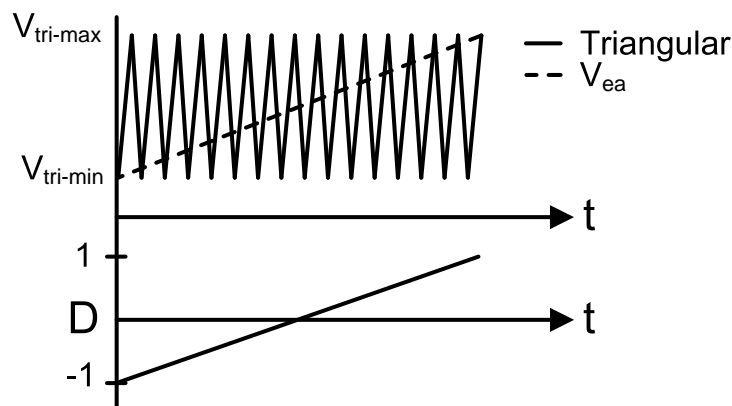


Figura 6.7: Señales que intervienen en un modulador. Señal triangular y salida del amplificador de error.

$$K_{mod} = \frac{2}{V_{tri-max} - V_{tri-min}} \quad (6.7)$$

Para la tarjeta de control Bipolar  $K_{mod-bipolar} = 1,2978$  según los datos de amplitud de la señal triangular generada por el integrado UC3823 presentado en la sección 5.2.11 con límite superior  $e,84V$  y límite inferior  $1,299V$

Para la tarjeta de control Unipolar  $K_{mod-unipolar} = 0,6666$  según la configuración del generador de onda triangular de la sección 5.3.2 que establece la referencia máxima de la señal triangular en  $1,5V$  y la referencia mínima en  $-1,5V$ .

## 6.4. Cálculo de la función de transferencia del regulador

Por último, el regulador es el elemento encargado de modificar el comportamiento dinámico de la planta.

Dada una consigna, en el caso del inversor un seno de referencia y midiendo la variable de salida, en este caso la tensión de salida pues es un control de tensión, el regulador generará una medida del ciclo de trabajo que hay que aplicar a los interruptores para que la salida se iguale a la consigna.

El regulador actúa sobre el sistema para conseguir que el lazo final tenga las siguientes características:

- Elevada ganancia a bajas frecuencias (Frecuencia de la señal de consigna). Esto permite minimizar el error entre la tensión de salida y la referencia.
- Elevada atenuación a alta frecuencia (Frecuencia de conmutación). La tensión de salida va a tener inevitablemente un rizado debido a la conmutación. Interesa que el regulador atenúe esta frecuencia.
- Margen de fase adecuado, o lo que es lo mismo, garantizar la estabilidad del sistema. Se va a trabajar con márgenes de fase entre  $30^\circ$  y  $60^\circ$ . El sistema será estable siempre que su margen de fase sea superior a  $0^\circ$ , pero se diseña con márgenes de fase superiores para evitar que por tolerancias del valor de los componentes, el sistema se haga inestable.
- Frecuencia de corte apropiada. La frecuencia determina como de rápido va a reaccionar el regulador ante cambios de la salida o de la entrada.

Evidentemente, estas características no son independientes y la mejora de una de ellas lleva como consecuencia la peora del resto, se debe llegar a un compromiso entre todas ellas para diseñar el regulador que mejor se adapte a los requerimientos de la aplicación. En un caso puede interesar tener un regulador más rápido a costa de perder atenuación de alta frecuencia, en otro casos será al revés.

### 6.4.1. Definición del regulador

Se va a utilizar un regulador de tipo 3, la implementación electrónica es como se muestra en la figura 6.8

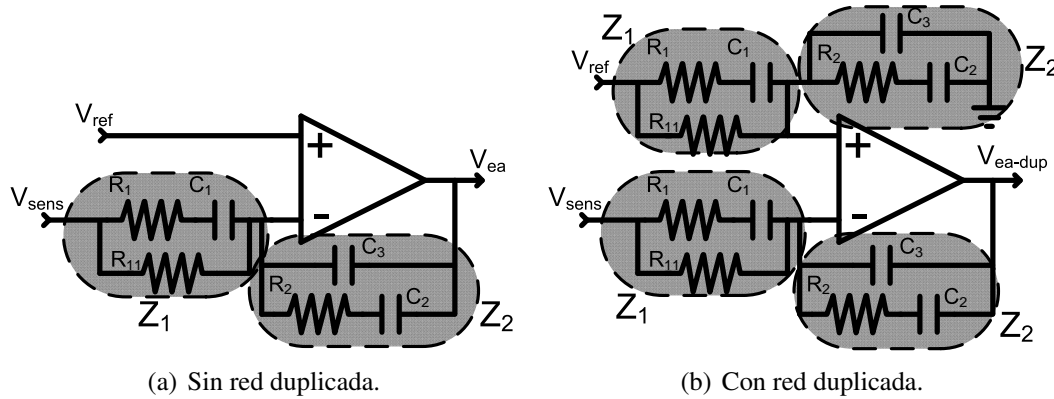


Figura 6.8: Regulador de tipo 3.

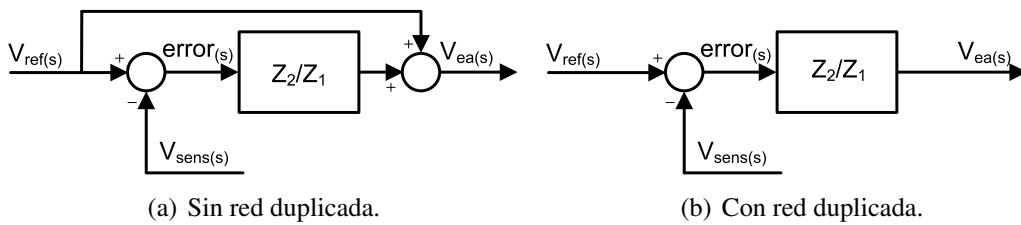


Figura 6.9: Diagrama de bloques de la implementación del regulador.

Las siguientes ecuaciones representan la función de transferencia del regulador + restador sin red duplicada (ecuación 6.8) y con red duplicada (ecuación 6.9).

$$V_{ea} = V_{ref} \cdot \left(1 + \frac{Z_2}{Z_1}\right) - V_{sens} \cdot \frac{Z_2}{Z_1} \quad (6.8)$$

$$V_{ea-dup} = (V_{ref} - V_{sens}) \cdot \frac{Z_2}{Z_1} \quad (6.9)$$

La duplicación o no de esta red  $Z_1$   $Z_2$  no afecta al lazo y por ende a la controlabilidad del sistema. Aunque sí afecta al bucle cerrado, desfasando y atenuando la señal de referencia  $V_{ref}$  y por ello modificando la respuesta del sistema ante un transitorio de la señal de referencia. Dado que la señal de referencia en el diseño propuesto es una señal sinusoidal constante, esta atenuación y desfase no presenta mayor problema al tratarse de un inversor en modo isla.

La ecuación 6.10 representa la función de transferencia  $R_r(s) = V_{ea}(s)/V_{sens}(s)|_{V_{ref}=0}$

$$R_r(s) = \frac{Z_2}{Z_1} = \frac{[s \cdot C_2 \cdot R_2 + 1] \cdot [s \cdot C_1 \cdot (R_1 + R_{11}) + 1]}{R_{11} \cdot (C_2 + C_3) \cdot s \cdot [s \cdot C_1 R_1 + 1] \cdot \left[ s \cdot \frac{C_2 \cdot C_3}{C_2 + C_3} \cdot R_2 + 1 \right]} \quad (6.10)$$

Se trata de un regulador con tres polos y dos ceros, a continuación se muestra la frecuencia a la que se sitúa cada uno de ellos:

- $f_{z1} = \frac{1}{2 \cdot \pi \cdot R_2 \cdot C_2}$
- $f_{z2} = \frac{1}{2 \cdot \pi \cdot (R_1 + R_{11}) \cdot C_1}$
- $f_{p1} = \frac{1}{2 \cdot \pi \cdot R_1 \cdot C_1}$
- $f_{p2} = \frac{1}{2 \cdot \pi \cdot \frac{C_2 \cdot C_3}{C_2 + C_3} \cdot R_2}$
- $f_{p3} = 0$

La figura 6.11 muestra un diagrama de bode esquemático que permite observar la disposición de los polos y los ceros para conseguir las características deseadas del lazo, a grandes rasgos los ceros permiten compensar la caída de fase que produce la planta en su frecuencia de resonancia y así conseguir el margen de fase deseado, los dos polos permiten atenuar la alta frecuencia y el polo en el origen permite aumentar la ganancia a bajas frecuencias.

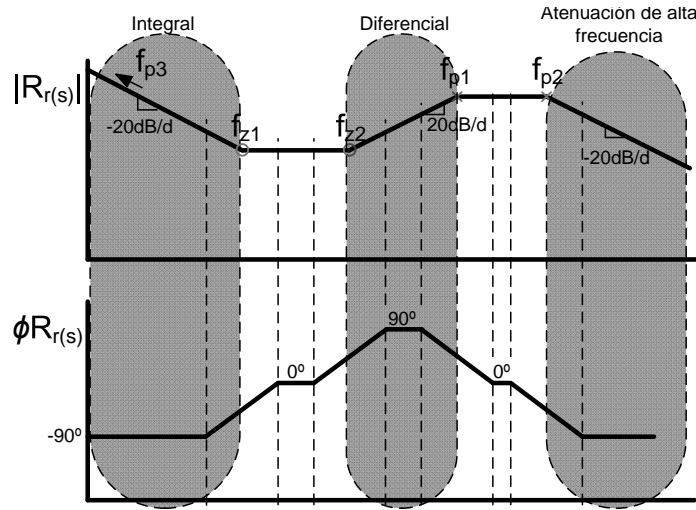


Figura 6.10: Diagrama de bode de un regulador de tipo 3.

### Métodos de cálculo del regulador

Existen varios métodos para el cálculo del regulador, método de la K, métodos tradicionales de cálculo de reguladores y métodos gráficos.

El método de la  $K$ [28], se basa en imponer una serie de restricciones como se muestra en la figura 6.11 para, con solo cinco parámetros de entrada, calcular el resto de componentes del regulador. Estos parámetros son: La frecuencia de cruce deseada, el margen de fase deseado, el valor de la resistencia  $R_{11}$ , el módulo y la fase de todo el lazo excepto el regular evaluado a la frecuencia de cruce deseado.

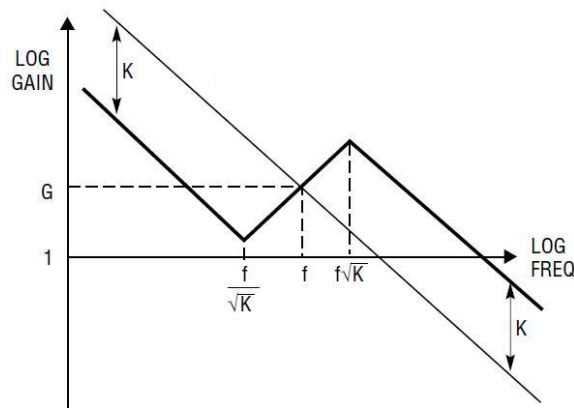


Figura 6.11: Relación entre polos, ceros y frecuencia de cruce en el método de la  $k$  para un regulador de tipo 3.

Como inconveniente que presenta este método es que fija la posición relativa de los polos y los ceros respecto a la frecuencia de cruce y no permite un ajuste muy detallado del regulador. Este inconveniente se resuelve empleando métodos gráficos con herramientas informáticas como Psim/SmartCtrl o Matlab/sisotool, estas herramientas permiten, una vez definidos el resto de elementos que intervienen en el bloque, ir posicionando manualmente los polos y los ceros y ver en tiempo real los resultados en el lazo final. Son herramientas simples y potentes que permiten diseñar y mejorar un regulador con gran facilidad.

## 6.5. Cálculo del regulador

Los reguladores se van a diseñar en SmartCtrl, es una herramienta asociada a Psim que permite diseñar reguladores por el método de la  $k$ ,  $kplus$  y método manual (Posicionamiento manual de polos) mientras genera en tiempo real la respuesta ante escalón de entrada, diagrama de bode del lazo y diagrama de Nyquist. También genera datos numéricos como la atenuación que proporciona el lazo a la frecuencia de conmutación. Posee una interfaz guiada que facilita la introducción de los datos.

Para cada tarjeta de control se van a diseñar dos reguladores, un lento y otro rápido. El lento tendrá un alto margen de fase y conseguirá una atenuación elevada a la frecuencia de conmutación, como inconveniente, al buscar elevado margen de fase y atenuación, no se conseguirá una ganancia a 60Hz muy elevada, lo que provocará que la regulación de carga y de línea no sean muy buenas. En el regulador rápido ocurre exactamente lo contrario, se

sacrifica margen de fase y atenuación a la frecuencia de conmutación por conseguir una elevada ganancia a bajas frecuencias.

### 6.5.1. Ejemplo del diseño del regulador con SmartCtrl

A continuación se presenta la secuencia de pasos a realizar para diseñar un regulador de tipo 3 con SmartCtrl. Para ello abrir un nuevo proyecto, en el que aparecerá una pantalla como la que se indica en la figura 6.12. Seleccionar un reductor con control de tensión “Buck (voltage mode controlled)”

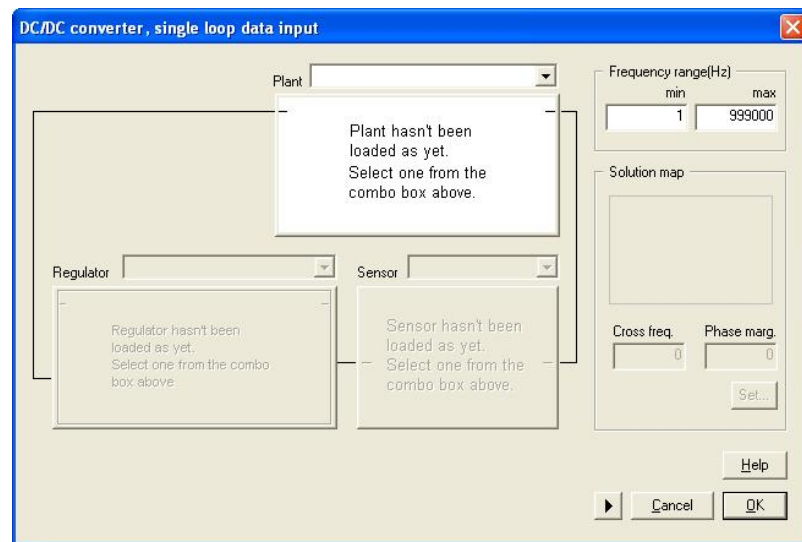


Figura 6.12: Selección de la planta.

Una vez seleccionada la planta aparecerá la figura 6.13. Donde:

- $V_{in}(V)$  Es la tensión DC de entrada en Voltios.
- $L(H)$  Es la inductancia de la bobina en Henrios.
- $R_L(Ohms)$  Resistencia parásita de la bobina en Ohmios.
- $C(F)$  Es la capacidad del condensador de salida en Faradios.
- $R_c(Ohms)$  Resistencia serie del condensador de salida en Ohmios.
- $P_o(W)$  Es la potencia nominal de salida en Watios.
- $F_{sw}(Hz)$  Es la frecuencia de conmutación. Cuando se trabaje con un modulador unipolar habrá que establecer  $F_{sw}$  el doble de la frecuencia de la señal triangular.
- $V_o(V)$  Es la tensión eficaz de salida en voltios.



**Buck (voltage mode controlled)**

Steady-state dc operating point

Parameter	Value
Conduction mode	Continuous
Duty cycle	359.375 m
IL avg (A)	1.3913
IL max (A)	1.80059
IL min (A)	982.016 m
Io avg (A)	1.3913
Vo (V)	115

Input fields: Vin(V) = 320, RL(Ohms) = 700 m, L(H) = 9 m, Rc(Ohms) = 10 m, C(F) = 12 u, R(Ohms) = 82.6563, Po(W) = 160, Fsw(Hz) = 10 k.

Figura 6.13: Introducción de los datos de la planta.

El siguiente paso consiste en seleccionar el sensor. Será “Voltage Divider” como se indica en la figura 6.14 si bien el sensor utilizado es un sensor activo basado en el efecto Hall. Esta opción no está disponible, por ello se emplea el divisor de tensión a pesar de que con el divisor de tensión aparecerán unos efectos de carga mayores que al utilizar el sensor activo.

**Voltage divider**

Gain = 12.1739 m

Vo(V) = 115

Vref(V) = 1.4

Calculate Gain=Vref/Vo from Vref

Figura 6.14: Introducción de la ganancia del sensor.

Para introducir la ganancia del sensor es suficiente con introducir en  $V_{ref}(V)$  el valor correspondiente a  $V_{ref}(V) = 115 \cdot Gain$  donde  $Gain$  es la ganancia deseada que se desea introducir.

Esto es así porque la guía de introducción de datos está diseñada para introducir los datos significativos de un convertidor reductor “Buck”. En ese caso, gracias al efecto integral del regulador se garantiza que el error de posición es cero. Es por eso, que dada una referencia  $V_{ref}$  se configura la ganancia del sensor para obtener la tensión de salida deseada. De hecho, en la mayoría de reguladores comerciales de tensión de salida variable como el TPS5450 de Texas Instruments, para variar esta tensión de salida se varía la ganancia del sensor que es un divisor resistivo.

Aceptadas las características del sensor, se selecciona el regulador (Tipo3) que es regulador típico para el control de sistemas de segundo orden. Tiene dos ceros y tres polos, uno de ellos en el origen. Los datos a introducir se muestran en la figura 6.15, en esta pantalla no solo se introducen datos del regulador sino también se introducen los datos del modulador.

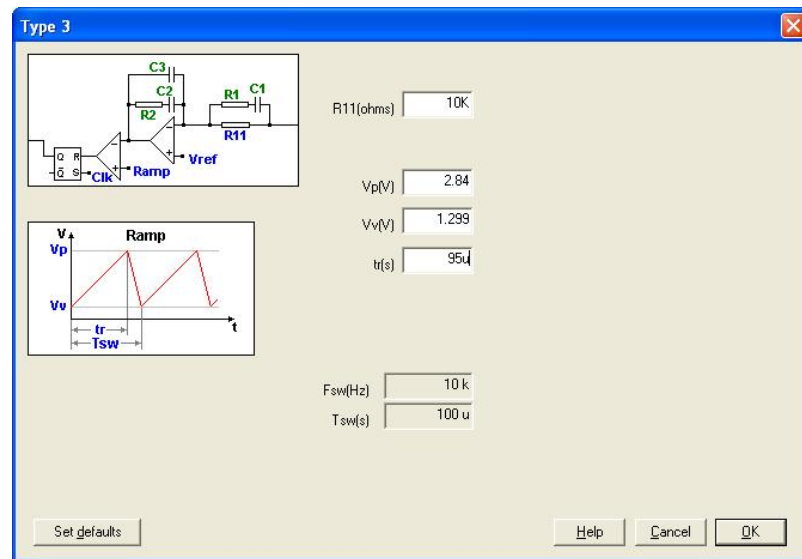


Figura 6.15: Introducción de datos del regulador.

Donde:

- $R_{11}$  representa la impedancia de entrada del regulador a frecuencia  $0Hz$
- $V_p$  (Valor máximo) y  $V_v$  (Valor mínimo) de la señal portadora, definen la ganancia del modulador junto con  $tr$  que es el tiempo de subida de la rampa.

Definidos todos los parámetros, solo queda seleccionar en el mapa de soluciones el par de datos de frecuencia de cruce + margen de fase deseados dentro de la zona blanca (Por criterios de estabilidad) y que proporcionen una atenuación de la frecuencia de conmutación ( $IK(s)$   $R(s)$  at  $F_{sw}$ ) suficiente como se muestra en la figura 6.16. Estos datos pueden ser modificados en la pantalla de diseño final.

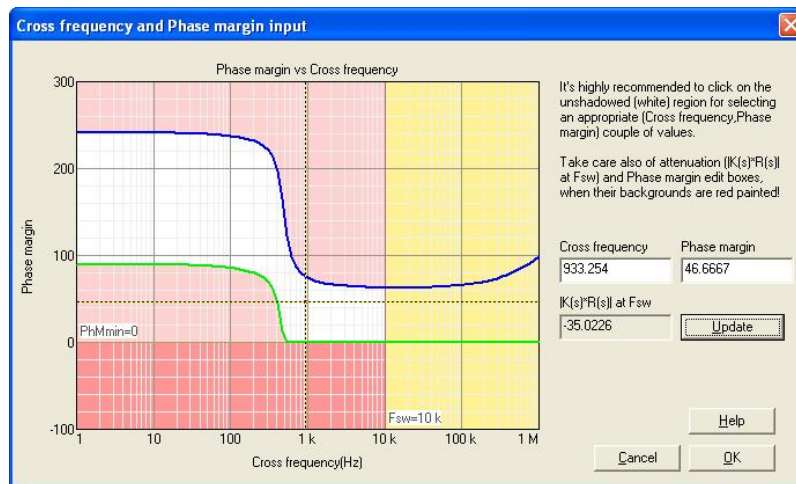


Figura 6.16: Selección de frecuencia de cruce y margen de fase.

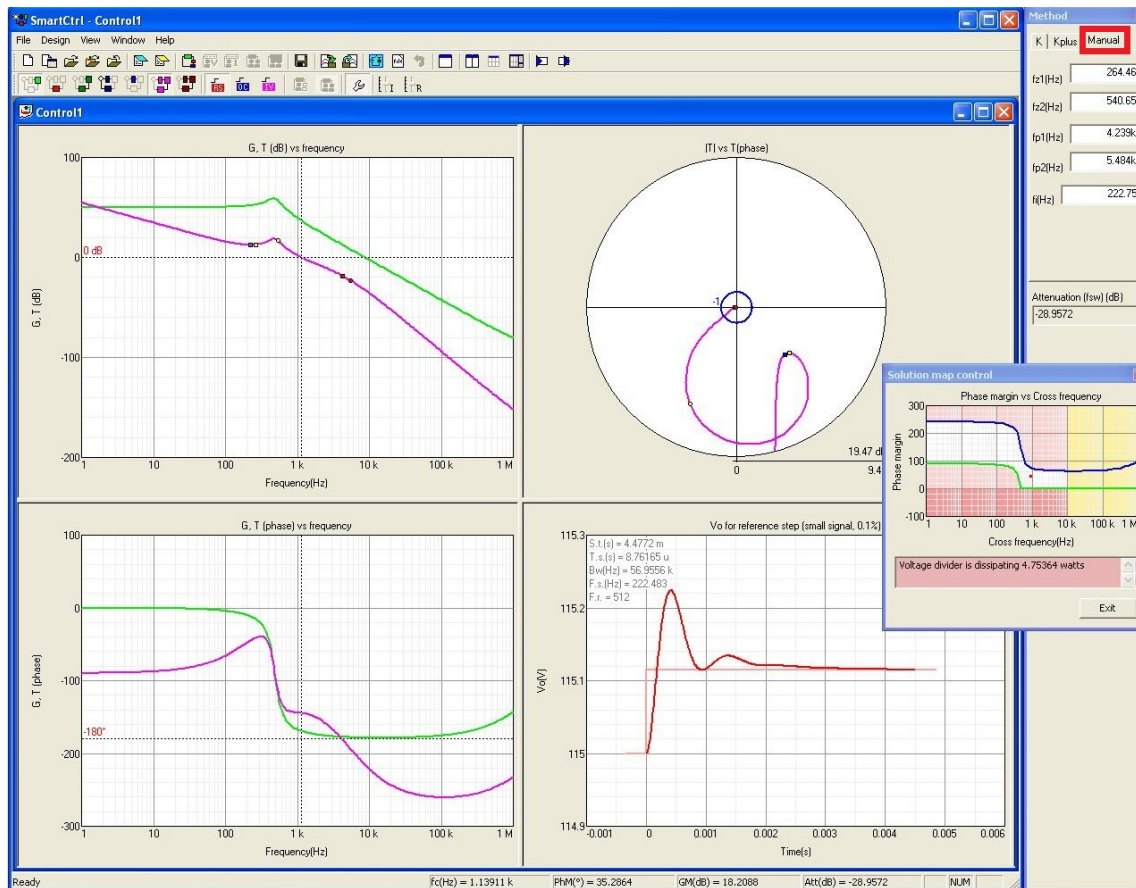


Figura 6.17: Posicionamiento manual de polos y ceros.

Introducidos todos los datos, se puede acceder al método de posicionamiento manual de polos y ceros para ajustar finalmente el lazo basándose en la información que proporciona esta pantalla (Figura 6.17) Diagrama de Bode, Nyquist.

### 6.5.2. Detalle de los reguladores diseñados

A continuación se presentan los componentes y características de cada uno de los cuatro reguladores diseñados. Dos para cada tarjeta de control. Se dimensiona cada uno de los componentes  $R_i$  y  $C_i$  y se da información sobre el margen de fase ( $Mf$ ), frecuencia de cruce ( $f_c$ ) y ganancia de lazo a la frecuencia de conmutación ( $T_{fsw}$ ).

**Regulador 1.1**

Se trata de un regulador lento para la tarjeta de modulación Bipolar, se ha sacrificado ganancia a 60Hz para conseguir un gran margen de fase.

■ $Mf = 75^\circ$	■ $R_1 = 195,9\Omega$	■ $C_1 = 140,8nF$
■ $f_c = 800Hz$	■ $R_2 = 487,6\Omega$	■ $C_2 = 2944nF$
■ $T_{fsw} = -38dB$		■ $C_3 = 57,6nF$

Cuadro 6.1: Regulador 1.1

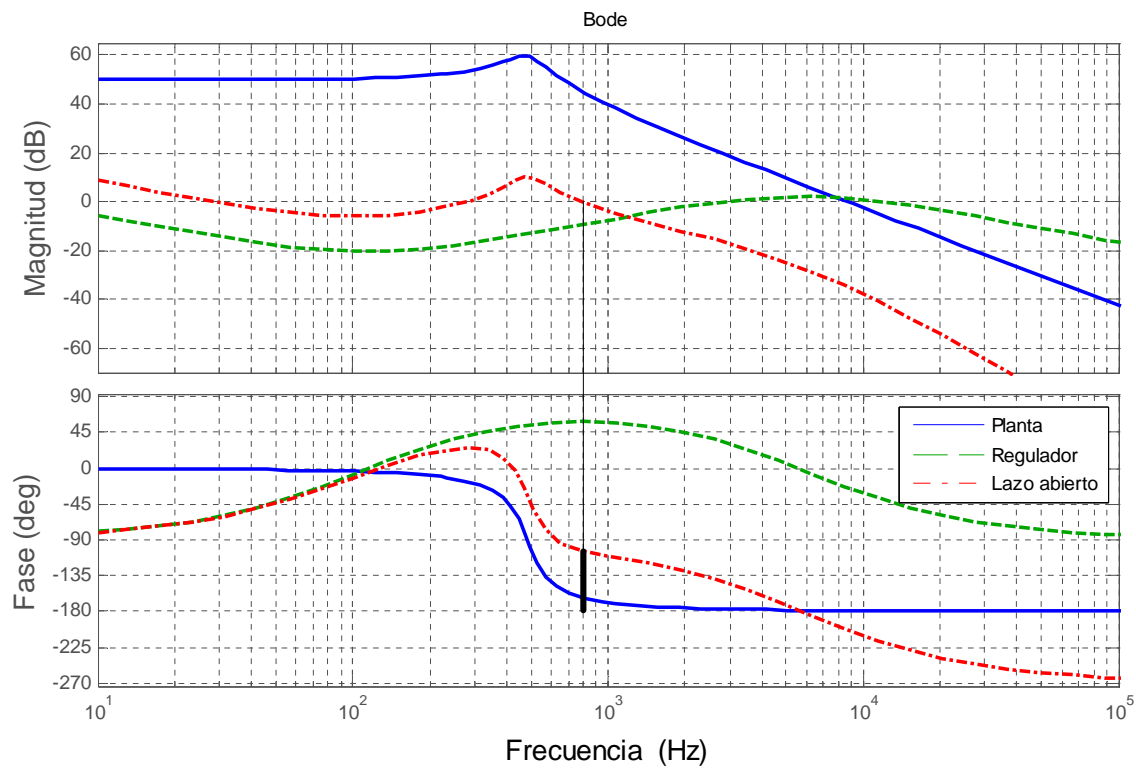


Figura 6.18: Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 1.1

### Regulador 1.2

Regulador rápido para la tarjeta de modulación Bipolar, aumenta la ganancia a baja frecuencia (60Hz) y aumenta la frecuencia de cruce, pero a cambio se pierde atenuación a alta frecuencia y margen de fase.

- |                        |                       |                  |
|------------------------|-----------------------|------------------|
| ■ $Mf = 35^\circ$      | ■ $R_1 = 665\Omega$   | ■ $C_1 = 56,4nF$ |
| ■ $f_c = 1,8KHz$       | ■ $R_2 = 4,56K\Omega$ | ■ $C_2 = 64,4nF$ |
| ■ $T_{fsw} = -28,95dB$ |                       | ■ $C_3 = 7,04nF$ |

Cuadro 6.2: Regulador 1.2

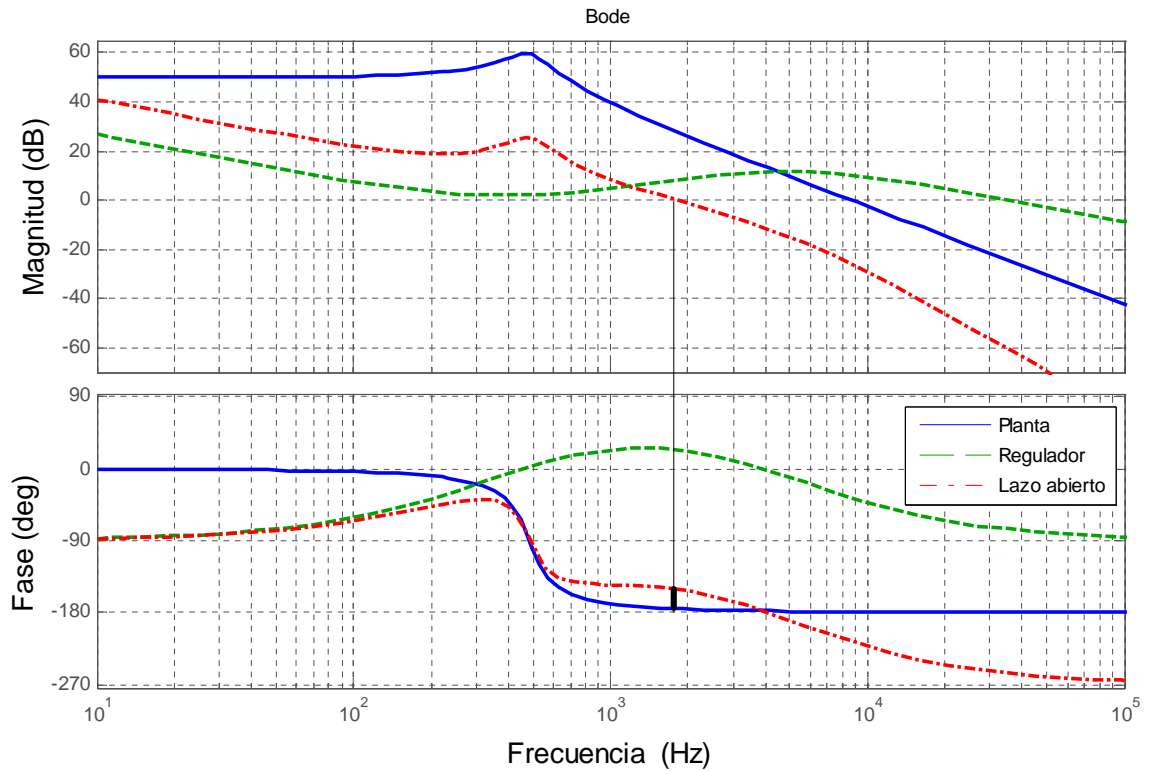


Figura 6.19: Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 1.2

**Regulador 2.1**

Se trata de un regulador lento para tarjeta de modulación Unipolar, se ha sacrificado ganancia a 60Hz para conseguir un gran margen de fase.

■ $Mf = 50^\circ$	■ $R_1 = 529\Omega$	■ $C_1 = 58,7nF$
■ $f_c = 1,14KHz$	■ $R_2 = 4,27K\Omega$	■ $C_2 = 145nF$
■ $T_{fsw} = -50,8dB$		■ $C_3 = 7,7nF$

Cuadro 6.3: Regulador 2.1

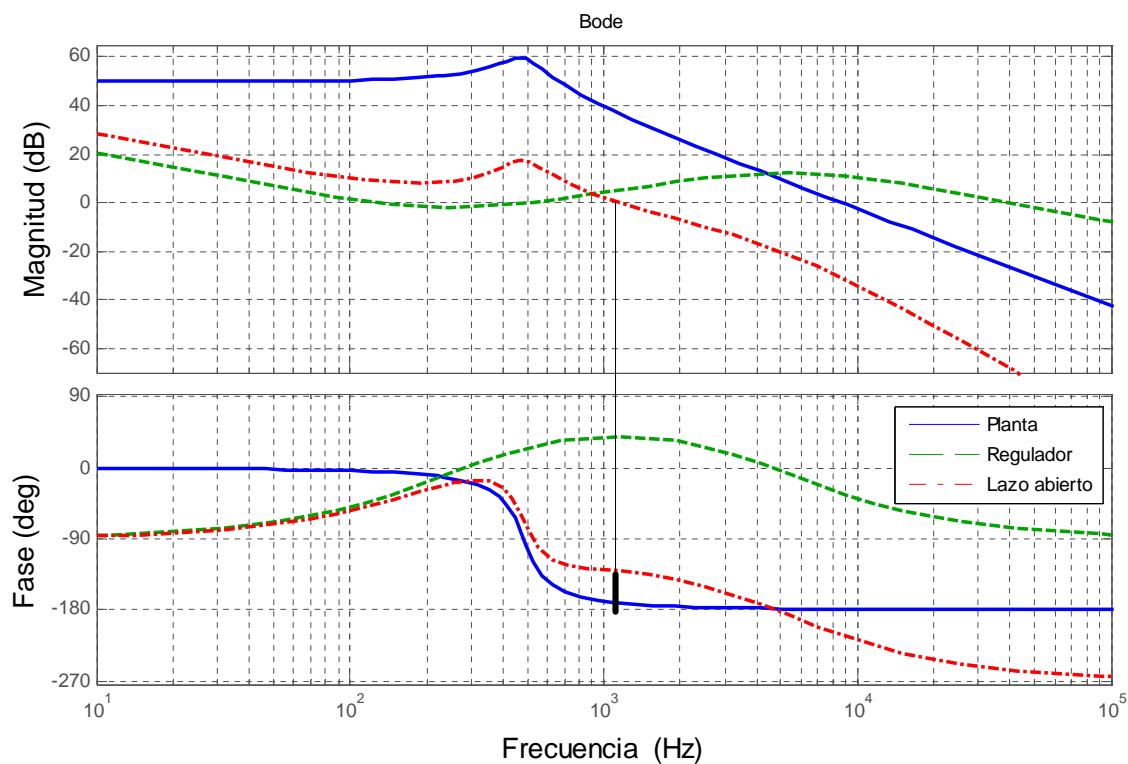


Figura 6.20: Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 2.1

### Regulador 2.2

Regulador rápido para la tarjeta de modulación Unipolar, aumenta la ganancia a baja frecuencia (60Hz) y aumenta la frecuencia de cruce, pero a cambio se pierde atenuación a alta frecuencia y margen de fase.

- |                     |                       |                  |
|---------------------|-----------------------|------------------|
| ■ $Mf = 30^\circ$   | ■ $R_1 = 651\Omega$   | ■ $C_1 = 47,7nF$ |
| ■ $f_c = 1,5KHz$    | ■ $R_2 = 8,53K\Omega$ | ■ $C_2 = 57,8nF$ |
| ■ $T_{fsw} = -45dB$ |                       | ■ $C_3 = 3,6nF$  |

Cuadro 6.4: Regulador 2.2

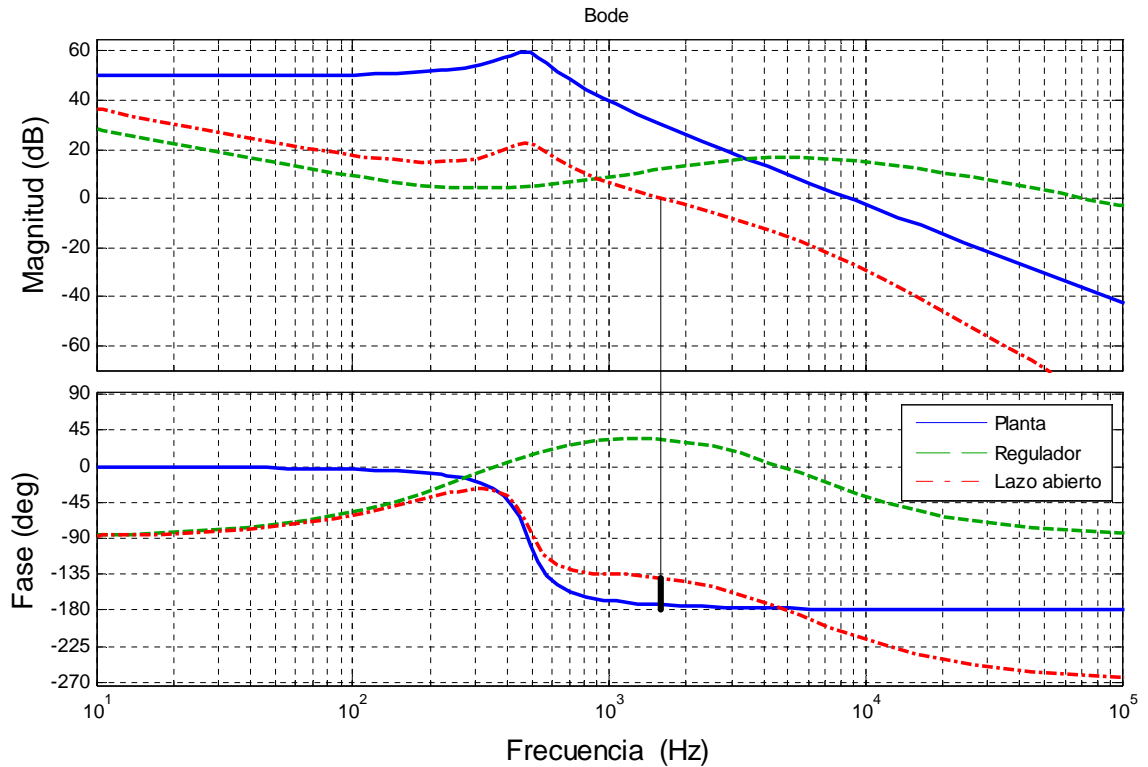


Figura 6.21: Diagrama de Bode de la Planta, regulador y lazo abierto para el regulador 2.2



# Capítulo 7

## Resultados en simulación

Antes de pasar a realizar las pruebas en el laboratorio se va a proceder a simular el comportamiento del circuito con Psim, una herramienta de simulación de circuitos orientada principalmente a la electrónica de potencia y al control de motores.

Se presentarán unas medidas reducidas, únicamente para comprobar el correcto funcionamiento de las configuraciones. Los análisis detallados se realizarán en las medidas sobre el circuito real.

A continuación se presenta una descripción de las secciones del capítulo:

- En la sección 7.1 se realizan las simulaciones necesarias para validar el modelo promediado definido en la sección 6.1.
- En la sección 7.2 se presentan las simulaciones de tensión de salida para los dos diseños, bipolar y unipolar. También se presenta el espectro armónico de la tensión de salida para las dos tarjetas.

### 7.1. Validación del modelo promediado en PSIM

El propósito de la validación del modelo promediado es validar principalmente dos bloques. Un primer bloque que es el método de promediado de la función de transferencia de la planta y un segundo que es la función de transferencia del modulador.

El método de validación es sencillo. Se va a simular paralelamente el circuito conmutado del inversor y el circuito promediado. Los resultados de salida de ambos circuitos deben ser idénticos excepto por el contenido en alta frecuencia, que no estará presente en el circuito promediado y sí lo estará en el circuito conmutado. La figura 7.1 muestra los resultados esperados en el caso de que se haya calculado de manera correcta.

#### 7.1.1. Validación promediado de la tarjeta de modulación bipolar

Se ha simulado a la par el circuito promediado y conmutado con modulación Bipolar empleando el componente UC3823 como parte del modulador. La tensión del bus DC será

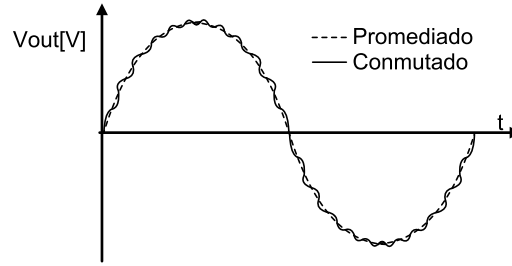


Figura 7.1: Resultados esperados de tensión de salida para una validación correcta.

de 320V y la carga en la simulación será de  $330\Omega$  25 %. Se realizará un escalón de carga del 75 %, es decir, del 25 % al 100 % conectando en el instante  $t_{pert}$  una carga de  $110\Omega$

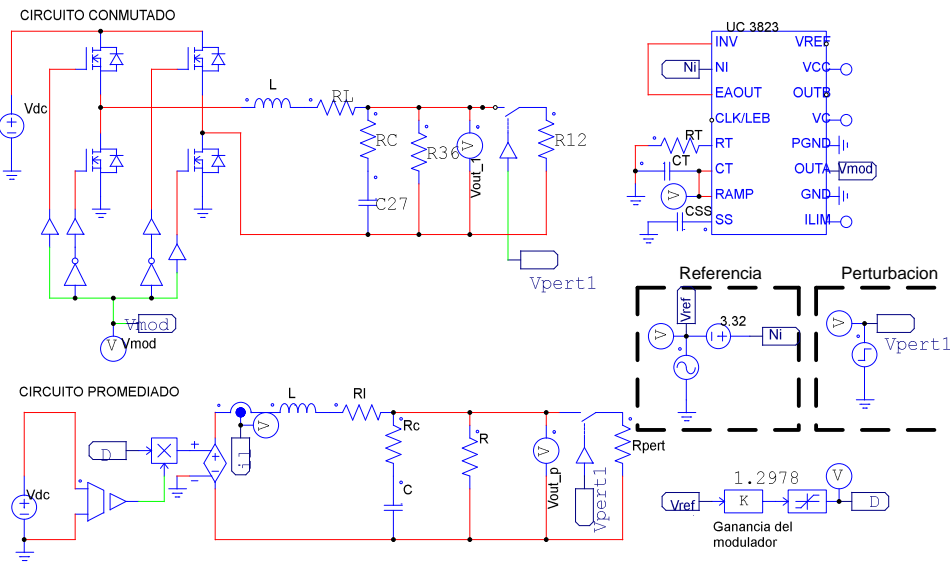


Figura 7.2: Esquema de validación en PSIM del modelo promediado para la tarjeta bipolar.

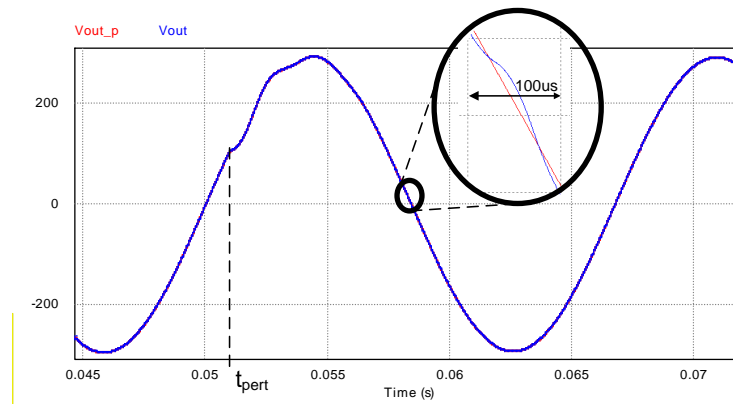


Figura 7.3: Tensión de salida para la validación del modelo promediado en la tarjeta de modulación bipolar.

La figura 7.3 presenta la tensión de salida para tanto el circuito conmutado como el promediado. La traza roja  $V_{outp}$  representa la tensión de salida del circuito promediado. La traza azul  $V_{out}$  representa la tensión de salida del circuito conmutado. Se puede observar que ambas coinciden y en el detalle ampliado se comprueba como la salida conmutada tiene el contenido a alta frecuencia.

### 7.1.2. Validación promediado de la tarjeta de modulación Unipolar

Para la validación de la función de transferencia de la tarjeta unipolar se seguirá el mismo procedimiento que para la unipolar presentado en la sección 7.1.1.

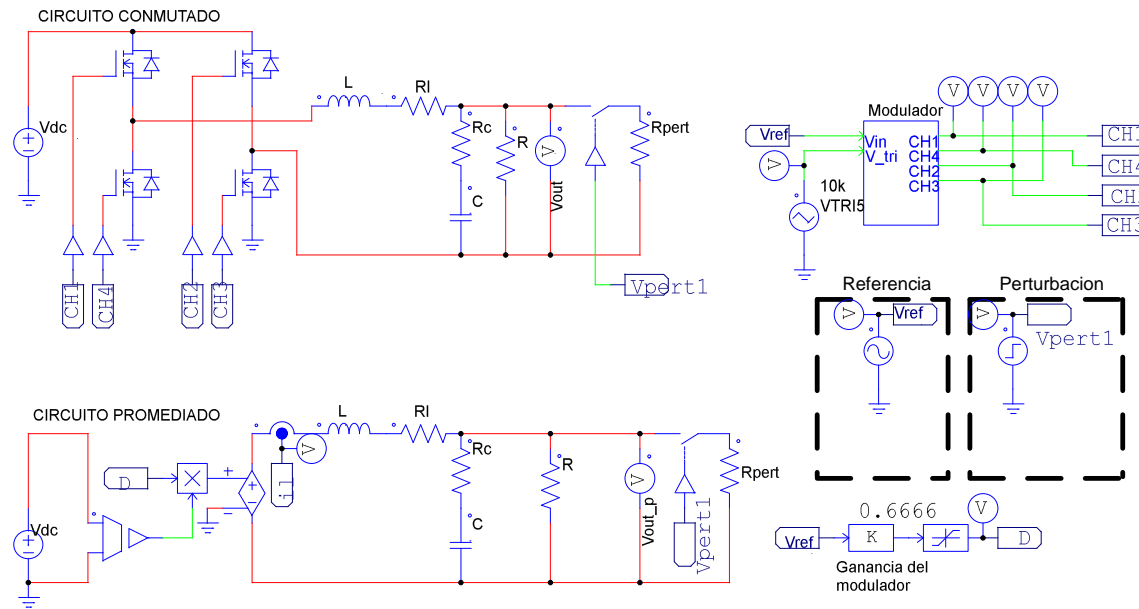


Figura 7.4: Esquema de validación en PSIM del modelo promediado para la tarjeta unipolar.

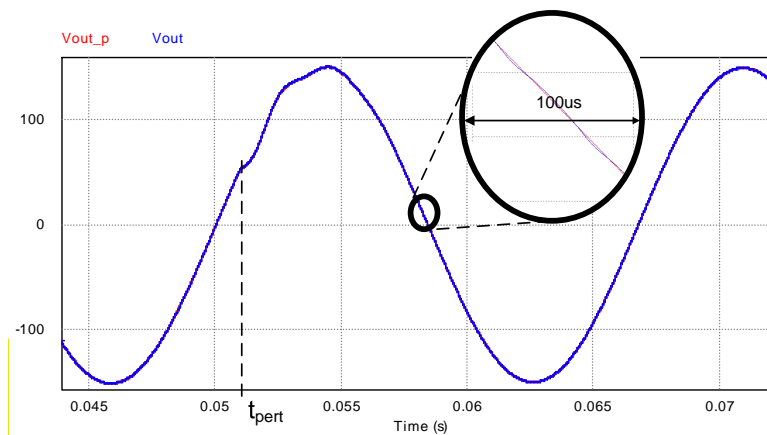


Figura 7.5: Tensión de salida para la validación del modelo promediado en la tarjeta de modulación unipolar.

## Conclusión

Los resultados observados en las figuras 7.3 y 7.5 son los esperados y permiten validar la función de transferencia de la planta en lazo abierto para ambas tarjetas de modulación.

Se puede observar que la traza de tensión de salida en la gráfica correspondiente a la tarjeta de control Unipolar (Figura 7.5) presenta un rizado mucho menor que la misma tensión de salida para la tarjeta de control bipolar, figura 7.3. Esto es debido al espectro de armónicos que genera una modulación bipolar y una unipolar como se mostró en la sección 2.3.2 y 2.3.3.

## 7.2. Simulaciones en lazo abierto y lazo cerrado.

### 7.2.1. Realización de simulaciones.

Para realizar las simulaciones se ha empleado el siguiente software:

- Las simulaciones de tensión de salida se han realizado mediante el software informático Psim.
- El cálculo de la Transformada Discreta de Fourier (DFT) se ha realizado en Matlab mediante los datos de tensión de salida importados desde Psim.
- El cálculo de la Distorsión Armónica Total (DAT) se ha realizado en Matlab representado con la ecuación 8.3

$$DAT = \frac{\sqrt{\sum_{i=2}^n V_i^2}}{V_1} \cdot 100 \quad (7.1)$$

Donde:

- $V_i$  Es la amplitud del armónico de orden  $i$ .
- $V_1$  Es la amplitud del armónico fundamental.
- $n=50000$  Número de armónicos considerados.

### 7.2.2. Tarjeta de control con modulación bipolar.

Las simulaciones en Psim para la tarjeta de control con modulación bipolar se realizan con los esquemáticos mostrados en las figuras 7.6 y 7.7. Los tiempos muertos están configurados a  $1\mu s$ .

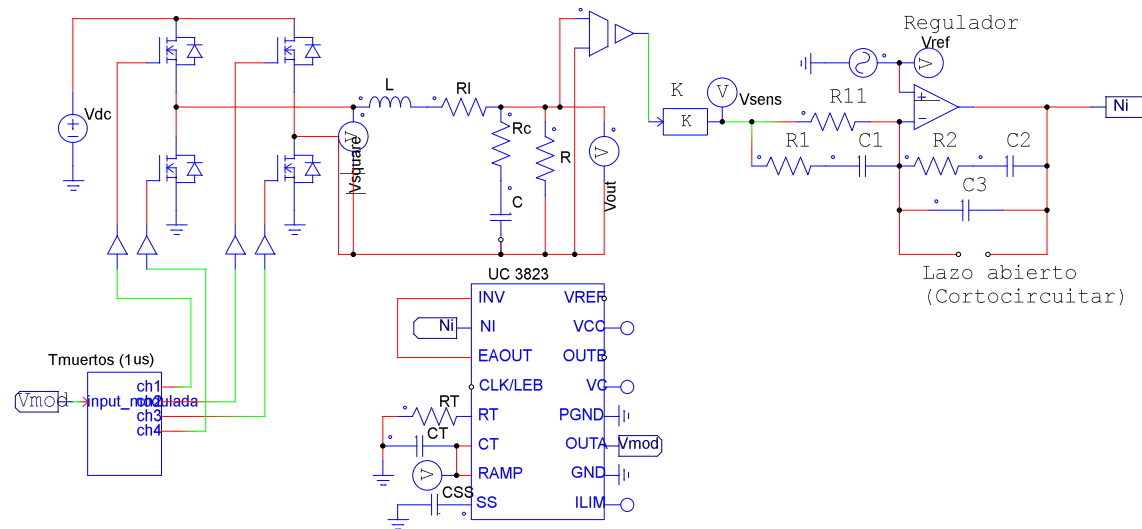


Figura 7.6: Circuito para simulación en Psim de la tarjeta con modulación bipolar.

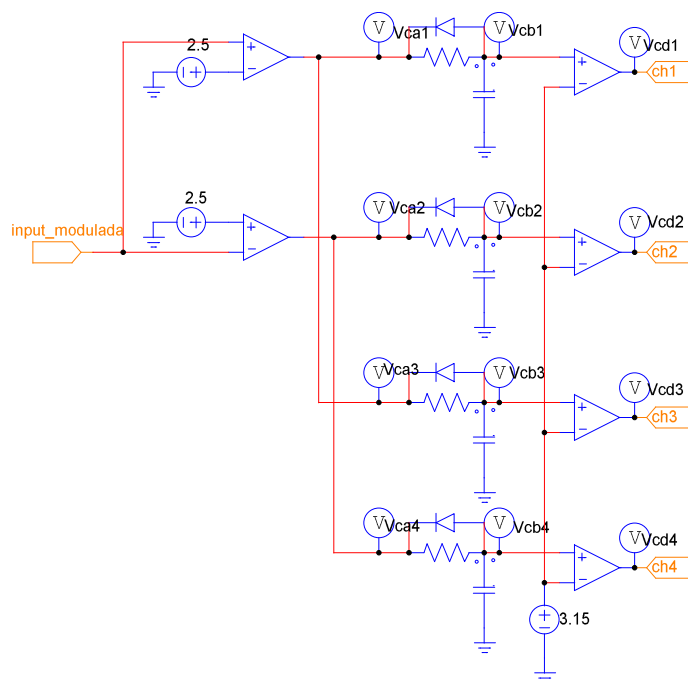


Figura 7.7: Circuito de simulación de tiempos muertos.

Se presenta la tensión de salida tanto en lazo abierto como en lazo cerrado con el regulador 1.1 y 1.2. Todas las medidas están hechas a plena carga. Adicionalmente se realiza la transformada de Fourier discreta (DFT) para representar los armónicos presentes en la tensión de salida con el regulador 1.2 y plena carga.

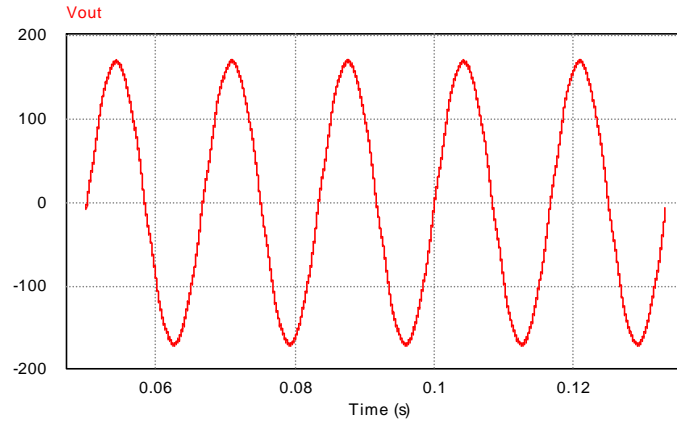


Figura 7.8: Tensión de salida para modulación bipolar en LA con  $V_{dc} = 320V$  y plena carga.

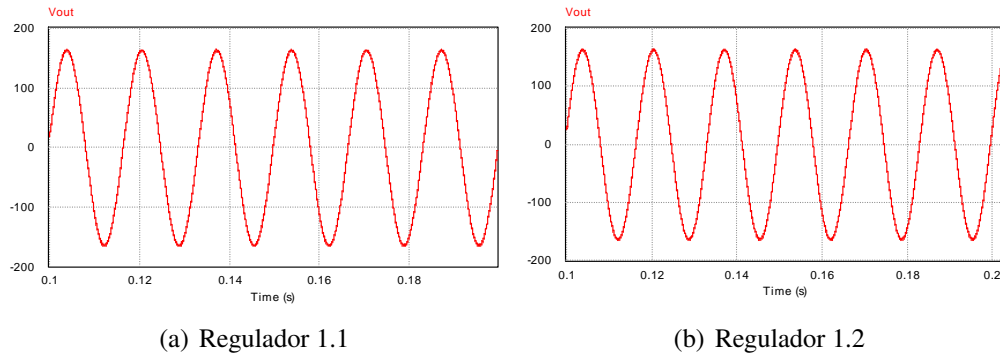


Figura 7.9: Tensión de salida para modulación bipolar con  $V_{dc} = 320V$  y plena carga.

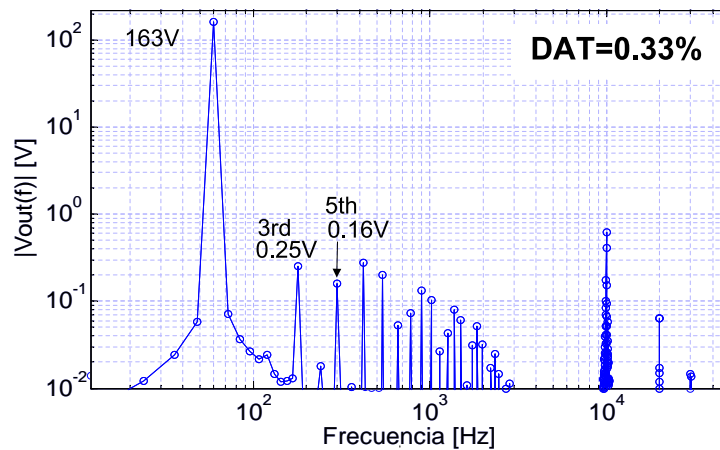


Figura 7.10: Espectro de la tensión de salida con el regulador 1.2.  $V_{dc} = 320V$  y plena carga.  $f_f = 60Hz$ . Frecuencia de muestreo  $100KHz$ , periodo de muestreo  $100ms$

No se observan armónicos de orden par. Es de esperar, ya que al tratarse de un circuito

simulado, la simetría es total, los armónicos impares de baja frecuencia aparecen a causa de los tiempos muertos.

### 7.2.3. Tarjeta de control con modulación unipolar.

Las simulaciones en Psim para la tarjeta de control con modulación unipolar se realizan con los esquemáticos mostrados en las figuras 7.11, 7.12 y 7.7. Los tiempos muertos están configurados a  $1,6\mu s$ .

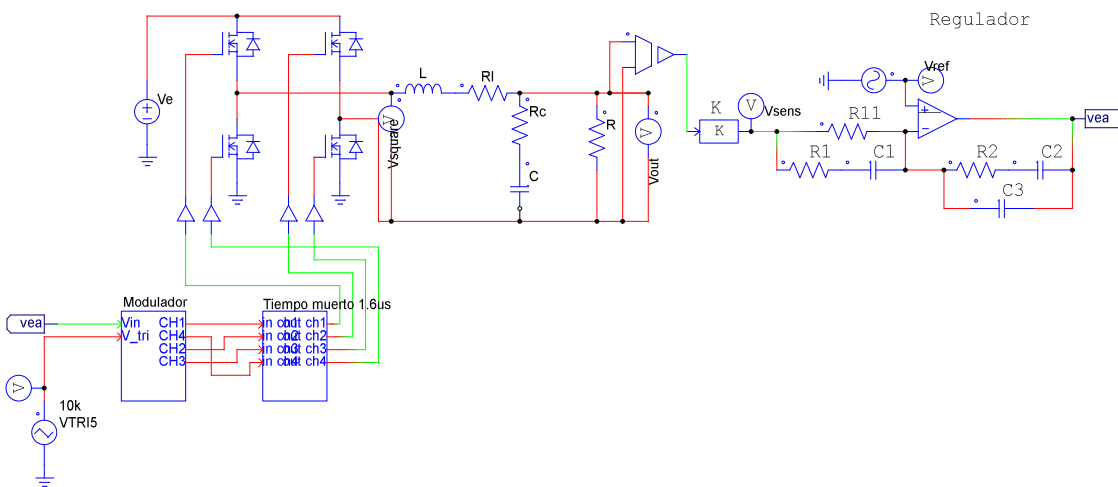


Figura 7.11: Circuito para simulación en Psim de la tarjeta con modulación unipolar.

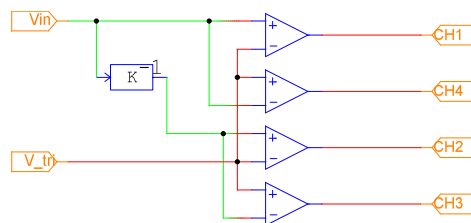


Figura 7.12: Circuito de simulación del modulador unipolar.

Se presenta la tensión de salida tanto en lazo abierto como en lazo cerrado con el regulador 2.1 y 2.2. Todas las medidas están hechas a plena carga. Adicionalmente se realiza la transformada de Fourier para representar los armónicos presentes en la tensión de salida con el regulador 2.2 y plena carga.

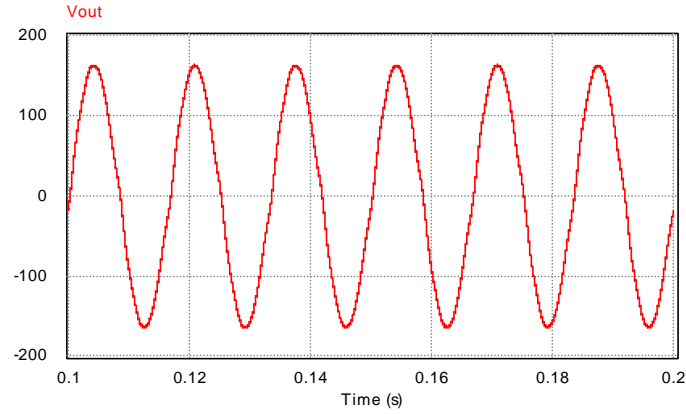


Figura 7.13: Tensión de salida para modulación unipolar en LA con  $V_{dc} = 320V$  y plena carga.

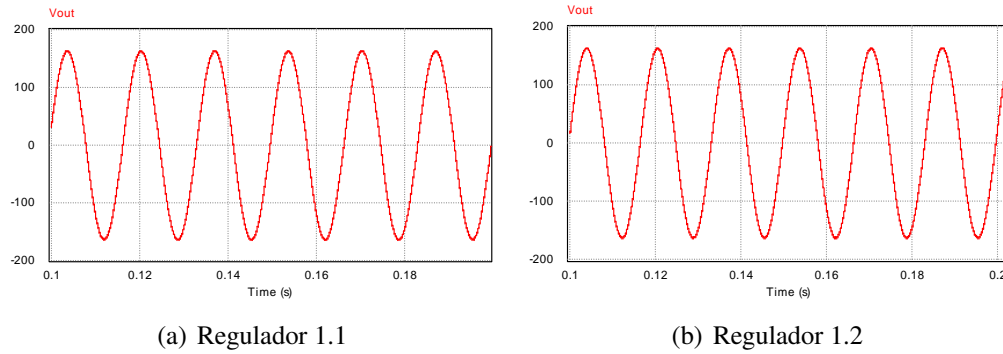


Figura 7.14: Tensión de salida para modulación unipolar con  $V_{dc} = 320V$  y plena carga.

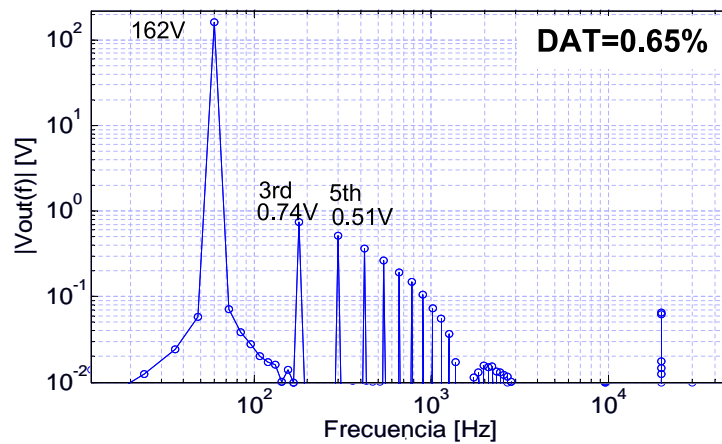


Figura 7.15: Espectro de la tensión de salida con el regulador 2.2.  $V_{dc} = 320V$  y plena carga.  $f_f = 60Hz$ . Frecuencia de muestreo  $100KHz$ , periodo de muestreo  $100ms$

De la misma manera que en las simulaciones de modulación bipolar, no se observan armónicos pares. En el espectro de la tensión de salida de la modulación unipolar se observa



que los armónicos de conmutación aparecen al doble de la frecuencia de la señal portadora. Los armónicos impares de baja frecuencia están causados por los tiempos muertos, se puede observar que son mayores que en la figura 7.10 porque para este último caso se han empleado tiempos muertos de  $1,6\mu s$ .



# Capítulo 8

## Medidas en el laboratorio

En este capítulo se van a presentar las medidas finales del inversor. Se realizarán medidas en lazo abierto y en lazo cerrado para cada una de las tarjetas de control, y para cada uno de los reguladores implementados en cada tarjeta de modulación.

Se realizará una caracterización estática (Regulación de carga, regulación de línea y espectro armónico de la tensión de salida) y una caracterización dinámica (Respuesta ante escalón de carga). Adicionalmente se medirá el rendimiento de cada uno de los diseños

A continuación se presenta una descripción de las secciones del capítulo:

- En la sección 8.1 se definen conceptos básicos de las medidas y se indica como se han realizado las mismas.
- En la sección 8.2 se recogen las medidas realizadas sobre el inversor con la tarjeta de control de modulación bipolar (Regulación de carga, regulación de línea, espectro de la tensión de salida, respuesta ante escalón de descarga y rendimiento).
- En la sección 8.3 se recogen las medidas realizadas sobre el inversor con la tarjeta de control de modulación unipolar (Regulación de carga, regulación de línea, espectro de la tensión de salida, respuesta ante escalón de descarga y rendimiento).

### 8.1. Realización de las medidas

La mayoría de las medidas se realizan mediante una sonda de tensión diferencial de alta tensión Tektronix P5205, cuando ha sido necesario medir corriente se han empleado sondas de corriente Tektronix TCP202.

A partir de estas medidas se realizan cálculos de regulación de carga, regulación de línea, rendimiento, transformada de fourier y respuesta ante escalón de descarga. El proceso de realización de estos cálculos y medidas se detalla a continuación.

### 8.1.1. Conceptos básicos.

A continuación se definen algunas de las características que se van a medir en el inversor.

- Regulación de carga: Es la variación de la tensión de salida con la corriente de salida como muestra la ecuación 8.1.
- Regulación de línea: Es la variación de la tensión de salida con la tensión de entrada como muestra la ecuación 8.2.

$$Reg.carga = \frac{\Delta V_{out}}{\Delta i_{out}} \quad (8.1)$$

$$Reg.línea = \frac{\Delta V_{out}}{\Delta V_{dc}} \quad (8.2)$$

### 8.1.2. Medida del rendimiento.

Para la medida del rendimiento se emplean sendas sondas de tensión y corriente a la entrada y a la salida. Obteniendo así la potencia de entrada y la potencia de salida.

Hay que tener en cuenta que para que la medida sea correcta se debe ajustar el offset de las sondas a 0 antes de realizar las medidas. Aún así, la mejor manera de realizar la medida sería emplear un medidor de potencia.

### 8.1.3. Medida de la respuesta ante un escalón de descarga.

Para medir los escalones de descarga es necesario disponer de un circuito de disparo. Para ello se implementó el montaje de la figura 8.1 empleando un interruptor mecánico de dos circuitos. Uno de ellos se emplea para cortar la corriente y el otro para generar la señal de disparo. El condensador en paralelo con el interruptor sirve para disminuir el ruido de la señal de disparo.

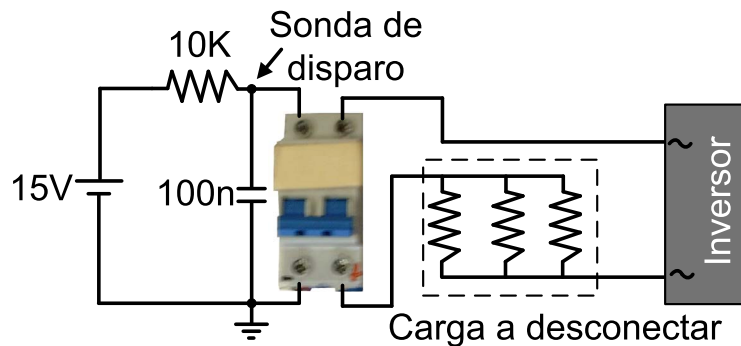


Figura 8.1: Montaje para la medida de los escalones de descarga.

### 8.1.4. Representación de la Transformada Discreta de Fourier.

Para calcular y representar la transformada discreta de Fourier (DFT) se ha guardado con el osciloscopio un array de datos muestreados a una frecuencia de 100Khz con una longitud de 100ms (Correspondiente a 6 periodos de una señal de 60Hz).

Por problemas de precisión del oscilador, no ha sido posible en todos los casos obtener una salida de 60Hz exacta y al realizar el cálculo de la DFT a 60 Hz los resultados no eran reales, pues la potencia del armónico principal (por ejemplo 59,3Hz) se distribuía entre las muestras cercanas, dando una medida errónea.

Para solucionarlo se aplicó un filtro de media móvil que eliminase la frecuencia de conmutación y se calculó la frecuencia fundamental analizando el paso por cero de la tensión de salida. De esta forma, se seleccionó un subarray con un número entero de periodos, consiguiendo así un cálculo real de la DFT.

### 8.1.5. Cálculo de la Distorsión Armónica Total.

La Distorsión Armónica Total, DAT es una relación de amplitudes de los armónicos no deseados con la del armónico fundamental definida por la ecuación 8.3.

$$DAT = \frac{\sqrt{\sum_{i=2}^n V_i^2}}{V_1} \cdot 100 \quad (8.3)$$

Donde:

- $V_i$  Es la amplitud del armónico de orden  $i$ .
- $V_1$  Es la amplitud del armónico fundamental.
- $n=50000$  Número de armónicos considerados.

## 8.2. Tarjeta de modulación Bipolar

### 8.2.1. Lazo Abierto

El inversor con modulación bipolar en lazo abierto tiene la función de transferencia mostrada en la figura 8.2

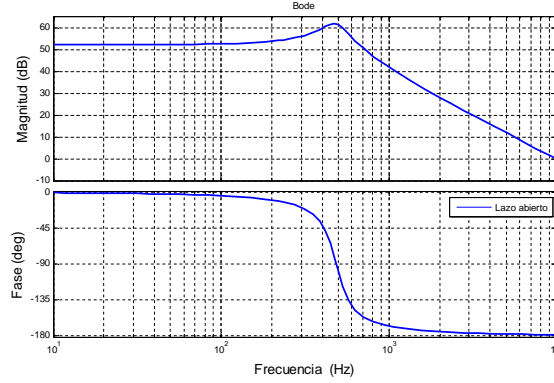
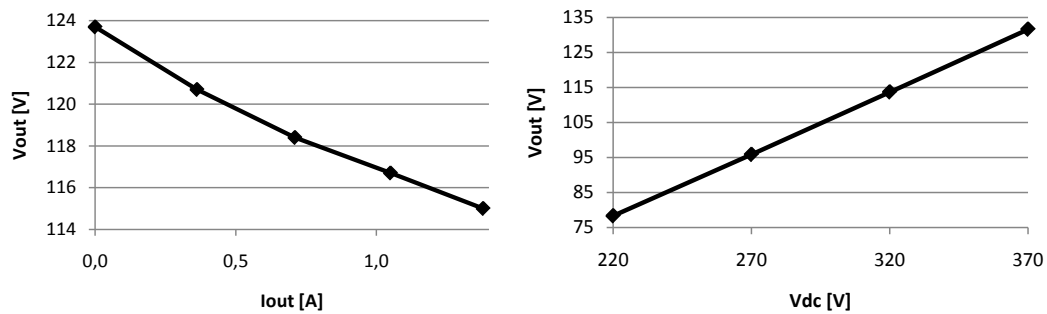


Figura 8.2: Diagrama de bode Lazo Abierto, bipolar.

### Caracterización estática

La figura 8.3a representa la regulación de carga del inversor en lazo abierto con modulación bipolar cuando se alimenta con su tensión de entrada nominal  $V_{dc} = 320V$ . La regulación de carga toma un valor de  $6,3V/A$ . Tiene un comportamiento dominado por la impedancia de la bobina. A medida que aumenta la corriente de salida, disminuye la tensión de salida.

La figura 8.3b representa la regulación de línea del inversor en lazo abierto con modulación bipolar a plena carga. Toma un valor de  $0,35V/V$ . Se observa que tiene un comportamiento lineal, como era de esperar a la vista del circuito promediado (figura 8.4).

(a) Regulación de carga con tensión de entrada  $V_{dc} = 320V$ 

(b) Regulación de línea a plena carga

Figura 8.3: Regulación en Lazo Abierto.

Se muestra en la figura 8.5 la forma de onda de la tensión de salida tanto en vacío como a plena carga para una tensión de alimentación  $V_{dc} = 320V$ . Con estos datos es con los que se realizan los cálculos de la DFT y de la DAT. A la vista de las gráficas se puede observar el descenso del valor RMS de la tensión de salida al aumentar la carga, sin embargo, es difícil apreciar un aumento de la distorsión al aumentar la carga.

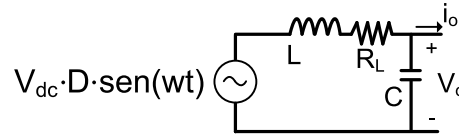


Figura 8.4: Circuito promediado como justificación de la regulación de carga y regulación de línea en lazo abierto.

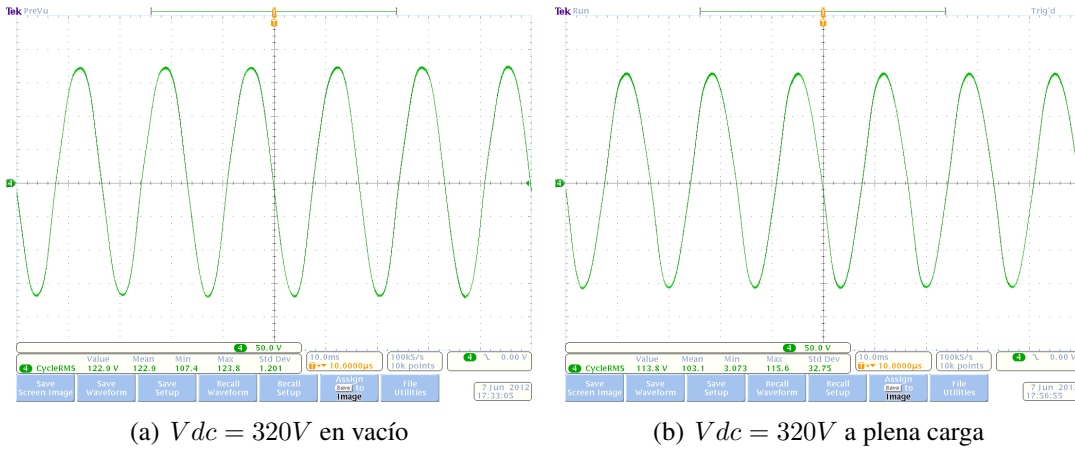


Figura 8.5: Forma de onda de la tensión de salida del inversor Bipolar Lazo abierto.

En la figura 8.6 se representa el espectro de la tensión de salida para distintos estados de carga junto con el cálculo de la distorsión armónica total DAT en amplitud.

Se puede observar que la distorsión es mayor a plena carga que en vacío, aumentando principalmente el tercer armónico y los de conmutación. Aparecen armónicos pares de baja frecuencia provocados por asimetrías en la conmutación que causan de la misma manera, asimetrías en la tensión de salida. Aparecen armónicos impares de baja frecuencia a causa de los tiempos muertos.

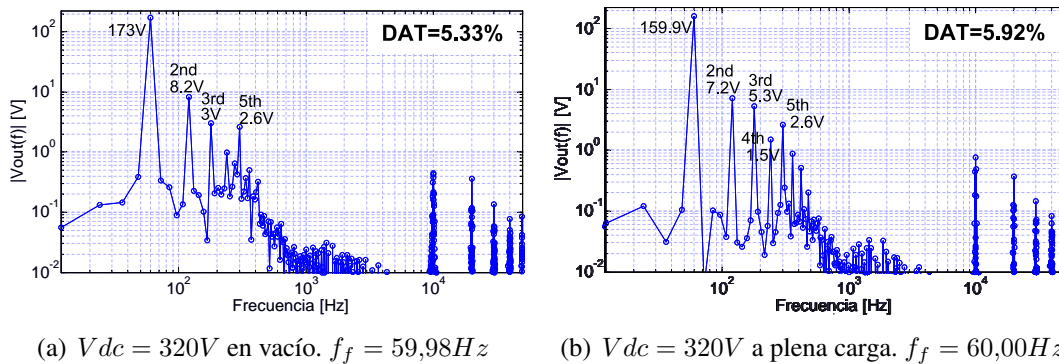


Figura 8.6: Espectro de la tensión de salida del inversor en Lazo abierto. Frecuencia de muestreo a 100Khz. Periodo de muestreo  $5/f_f$  s

### Caracterización dinámica

La figura 8.7 representa la respuesta del inversor en lazo abierto con modulación bipolar ante un escalón de descarga del 100 % (Del 100 % al 0 %) 8.7a y un escalón de descarga del 25 % (Del 100 % al 75 %) 8.7b.

Se puede observar que al realizar un escalón de descarga del 100 %, la corriente no pasa a cero bruscamente, sino que realiza una transición. Esto es así debido al componente inductivo de las cargas resistivas con las que se ha cargado el inversor. Al estar trabajando en lazo abierto, la respuesta es la dinámica de la planta.

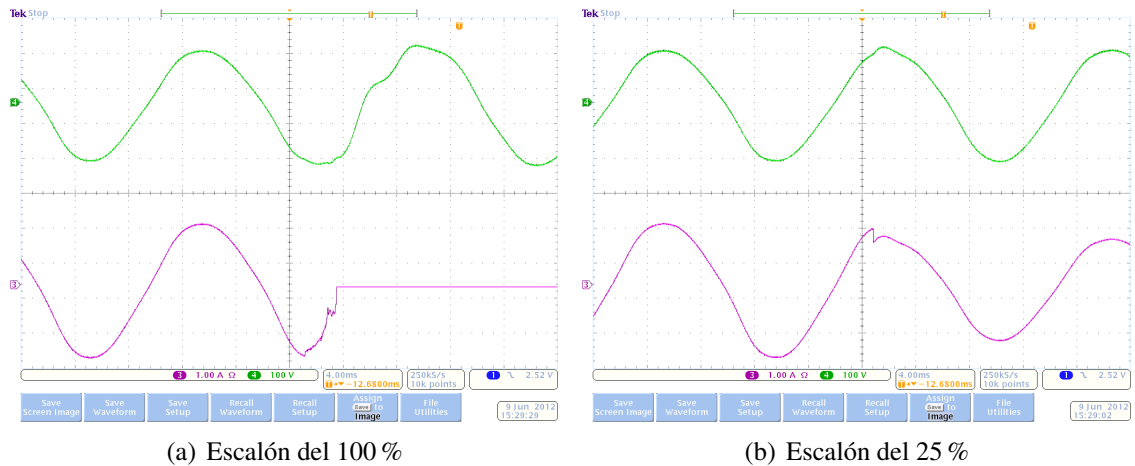


Figura 8.7: Respuesta ante escalón de descarga.

### 8.2.2. Regulador 1.1

Se trata de un regulador con una baja frecuencia de cruce, elevado margen de fase y baja ganancia a la frecuencia de 60Hz.

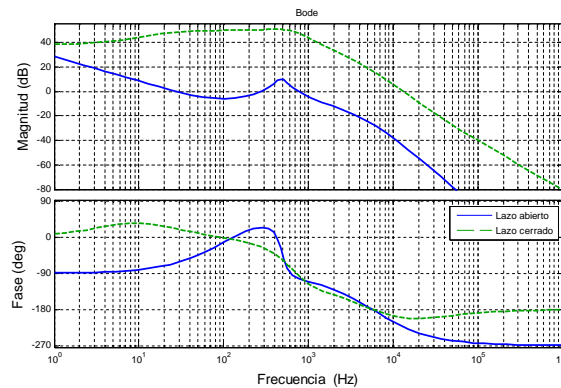


Figura 8.8: Diagrama de Bode lazo abierto y lazo cerrado de la tarjeta de modulación bipolar con el regulador 1.1.

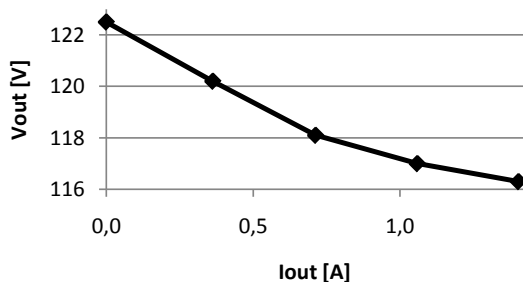


### Caracterización estática

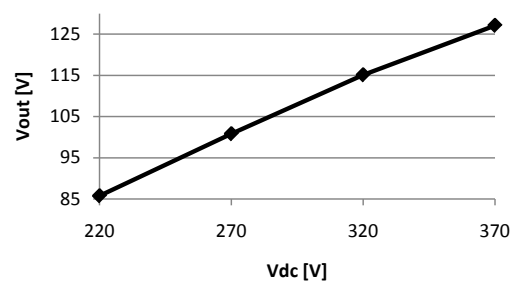
La figura 8.9a representa la regulación de carga del inversor en lazo cerrado con el regulador 1.1 y modulación bipolar cuando se alimenta con su tensión de entrada nominal  $V_{dc} = 320V$ . La regulación de carga toma un valor medio de  $4,4.V/A$ .

La regulación de línea del inversor en lazo cerrado con el regulador 1.1 y modulación bipolar a plena carga se representa en la figura 8.9b . Toma un valor de  $0.27 V/V$

Estos resultados tan elevados son de esperar dada la baja ganancia del lazo a la frecuencia de 60Hz.

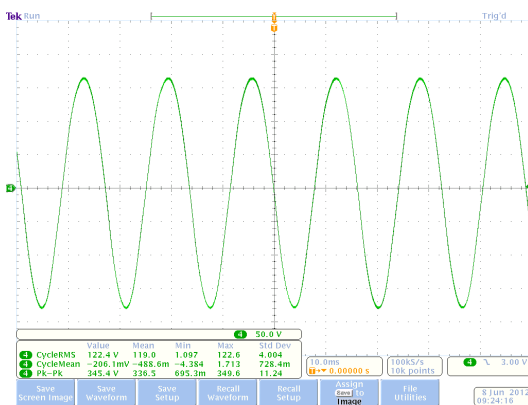


(a) Regulación de carga con tensión de entrada  $V_{dc} = 320V$

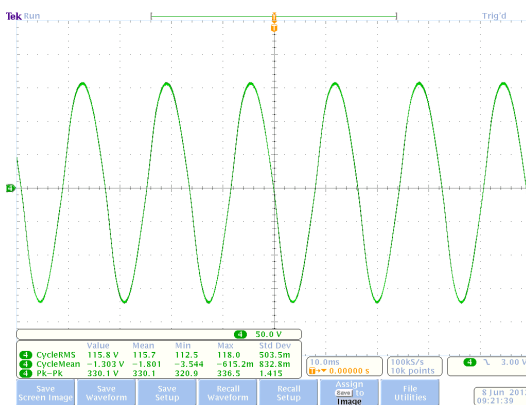


(b) Regulación de línea a plena carga

Figura 8.9: Regulación en Lazo Cerrado con el regulador 1.1.



(a)  $V_{dc} = 320V$  en vacío



(b)  $V_{dc} = 320V$  a plena carga

Figura 8.10: Forma de onda de la tensión de salida del inversor Bipolar Lazo cerrado, regulador 1.1.

Se muestra en la figura 8.10 la forma de onda de la tensión de salida tanto en vacío como a plena carga para una tensión de alimentación  $V_{dc} = 320V$ . A partir de estos datos se realizan los cálculos de la DFT y de la DAT mostrados en la figura 8.11.

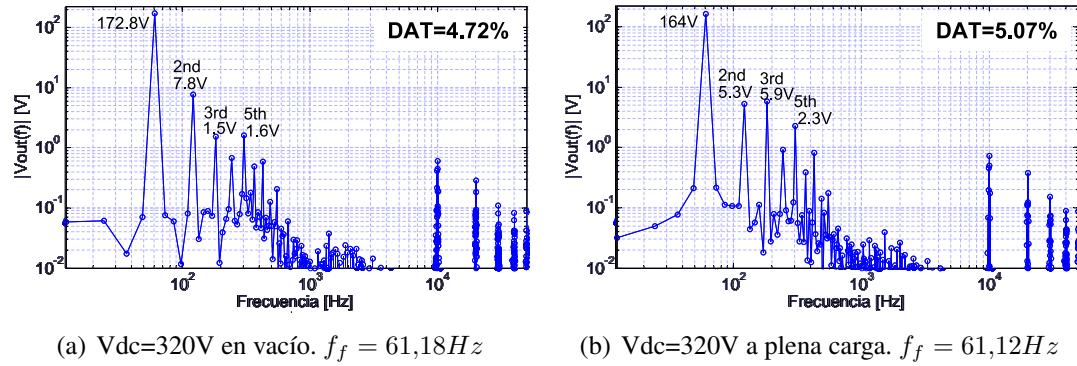


Figura 8.11: Espectro de la tensión de salida del inversor con el regulador 1.1. Frecuencia de muestreo a 100Khz. Periodo de muestreo  $5/f_f$  s

La distorsión aumenta con la carga, este aumento está causado principalmente por el aumento del 3er y 5º armónico y por los armónicos de conmutación.

### Caracterización dinámica

La figura 8.12a muestra la respuesta del inversor en lazo abierto con modulación bipolar ante un escalón de descarga del 100 % (Del 100 % al 0 %), la figura 8.12b un escalón de descarga del 25 % (Del 100 % al 75 %). Se trata de una respuesta lenta, ya que la frecuencia de cruce del regulador 1.1 es baja.

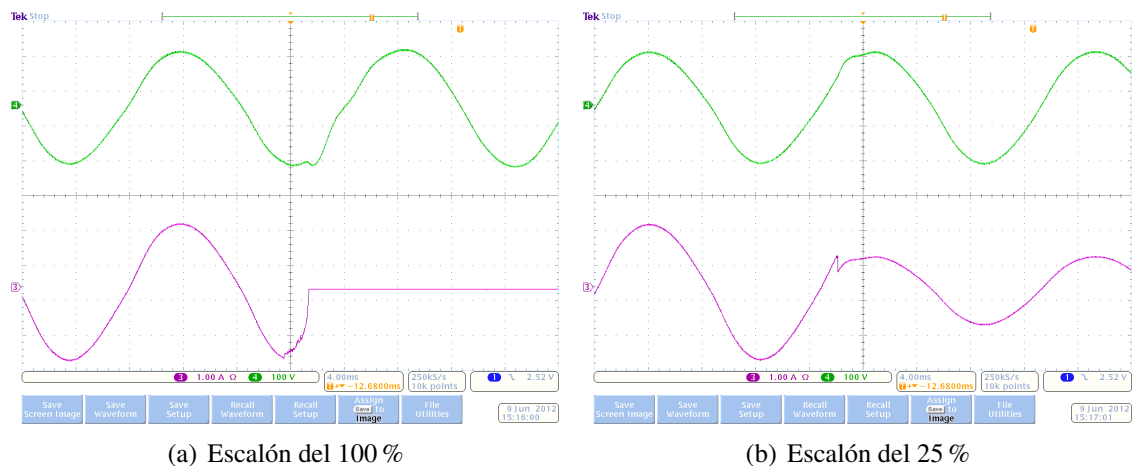


Figura 8.12: Respuesta ante escalón de descarga. Frecuencia de cruce  $800Hz$ .

### 8.2.3. Regulador 1.2

Regulador más rápido que el regulador 1.1, y con mayor ganancia a la frecuencia de  $60Hz$ , a cambio su margen de fase es menor y menor también es la atenuación de la frecuencia de conmutación.

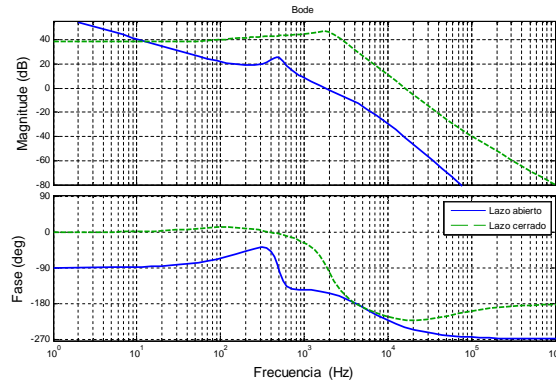


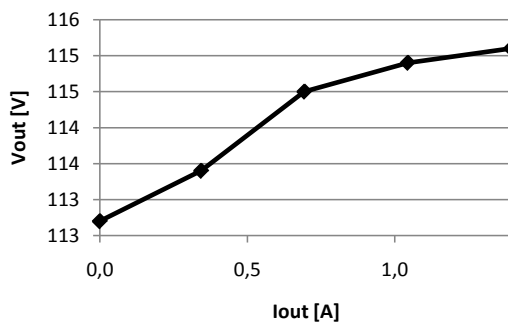
Figura 8.13: Diagrama de Bode lazo abierto y lazo cerrado de la tarjeta de modulación bipolar con el regulador 1.2.

### Caracterización estática

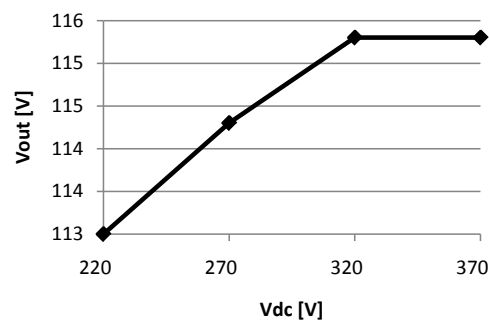
La figura 8.14a representa la regulación de carga del inversor en lazo cerrado con el regulador 1.2 y modulación bipolar cuando se alimenta con su tensión de entrada nominal  $V_{dc} = 320V$ . La regulación de carga toma un valor medio de  $1,7V/A$ .

La regulación de línea del inversor en lazo cerrado con el regulador 1.2 y modulación bipolar a plena carga se representa en la figura 8.14b. Toma un valor medio de  $0,015V/V$ .

Se observa mejora en estos dos parámetros con respecto a los casos anteriores, dada la mejora de ganancia a la frecuencia de salida  $60Hz$ .



(a) Regulación de carga con tensión de entrada  $V_{dc} = 320V$



(b) Regulación de línea a plena carga

Figura 8.14: Regulación en Lazo Cerrado con el regulador 1.2.

En la figura 8.15 se muestra la forma de onda de la tensión de salida tanto en vacío como a plena carga para una tensión de alimentación  $V_{dc} = 320V$ . Con estos datos es con los que se realizan los cálculos de la DFT y de la DAT que aparecen en la figura 8.16.

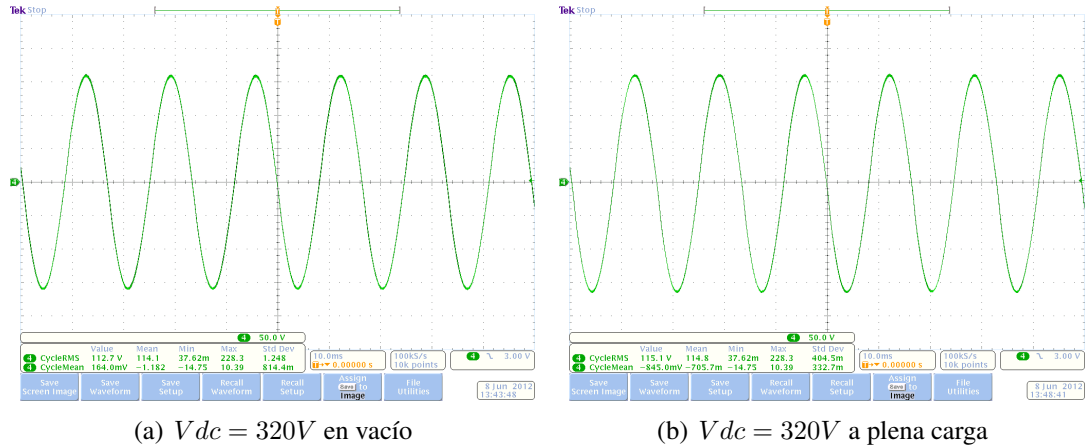


Figura 8.15: Forma de onda de la tensión de salida del inversor Bipolar Lazo cerrado, regulador 1.2.

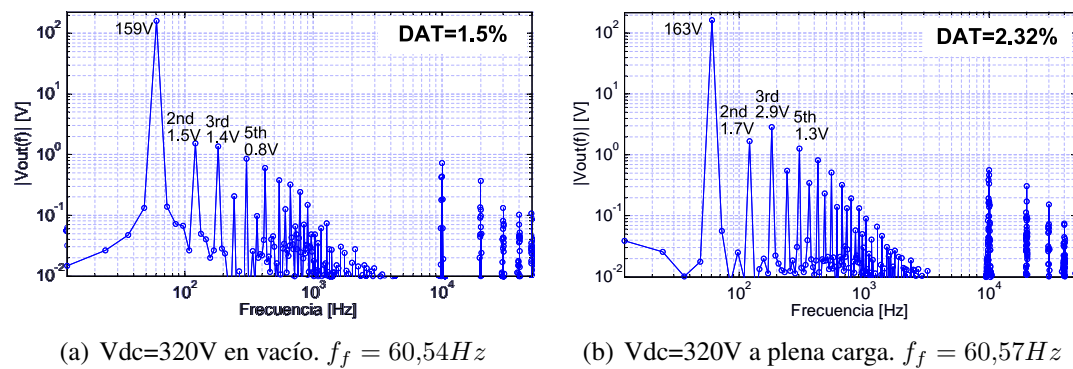


Figura 8.16: Espectro de la tensión de salida del inversor con el regulador 1.2. Frecuencia de muestreo a 100Khz. Periodo de muestreo  $5/f_f$  s

Se observa mayor distorsión a plena carga que en vacío, debido principalmente a armónicos de baja frecuencia 2º, 3º, 4º, 5º y no tanto a los armónicos a la frecuencia de conmutación. Por otro lado, también se puede observar que la Distorsión Armónica Total DAT, es menor que en LA y en LC con el regulador 1.1. El motivo es que al tener mayor ganancia este regulador a bajas frecuencias, reduce los armónicos a bajas frecuencias introducidos por la modulación.

## Rendimiento

En la figura 8.17 se representan las curvas de rendimiento del inversor en modulación bipolar. Para ello se han realizado ensayos con distintas tensiones de entrada  $V_{dc}$  y distintos niveles de carga, desde el 25 % hasta el 100 %.

Los resultados se aceptan como coherentes ya que presenta menor rendimiento con bajas cargas que a plena carga y por lo general el rendimiento empeora cuando la diferencia entre la tensión de entrada y la tensión de salida aumenta.

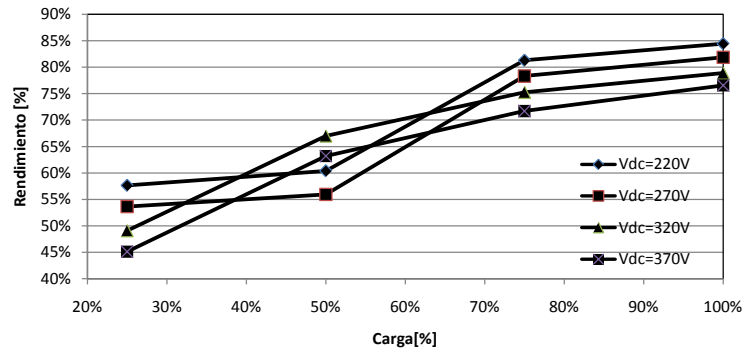


Figura 8.17: Rendimiento del inversor con la tarjeta de modulación bipolar.

### Caracterización dinámica

La figura 8.18a muestra la respuesta del inversor en lazo cerrado con el regulador 1.2 y modulación bipolar ante un escalón de descarga del 100 % (Del 100 % al 0 %), la figura 8.18b un escalón de descarga del 25 % (Del 100 % al 75 %)

Se observa respecto al mismo ensayo con el regulador 1.1 (Figura 8.12). Representa una respuesta es más rápida, ya fue la frecuencia de cruce del lazo es mayor con el regulador 1.2 que con el regulador 1.1. Sin embargo, no es fácil de apreciar de manera cualitativa, pues los escalones de carga no están aplicados exactamente en el mismo instante.

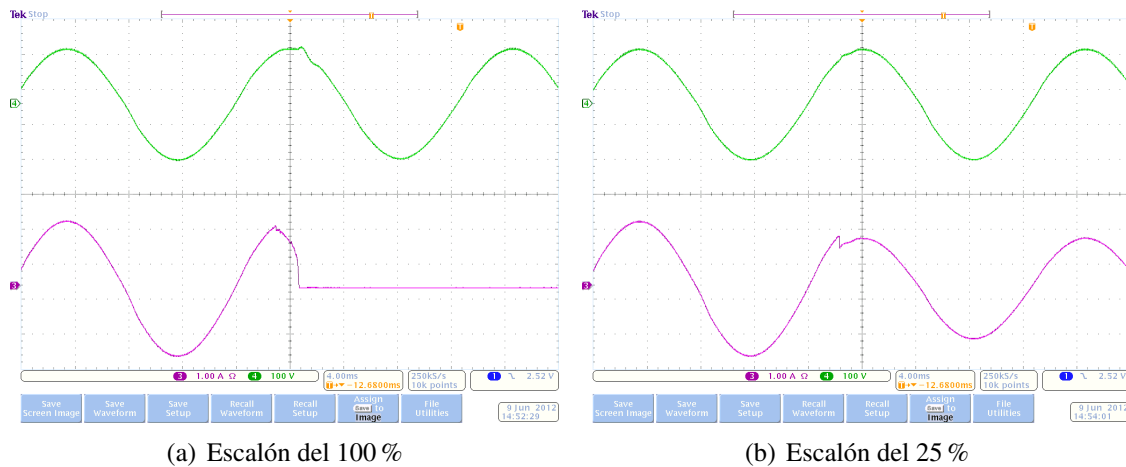


Figura 8.18: Respuesta ante escalón de descarga. Frecuencia de cruce  $1800\text{Hz}$ .

### 8.3. Tarjeta de modulación Unipolar

#### 8.3.1. Lazo Abierto

El inversor con modulación unipolar en lazo abierto tiene la función de transferencia mostrada en la figura 8.19

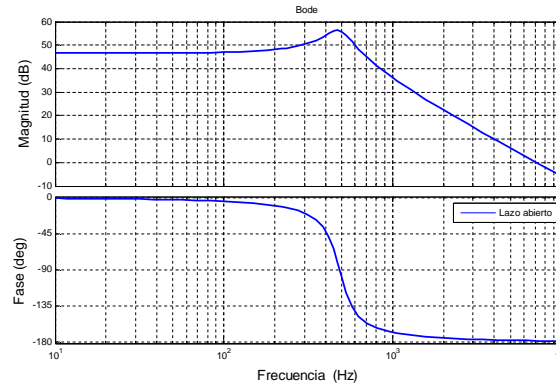


Figura 8.19: Diagrama de bode Lazo Abierto, unipolar.

#### Caracterización estática

La figura 8.20a representa la regulación de carga del inversor en lazo abierto con modulación unipolar cuando se alimenta con su tensión de entrada nominal  $V_{dc} = 320V$ . La regulación de carga toma un valor medio de 8.04 V/A. Es un comportamiento lineal dominado por la impedancia de la bobina del filtro de salida.

La regulación de línea del inversor en lazo abierto con modulación unipolar a plena carga se representa en la figura 8.20b. Toma un valor de 0.36 V/V. Comportamiento lineal con la tensión de entrada como era de esperar a la vista del circuito promediado (figura 8.4).

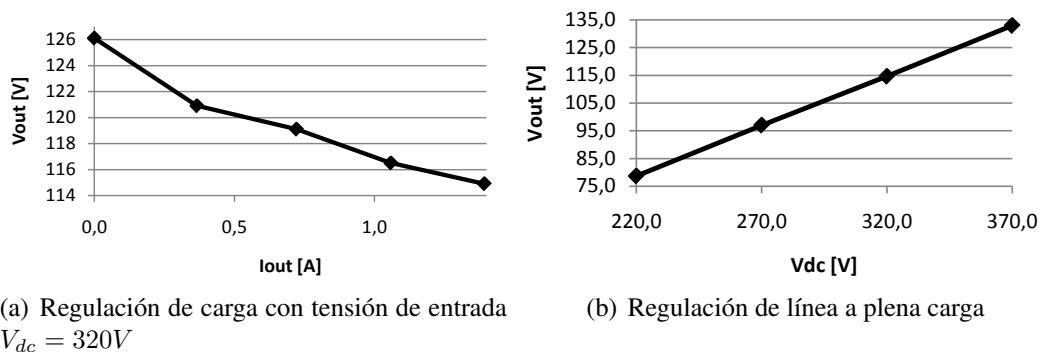


Figura 8.20: Regulación en Lazo Abierto.

Se muestra en la figura 8.21 la forma de onda de la tensión de salida tanto en vacío como a plena carga para una tensión de alimentación  $V_{dc} = 320V$ . Con estos datos es con los que se realizan los cálculos de la DFT y de la DAT que aparecen en la figura 8.22.

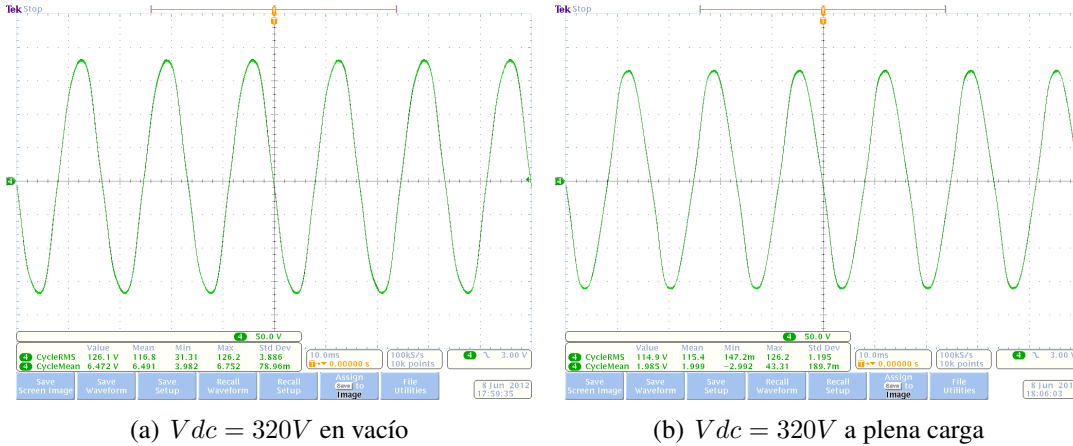


Figura 8.21: Forma de onda de la tensión de salida del inversor Unipolar Lazo abierto.

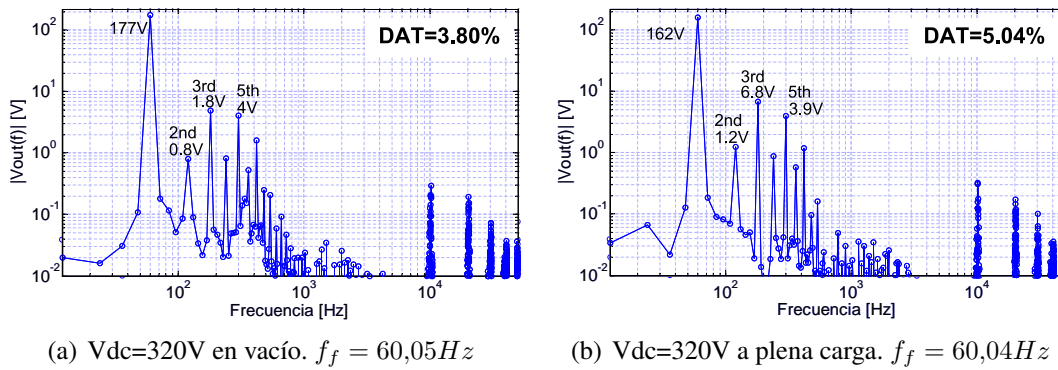


Figura 8.22: Espectro de la tensión de salida del inversor en Lazo abierto. Frecuencia de muestreo a 100Khz. Periodo de muestreo  $5/f_f$  s

Se puede observar que la distorsión es mayor a plena carga que en vacío, aumentan principalmente los armónicos a baja frecuencia. También se observan armónicos a la frecuencia de conmutación  $f_{sw} = 10Khz$ , cuando en la modulación unipolar deberían aparecer al doble  $2f_{sw} = 20Khz$ . Esto es debido a los tiempos muertos que son muy grandes. Sin embargo deben ser muy grandes para evitar la rotura de los Mosfet. En la figura 8.23 se observa el espectro de la tensión antes de ser filtrada, en este caso se observa como en la modulación unipolar, los armónicos de conmutación aparecen a múltiplos pares de  $f_{sw}$ .

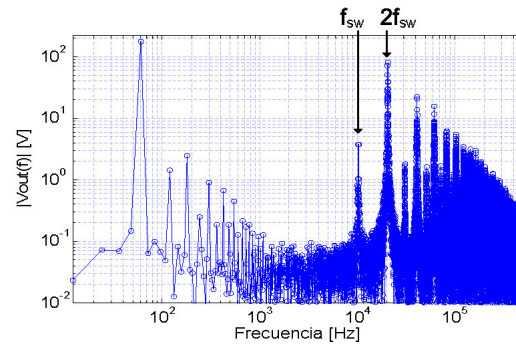


Figura 8.23: Espectro de la tensión a la salida del puente completo (Tension PWM sin filtrar).  $V_{dc}=320V$  en vacío.  $f_f = 60,05Hz$

### Caracterización dinámica

La figura 8.24a muestra la respuesta del inversor en lazo abierto con modulación unipolar ante un escalón de descarga del 100 % (Del 100 % al 0 %), la figura 8.24b un escalón de descarga del 25 % (Del 100 % al 75 %). La respuesta viene determinada por la dinámica de la planta, al estar trabajando en lazo abierto.

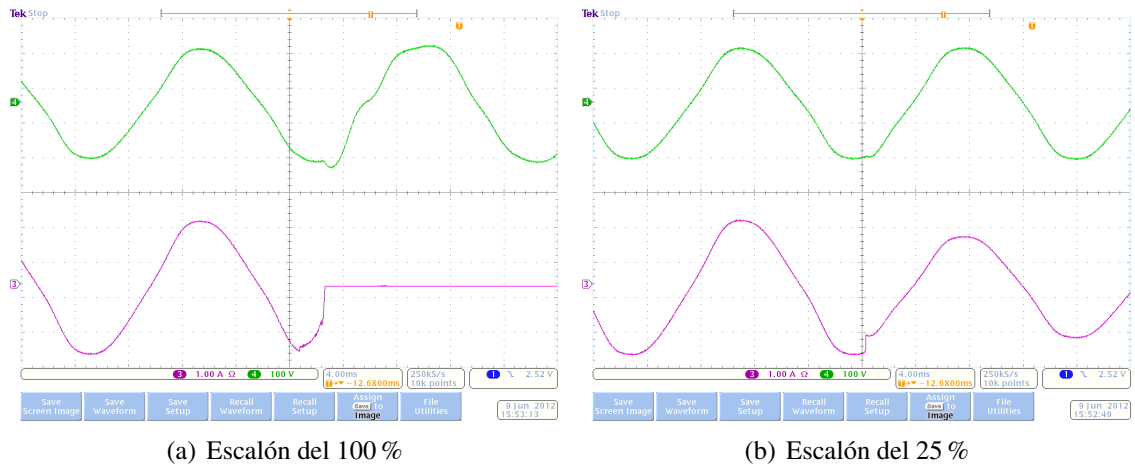


Figura 8.24: Respuesta ante escalón de descarga.



### 8.3.2. Regulador 2.1

Se trata de un regulador que prioriza la atenuación de la alta frecuencia y el margen de fase respecto a la frecuencia de cruce (Velocidad) y a la ganancia a la frecuencia de 60Hz.

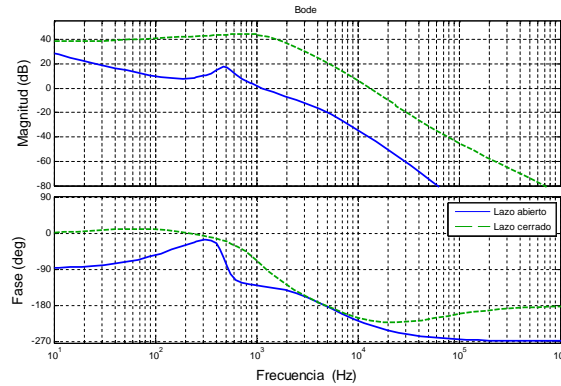
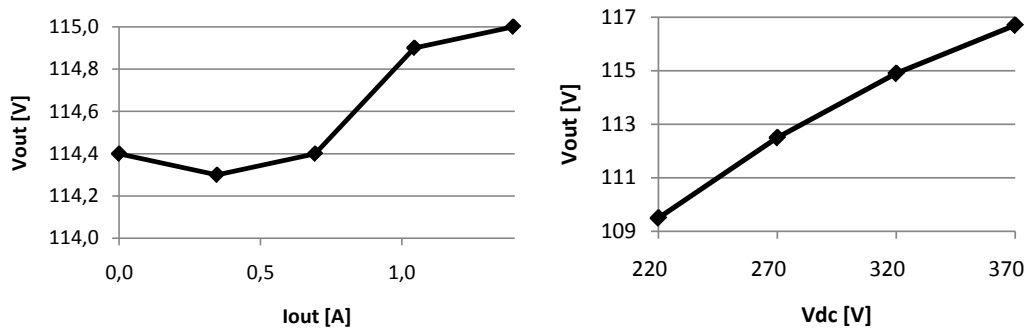


Figura 8.25: Diagrama de Bode lazo abierto y lazo cerrado de la tarjeta de modulación unipolar con el regulador 2.1.

#### Caracterización estática

La figura 8.26a representa la regulación de carga del inversor en lazo cerrado con el regulador 2.1 y modulación unipolar cuando se alimenta con su tensión de entrada nominal  $V_{dc} = 320V$ . La regulación de carga toma un valor medio de  $0,4V/A$

La regulación de línea del inversor en lazo cerrado con el regulador 2.1 y modulación unipolar a plena carga se representa en la figura 8.26b. Toma un valor medio de  $0,048V/V$



(a) Regulación de carga con tensión de entrada  $V_{dc} = 320V$

(b) Regulación de línea a plena carga

Figura 8.26: Regulación en Lazo Cerrado con el regulador 2.1.

Se muestra en la figura 8.27 la forma de onda de la tensión de salida tanto en vacío como a plena carga para una tensión de alimentación  $V_{dc} = 320V$ . Con estos datos es con los que se realizan los cálculos de la DFT y de la DAT que aparecen en la figura 8.28.

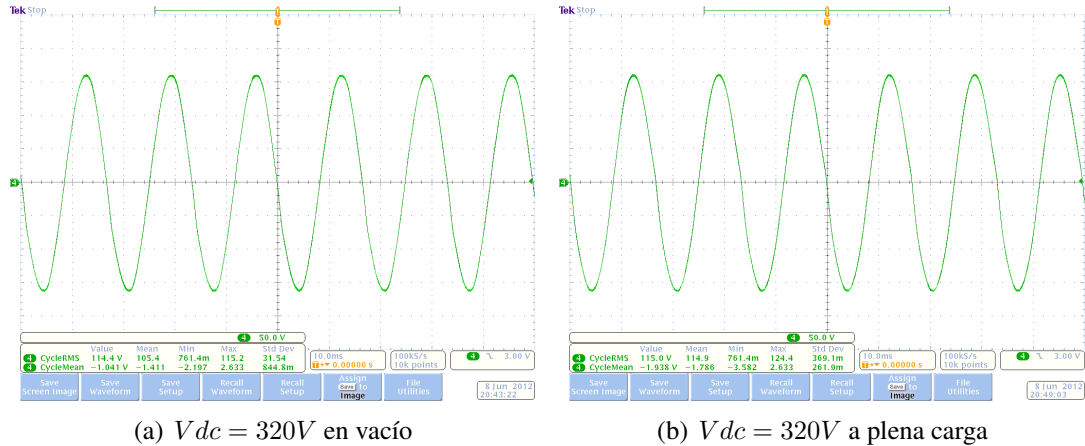


Figura 8.27: Forma de onda de la tensión de salida del inversor Unipolar Lazo cerrado, regulador 2.1.

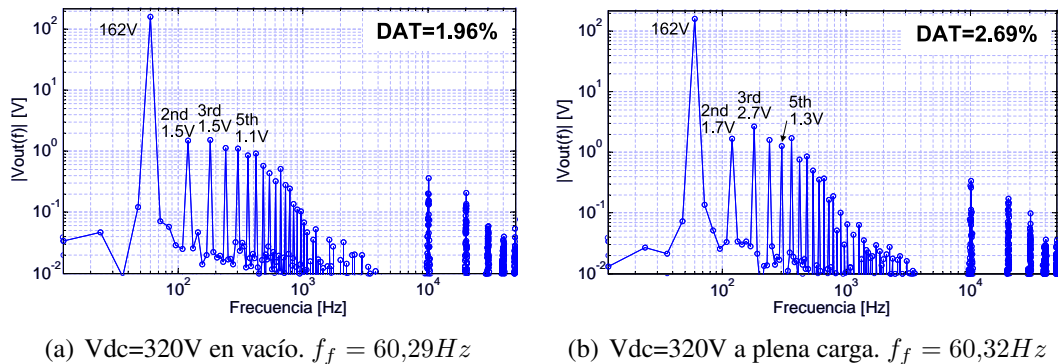


Figura 8.28: Espectro de la tensión de salida del inversor con el regulador 2.1. Frecuencia de muestreo a 100Khz. Periodo de muestreo  $5/f_f$  s

Se observa que la distorsión aumenta con la carga, y este aumento de la distorsión armónica es debido principalmente al aumento de los armónicos de baja frecuencia.

### Caracterización dinámica

La figura 8.29a muestra la respuesta del inversor en lazo cerrado con el regulador 2.1 y modulación unipolar ante un escalón de descarga del 100 % (Del 100 % al 0 %), la figura 8.29b un escalón de descarga del 25 % (Del 100 % al 75 %). La frecuencia de cruce es menor que la del regulador 2.2, y por ello la respuesta es más lenta que la del segundo (ver figura 8.35).

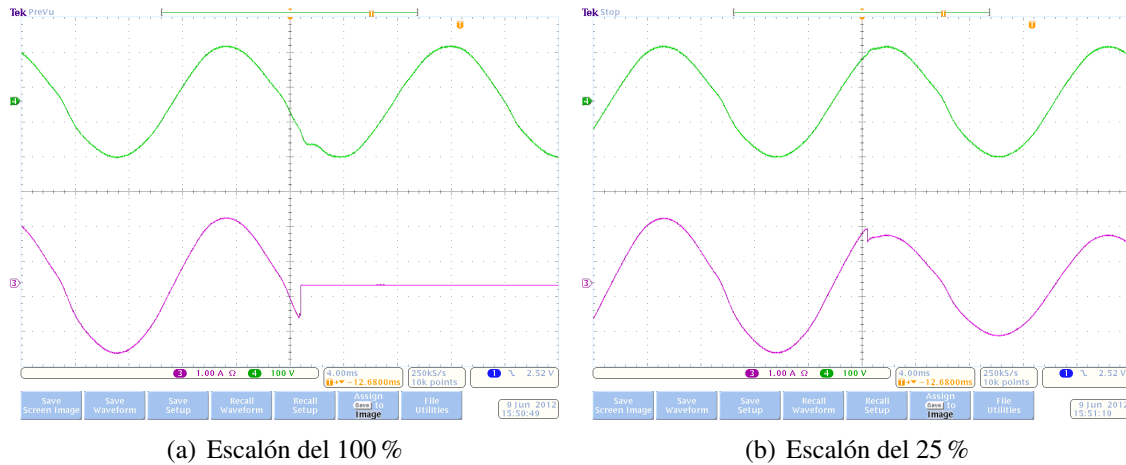


Figura 8.29: Respuesta ante escalón de descarga. Frecuencia de cruce  $1140\text{Hz}$ .

### 8.3.3. Regulador 2.2

El regulador 2.2 mejora respecto al regulador 2.1 la ganancia a  $60\text{Hz}$ , pero empeora en margen de fase y la atenuación de la frecuencia de conmutación.

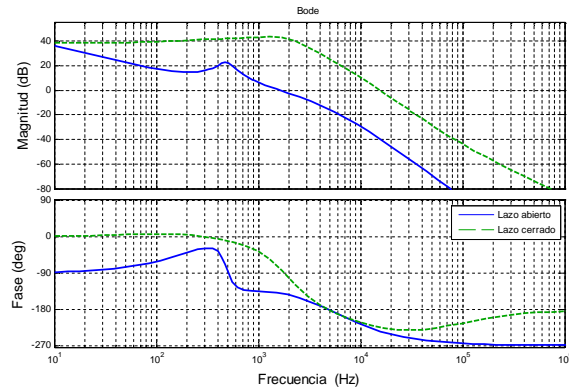


Figura 8.30: Diagrama de Bode lazo abierto y lazo cerrado de la tarjeta de modulación unipolar con el regulador 2.2.

### Caracterización estática

La figura 8.31a representa la regulación de carga del inversor en lazo cerrado con el regulador 2.2 y modulación unipolar cuando se alimenta con su tensión de entrada nominal  $V_{dc} = 320\text{V}$ . La regulación de carga toma un valor de  $0,79\text{V/A}$ .

La regulación de línea del inversor en lazo cerrado con el regulador 2.2 y modulación unipolar a plena carga se representa en la figura 8.31b. Toma un valor de  $0,013\text{V/V}$ .

Se observa, en comparación con el regulador 2.1 que la regulación de línea mejora, pero la regulación de carga empeora, esto es debido a un empeoramiento de la impedancia de salida del inversor.

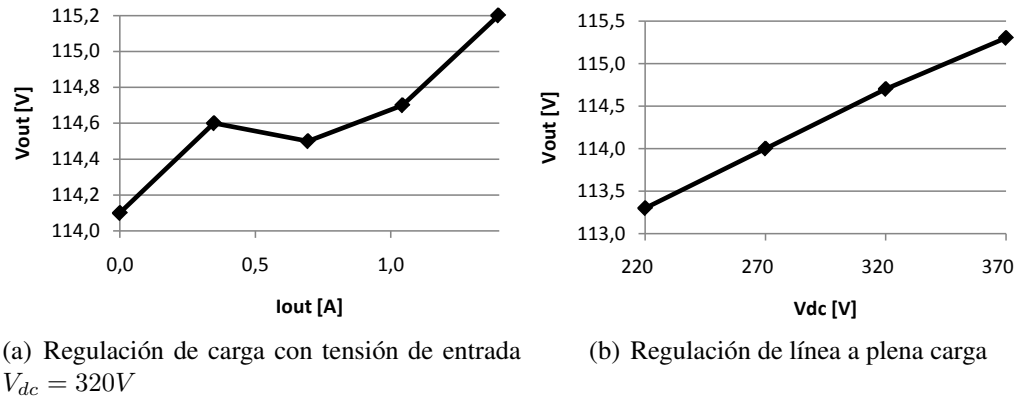


Figura 8.31: Regulación en Lazo Cerrado con el regulador 2.2.

Se muestra en la figura 8.32 la forma de onda de la tensión de salida tanto en vacío como a plena carga para una tensión de alimentación  $V_{dc} = 320V$ . Con estos datos es con los que se realizan los cálculos de la DFT y de la DAT presentada en la figura 8.33.

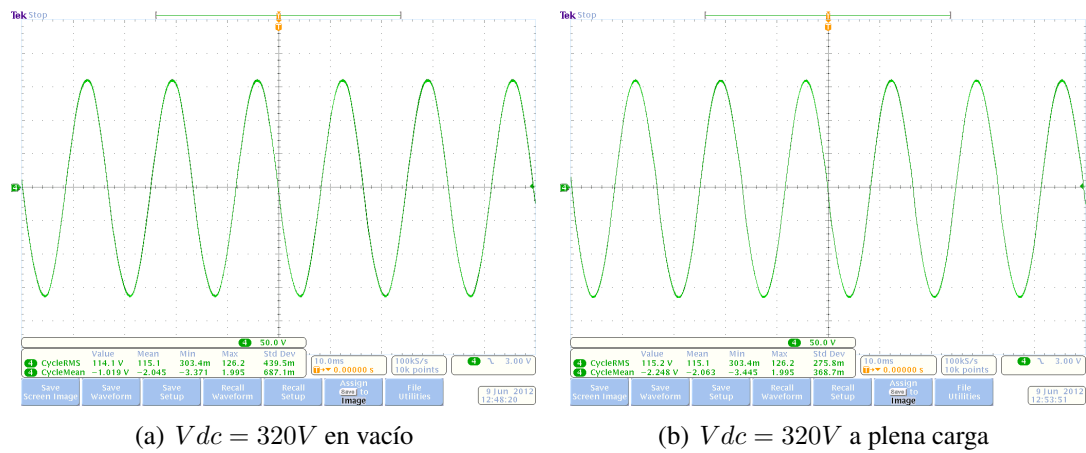


Figura 8.32: Forma de onda de la tensión de salida del inversor Unipolar Lazo cerrado, regulador 2.2.

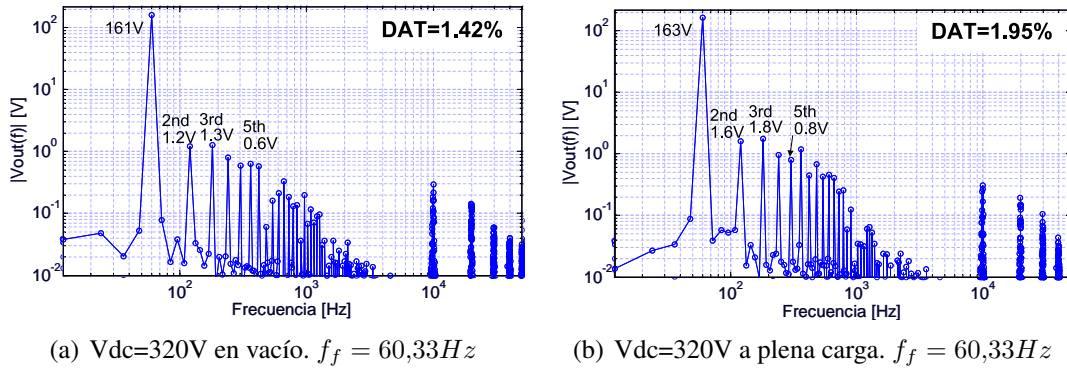


Figura 8.33: Espectro de la tensión de salida del inversor con el regulador 2.2. Frecuencia de muestreo a 100Khz. Periodo de muestreo  $5/f_f$  s

El aumento de la carga tiene como consecuencia un aumento de la distorsión de la tensión de salida. Se observa en la DFT que los armónicos que contribuyen principalmente a este aumento son los armónicos de baja frecuencia.

### Rendimiento

En la figura 8.34 se representan las curvas de rendimiento del inversor en modulación unipolar. Para ello se han realizado ensayos con distintas tensiones de entrada  $V_{dc}$  y distintos niveles de carga, desde el 25 % hasta el 100 %.

Los son coherentes ya que presenta menor rendimiento con bajas cargas que a plena carga y el rendimiento empeora cuando la diferencia entre la tensión de entrada y la tensión de salida aumenta.

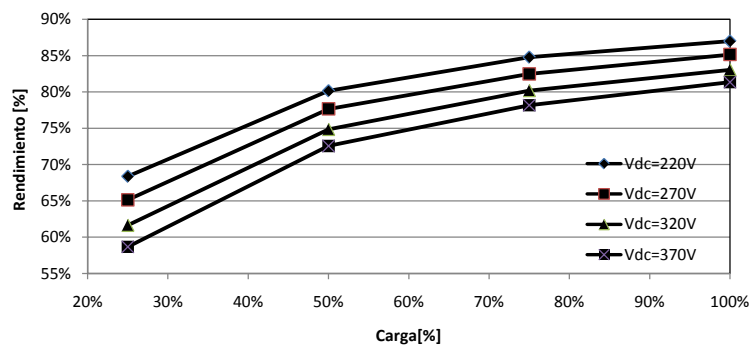
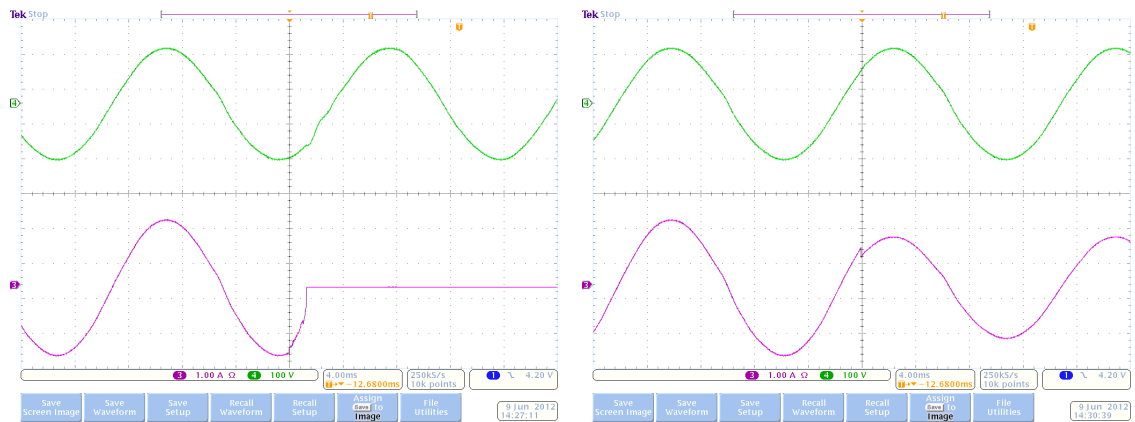


Figura 8.34: Rendimiento del inversor en modulación unipolar.

### Caracterización dinámica

La figura 8.35a muestra la respuesta del inversor en lazo cerrado con el regulador 2.2 y modulación unipolar ante un escalón de descarga del 100 % (Del 100 % al 0 %), la figura 8.35b un escalón de descarga del 25 % (Del 100 % al 75 %). La frecuencia de cruce es

mayor que la del regulador 2.1, y por ello la respuesta es más lenta que la del primero (ver figura 8.29).



(a) Escalón del 100 %

(b) Escalón del 25 %

Figura 8.35: Respuesta ante escalón de descarga. Frecuencia de cruce  $1500\text{Hz}$ .

# Capítulo 9

## Consideraciones prácticas

A continuación se presentan algunas consideraciones a tener en cuenta durante la implementación práctica del prototipo, así como las principales dificultades encontradas, y sus soluciones. Algunas de las soluciones se han aplicado y otras no ha sido posible llevar a cabo el rediseño.

### 9.1. Offset en la tensión de salida.

En el primer diseño de las tarjetas de control se observó que el offset de la tensión de salida era notable. Para conocer el origen del mismo se analizó por separado cada uno de los bloques de la tarjeta de control.

En un principio, se pensó que podría proceder del sensor tensión activo basado en el efecto Hall, pero las pruebas realizadas terminaron con la suposición.

Otro origen podría ser el oscilador senoidal, tras la medida de la señal no se observó offset, pero aún así se incluyó un filtro paso alto que eliminaría cualquier presencia de DC.

El componente original que actuaba como amplificador de error era un *TL081*. Mediante un potenciómetro de ajuste de offset en el operacional como indica la hoja de características del componente se consiguió reducir el offset de salida. Por ello, se decidió sustituir el amplificador de error en el nuevo diseño por un *LT1028A* que es un amplificador de alta ganancia, muy bajo ruido y muy bajo offset. Con esta modificación se ha conseguido reducir el offset de la tensión de salida, pero aún así, no se consigue la eliminación total.

### 9.2. Dificultad para ajustar la frecuencia de oscilación.

En el apartado 8.1.4 se ha hablado de la dificultad de ajustar de una manera precisa la frecuencia de la señal de referencia. El simple hecho de tocar con el destornillador el

potenciómetro de ajuste de frecuencia variaba la frecuencia de oscilación del puente de Wien.

Se han buscado soluciones como emplear generadores monolíticos  $XR - 2206$  o el  $MAX038$ , pero estos componentes están obsoletos y son difíciles de encontrar.

El documento de Texas Instruments[2] presenta el diseño del oscilador Bubba, este oscilador emplea cuatro amplificadores operacionales con redes RC, cada red RC aporta  $45^\circ$  de desplazamiento de fase, consiguiéndose una gran estabilidad en frecuencia.

Por otro lado, el diseño de un oscilador que permita variar la frecuencia entre  $50Hz$  y  $60Hz$  no es una buena idea, es preferible diseñar dos osciladores, uno a  $50Hz$  y otro a  $60Hz$  y seleccionar entre ellos.

Una solución sencilla es utilizar un generador de funciones monolítico como el  $XR - 2206$  o el  $MAX038$  que puede generar señales seno, cuadrado, triángulo y rampa, configurables en amplitud y frecuencia. No se han empleado pues su disponibilidad es muy limitada, al haber ido desapareciendo en favor de las soluciones digitales.

### 9.3. Rotura de Mosfet al trabajar con potencias “elevadas”.

En la etapa de potencia de puente completo se ha producido la rotura de los Mosfet al trabajar con potencias de  $400W$ . Tras realizar pruebas se ha concluido que existe un problema de diseño, esto es que la distancia entre el driver y el interruptor es demasiado grande y susceptible a interferencias, lo que provoca que durante el encendido de un Mosfet, se induzca una interferencia en el circuito de puerta del otro Mosfet de la misma rama, este empiece a conducir y se produzca un cortocircuito que rompe los dos mosfet.

La solución es realizar un diseño más robusto, pero para este proyecto se ha optado por emplear el mismo HW, disminuyendo la potencia máxima a la que trabajará ( $160W$ ), aumentando la resistencia de puerta para disminuir las interferencias por conmutación y aumentando conjuntamente los tiempos muertos hasta un valor de  $1,6\mu s$ .



# Capítulo 10

## Conclusión

Durante el desarrollo del documento se ha descrito el diseño de tres tarjetas:

- Una etapa de potencia en puente completo basada en el integrado IR2110 como driver de interruptores Mosfet.
- Una tarjeta de control con modulación bipolar, para el diseño del modulador se ha discutido la utilización de un circuito integrado empleado en aplicaciones DC/DC, ya que estos componentes están muy optimizados y son muy robustos ante el ruido.
- Una tarjeta de control con modulación unipolar, para el diseño del modulador se ha discutido la utilización de componentes discretos.

### 10.1. Etapa de potencia.

Se ha diseñado una etapa de potencia en puente completo con las siguientes características:

- Tensión de alimentación de  $+15V$ .
- Tensión del bus DC máxima  $400V$ .
- Diseño original para  $1KVA$ , con pruebas funcionales hasta  $160W$ .
- Entradas independientes de disparo de cada uno de los interruptores con conectores BNC para evitar interferencias.
- Control independiente de tiempo muerto mediante circuito RC.
- Driver comerciales IR2110 que permiten el manejo de los cuatro interruptores de manera independiente.
- Interruptores son transistores Mosfet.
- Protección ante sobretensiones mediante Supresor de tensiones transitorias (TVS).

## 10.2. Tarjetas de control.

Se han diseñado dos tarjetas de control, una de ellas con modulación bipolar y otra con modulación unipolar con las siguientes características:

- Tensión de alimentación simétrica  $\pm 15V$ .
- Salidas independientes de disparo de los cuatro interruptores con conector BNC para evitar interferencias.
- Realimentación de tensión sensada mediante sensor aislado LEM LV25-P con ganancia configurable mediante potenciómetro.
- Origen de señal de referencia configurable:
  - Señal de referencia interna generada por un oscilador interno, configurable en frecuencia y amplitud.
  - Señal de referencia externa con entrada a través de conector BNC para evitar interferencias y etapa de acondicionamiento para la suma de offset y modificación de amplitud.
- Posibilidad de trabajo en lazo abierto o en lazo cerrado.
- Frecuencia de conmutación configurable.
- Ajuste de offset de la tensión de salida mediante un potenciómetro.
- Ganancia del modulador configurable (sólo modulador unipolar).

Las medidas experimentales han demostrado el funcionamiento correcto de todos los diseños, siempre trabajando con potencias reducidas.

Se han cumplido los objetivos de construcción de un convertidor DC/AC con control analógico y un rango dinámico aceptable, en el cuál fuera sencillo realizar cambios en el regulador y analizar el comportamiento del mismo.

## 10.3. Trabajos futuros

Este proyecto puede generar otros trabajos derivados del mismo en dos vertientes:

- Por un lado en la mejora del mismo, actuando principalmente en la mejora de la etapa de potencia y la implementación de un oscilador más estable en frecuencia. También es mejorable el rutado de todas las PCB aplicando técnicas como las que se explican en [20]
- Por otro, la utilización didáctica del equipo construido para ilustrar el funcionamiento del inversor o para probar distintos reguladores, ya que es muy sencillo configurar nuevos reguladores en las tarjetas de control, para ello, en el anexo se incluye un manual de utilización de cada una de las tarjetas.

# Bibliografía

- [1] “*Convertidores CC/AC Apuntes asignatura Electrónica Industrial*”, 2012.
- [2] “*Op. Amps for everyone*”. Texas Instruments, cap. 15 Sine Wave Oscilators 2001 <http://www.ti.com/lit/ml/sloa087/sloa087.pdf> (última visita 26-06-2012).
- [3] J. Adams. “Bootstrap Component Selection For Control ICs” dt98-2. Technical report, International Rectifier, 2001 <http://www.irf.com/technical-info/design/tp/dt98-2.pdf> (última visita 26-06-2012).
- [4] Vrej Barkhordarian. “Power MOSFET Basics”. Technical report, International Rectifier, Fecha desconocida. <http://www.irf.com/technical-info/appnotes/mosfet.pdf> (última visita 26-06-2012).
- [5] S. Buso and P. Mattavelli. “*Digital Control in Power Electronics*”. San Rafael, CA: Morgan & Claypool, 2006.
- [6] Real Decreto. 661/2007, de 25 de mayo. 2007.
- [7] Autor desconocido. “High-Availability Power Systems”. Technical report, Emerson Network Power, 2003 <http://www.emersonnetworkpower.com/en-EMEA/Pages/Default.aspx> (última visita 26-06-2012).
- [8] Autor desconocido. “TVS Diode Application Training”. Technical report, Littelfuse Technologies, 2007 [http://www.littelfuse.com/data/en/Application\\_Training/TVS\\_Diode\\_Applications\\_Training.pdf](http://www.littelfuse.com/data/en/Application_Training/TVS_Diode_Applications_Training.pdf) (última visita 26-06-2012).
- [9] Autor desconocido. Smartctrl documentación de referencia, 2012.
- [10] Autor desconocido. “HV Floating MOS-Gate Driver ICs”. Technical report, International Rectifier, AN-978. 2007 <http://www.irf.com/technical-info/appnotes/an-978.pdf> (última visita 26-06-2012).
- [11] Autor desconocido. “Transient Suppression Devices and Principles”. Technical report, Littelfuse Technologies, AN9768 1998 [http://www.littelfuse.com/data/en/Application\\_Notes/an9768.pdf](http://www.littelfuse.com/data/en/Application_Notes/an9768.pdf) (última visita 26-06-2012).
- [12] Autor desconocido. “*Modelado y Control de Convertidores Electrónicos de Potencia*”, Apuntes Master electrónica de Potencia UC3M.

- [13] Autor desconocido. “Precise Tri-wave Generation”. Technical report, National Instruments, LB- 23. 1986 <https://www.national.com/an/LB/LB-23.pdf> (última visita 26-06-2012).
- [14] Autor desconocido. “*Power Electronics*”. NPTEL, National Programme on Technology Enhanced Learning. A joint venture by Indian Institute of Technology & Indian Institute of Science. Fecha desconocida.
- [15] Autor desconocido. “TVS Diode”. Technical report, SEMTECH, SI96-01 2000 [http://www.semtech.com/images/datasheet/what\\_are\\_tvs\\_diodes\\_ag.pdf](http://www.semtech.com/images/datasheet/what_are_tvs_diodes_ag.pdf) (última visita 26-06-2012).
- [16] T.A. Fjeldly, T. Ytterdal, and M. Shur. “*Introduction to Device Modeling and Circuit Simulation*”. John Wiley & Sons, 1998.
- [17] Prognyan Ghosh. “Reverse recovery time ( $T_{rr}$ ) in SBR”. Technical report, APD Semiconductor, Fecha desconocida <http://www.diodes.com/pdfs/apd/TRR>
- [18] Juan Díaz Gonzalez. “Inversores PWM”. Capítulo Español del IEEE PELS. Lecciones de oposición, 1998 <http://pels.edv.uniovi.es/pels/Pels/Pdf/Leccion%20Inversores%20Juan%20Diaz.pdf> (última visita 26-06-2012).
- [19] Daniel W. Hart. “*Electrónica de Potencia*”. Prentice Hall, 2001.
- [20] J. Honda and C. Huang. “PCB Layout with IR Class D Audio Gate Drivers”. Technical report, International Rectifier, AN-1135 2008 <http://www.irf.com/technical-info/appnotes/an-1135.pdf> (última visita 26-06-2012).
- [21] Paul Horowitz and Winfield Hill. “*The Art of Electronics*”. Cambridge University Press, 1989.
- [22] J. Shaw J. Doucet, D. Eggleston. “DC/AC Pure Sine Wave Inverter”. PFC Worcester Polytechnic Institute, 2007 [http://www.wpi.edu/Pubs/E-project/Available/E-project-042507-092653/unrestricted/MQP\\_D\\_1\\_2.pdf](http://www.wpi.edu/Pubs/E-project/Available/E-project-042507-092653/unrestricted/MQP_D_1_2.pdf) (última visita 26-06-2012).
- [23] R A. Mastromauro, M Liserre, and T Kerekes. “A Single-Phase Voltage Controlled Grid Connected Photovoltaic System with Power Quality Conditioner Functionality”. *IEEE Transactions on Industrial Electronics*, Vol. 5:pag. 4436–4444, 2009.
- [24] D. Meneses. “*Control analógico de inversores*”, 2009 [http://www.cei.upm.es/Seminario\\_CEI/2009/presentaciones\\_2009.html](http://www.cei.upm.es/Seminario_CEI/2009/presentaciones_2009.html) (última visita 26-06-2012).
- [25] Ned Mohan, Tore M. Underland, and William P. Robbins. “*POWER ELECTRONICS. Converters, Applications and Design 2nd edition*”. John Wiley & Sons. INC, 1995.

- [26] C. Morris. “Grid-connected Transformerless Single-phase Photovoltaic Inverters: An Evaluation on DC Current Injection and PV Array Voltage Fluctuation”. PFC Murdoch University, 2009 [http://researchrepository.murdoch.edu.au/3245/1/Morris\\_2009.pdf](http://researchrepository.murdoch.edu.au/3245/1/Morris_2009.pdf) (última visita 26-06-2012).
- [27] Muhammad H. Rashid. “*Power Electronics. Circuits, devices and applications*”. Prentice Hall, 1993.
- [28] H. Dean Venable. “The K factor: A new mathematical tool for stability analysis and synthesis”. *Proceedings of Powercon 10*, Marzo 1983.
- [29] José A. Villarejo. “Inversores modulados. Tema 8-lección13”. Capítulo Español del IEEE PELS. Lecciones de oposición, Fecha desconocida [http://pels.edv.uniovi.es/pels/pels/Pdf/inversores\\_modulados.pdf](http://pels.edv.uniovi.es/pels/pels/Pdf/inversores_modulados.pdf) (última visita 26-06-2012).
- [30] G.W. Wester and R.D. Middlebrook. “Low-Frequency Characterization of Switched dc-dc Converters”. *IEEE Transactions on Aerospace and electronic Systems*, vol. AES-9:pag. 376–385, 1973.





## Apéndice A

### Manuales de funcionamiento

#### A.1. Puente completo

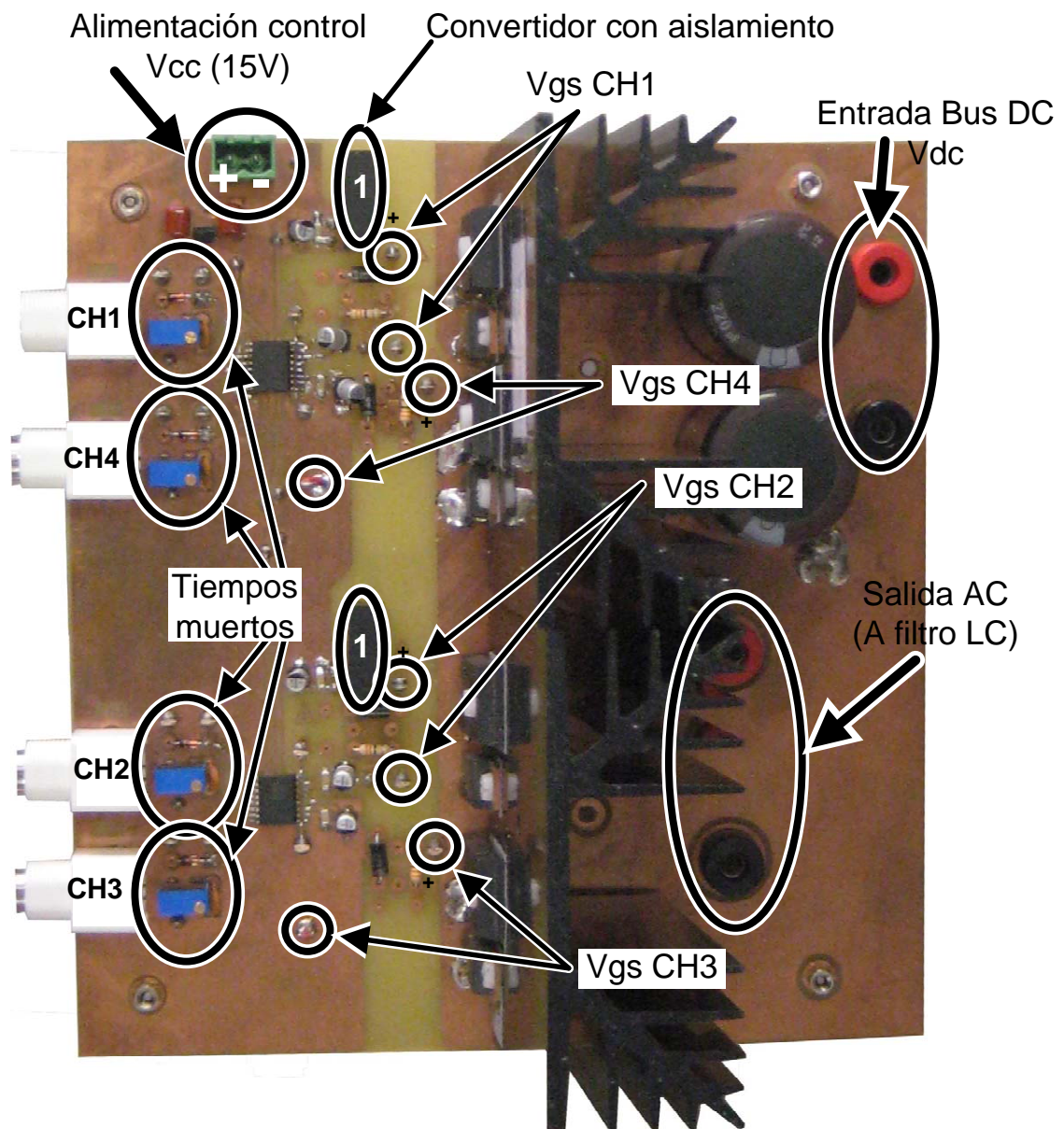


Figura A.1: Puente completo.



### A.1.1. Detalles de la tarjeta

#### Tiempos muertos

Los tiempos muertos se ajustan con los cuatro potenciómetros. Para ajustar los tiempos muertos de manera correcta habrá que medir en Punto de test de la señal de disparo y en el punto de tens de la tensión  $V_{gs}$ .

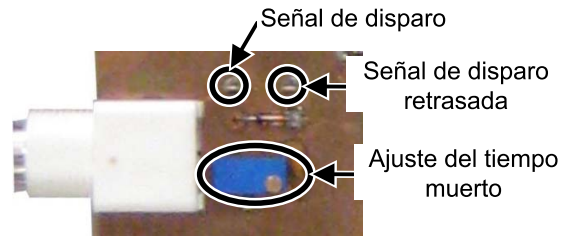


Figura A.2: Circuito real de tiempos muertos.

#### Tensiones puerta fuente $V_{GS}$ de los Mosfet

La tensiones  $V_{GS}$  se miden en los puntos de test indicados en la figura. Atención,  $V_{GS1}$  y  $V_{GS2}$  no están referenciados a masa y deberán medirse con una sonda diferencial.

### A.1.2. Procedimiento de puesta en marcha

- Conectar las señales de disparo de cada canal a los conectores BNC de CH1 a CH4.
- Alimentar con 15V en el conector de alimentación.
- Ajustar los tiempos muertos con los cuatro potenciómetros, para las pruebas se han ajustado a  $1,6\mu s$ , pero pueden variarse.
- Conectar el filtro de salida y la carga.
- Alimentar la etapa de control antes de conectar el bus DC. Atención, la tensión máxima que soporta el puente completo es de 400V, tensiones superiores a este valor resultarían en un cortocircuito ya que los mosfet están protegidos por TVS de esta tensión. La potencia máxima a la que se ha probado sin producir avería es de 160W

## A.2. Tarjeta de modulación bipolar

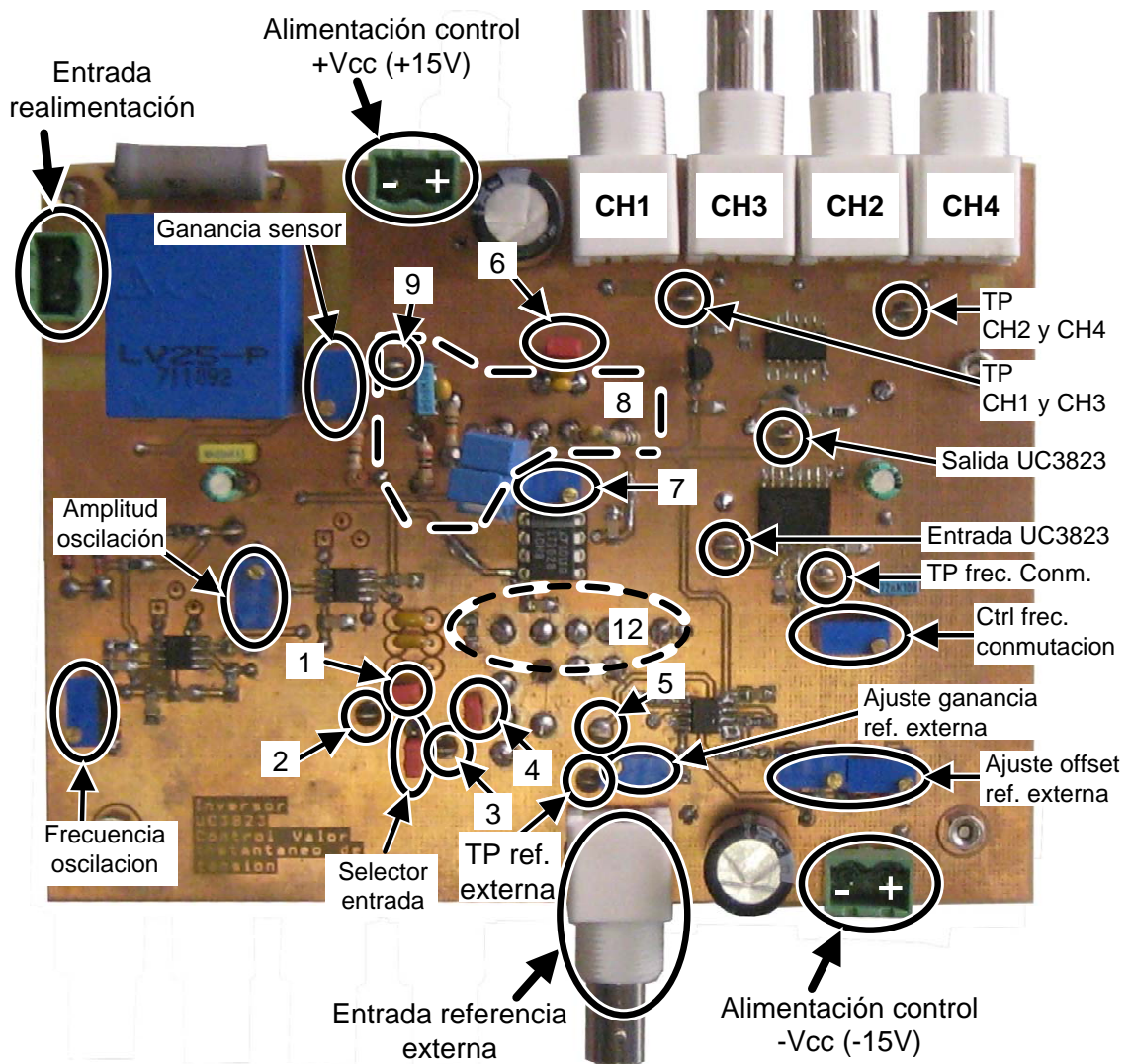


Figura A.3: Aspecto final de la tarjeta de control con modulación bipolar.

### A.2.1. Detalles de la tarjeta

A continuación se muestran las zonas no referenciadas en la tarjeta:

- 1. Jumper para bypassar el filtro paso alto del oscilador. Conectando el jumper se elimina el filtro.
- 2. Punto de test de la señal del oscilador interno.
- 3. Punto de test de la señal de referencia.

- 4. Jumper que permite eliminar el duplicado de la red de realimentación. Conectando el Jumper se elimina el duplicado de la red.
- 5. Punto de test de la tensión de referencia externa acondicionada.
- 6. Jumper para la configuración en Lazo abierto, conectando el Jumper se abre el lazo. Para abrir completamente el lazo también es necesario eliminar el duplicado de la red conectando el Jumper con etiqueta 4.
- 7. Potenciómetro de ajuste del offset. Permite realizar el ajuste de offset de la tensión de salida en lazo cerrado.
- 8. Regulador. Pads donde se sueldan los componentes correspondientes al regulador según la figura A.4.

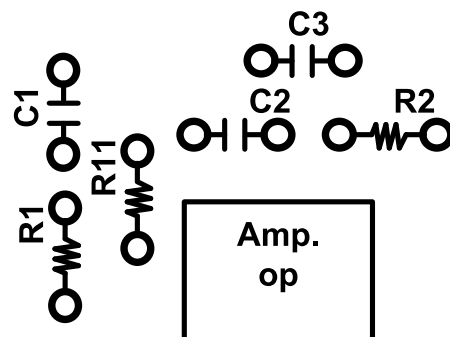


Figura A.4: Situación de los componentes del regulador en la PCB.

- 9. Punto de test de la tensión sensada.
- 12. Red de regulador duplicada. Pads donde se sueldan los componentes correspondientes a la red según la figura A.5.

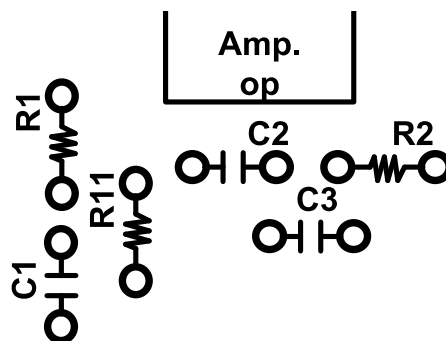


Figura A.5: Situación de los componentes de la red duplicada en la PCB.

- Selector de entrada: El selector consiste en un jumper de tres pines, si se conecta entre el intermedio y el superior se selecciona la entrada del oscilador interno y si se conecta el pin inferior con el central se selecciona la entrada de referencia externa.

### A.2.2. Procedimiento de puesta en marcha

#### Trabajo en lazo abierto (LA)

- Conectar las cuatro salidas de disparo de los interruptores a la etapa de potencia.
- Conectar las alimentaciones, positiva  $V_{cc}$  (+15V) y negativa  $-V_{cc}$  (-15V).
- Conectar los Jumper con etiquetas 4 y 6.
- Conectar un generador de señales a la entrada de referencia externa.
- Configurar el Jumper de selección de origen en referencia externa.
- Ajustar, mediante los mandos del generador de señales y los potenciómetros de Ajuste de ganancia de referencia externa y ajuste de offset de referencia externa para que la señal tenga un valor medio de 3.57V y una amplitud entre 0.2V y 1.5V. La mejor manera de conseguirlo es configurando el generador de señales para que no aporte offset, solo amplitud, y sumar el offset con los potenciómetros de ajuste de offset.
- Configurar la frecuencia de conmutación con el potenciómetro ctrl. frec conmutacion.
- Ya está preparado para activar la etapa de salida como se muestra en su manual.
- El offset y la amplitud de salida se pueden variar mediante los potenciómetros de acondicionamiento de la referencia externa.

#### Trabajo en lazo cerrado (LC)

- Conectar las cuatro salidas de disparo de los interruptores a la etapa de potencia.
- Conectar las alimentaciones, positiva  $V_{cc}$  (+15V) y negativa  $-V_{cc}$  (-15V).
- Conectar el Jumper con etiqueta 4 y desconectar el Jumper con etiqueta 6.
- Configurar el Jumper de selección de origen en referencia interna.
- Configurar el oscilador senoidal.
  - Ajustar la frecuencia a 60Hz mediante el potenciómetro de ajuste de frecuencia.
  - Ajustar la amplitud de la señal de referencia mediante el potenciómetro de ajuste de amplitud del oscilador. Para ello medir la señal del oscilador con el osciloscopio en el punto de test con etiqueta 2.
- Configurar la frecuencia de conmutación con el potenciómetro ctrl. frec conmutación.
- Ya está preparado para activar la etapa de salida como se muestra en su manual del puente completo.

- El offsest se puede corregir mediante el potenciómetro de ajuste de offset (Etiqueta 7).
- La amplitud de la tensión de salida se puede variar con el potenciómetro de ajuste de amplitud del oscilador.
- Puede modificarse la ganancia del sensor con el potenciómetro ganancia sensor.

### A.3. Tarjeta de modulación unipolar

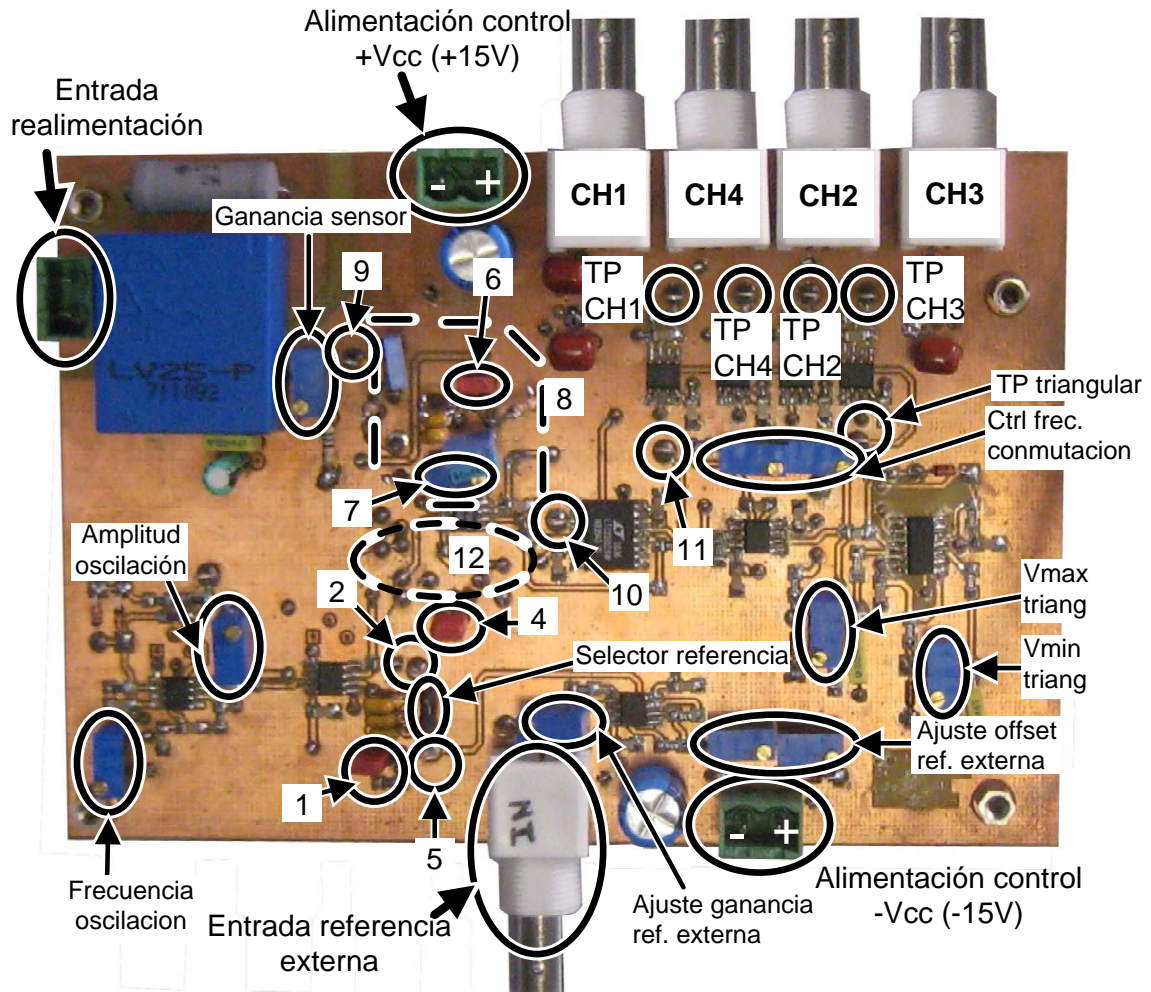


Figura A.6: Aspecto final de la tarjeta de control con modulación unipolar.

#### A.3.1. Detalles de la tarjeta

A continuación se muestran las zonas no referenciadas en la tarjeta:

- 1. Jumper para bypassar el filtro paso alto del oscilador. Conectando el jumper se elimina el filtro.
- 2. Punto de test de la señal del oscilador interno.
- 4. Jumper que permite eliminar el duplicado de la red de realimentación. Conectando el Jumper se elimina el duplicado de la red.
- 5. Punto de test de la tensión de referencia externa acondicionada.

- 6. Jumper para la configuración en Lazo abierto, conectando el Jumper se abre el lazo. Para abrir completamente el lazo también es necesario eliminar el duplicado de la red conectando el Jumper con etiqueta 4.
- 7. Potenciómetro de ajuste del offset. Permite realizar el ajuste de offset de la tensión de salida en lazo cerrado.
- 8. Regulador. Pads donde se sueldan los componentes correspondientes al regulador según la figura A.7.

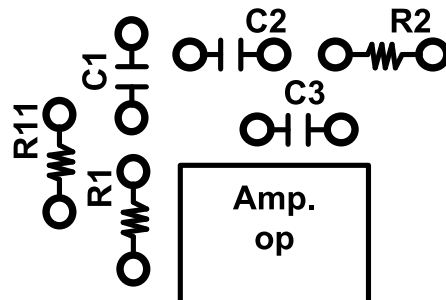


Figura A.7: Situación de los componentes del regulador en la PCB.

- 9. Punto de test de la tensión sensada.
- 12. Red de regulador duplicada. Pads donde se sueldan los componentes correspondientes a la red según la figura A.8.

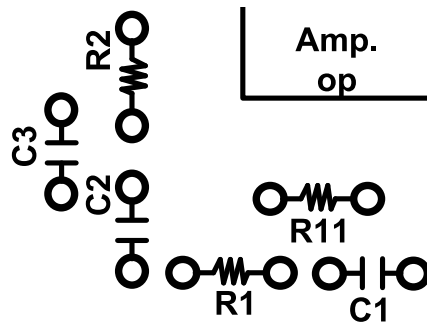


Figura A.8: Situación de los componentes de la red duplicada en la PCB.

- Selector de entrada: El selector consiste en un jumper de tres pines, si se conecta entre el intermedio y el superior se selecciona la entrada del oscilador interno y si se conecta el pin inferior con el central se selecciona la entrada de referencia externa.

### A.3.2. Procedimiento de puesta en marcha

#### Trabajo en lazo abierto (LA)

- Conectar las cuatro salidas de disparo de los interruptores a la etapa de potencia.

- Conectar las alimentaciones, positiva  $V_{cc}$  (+15V) y negativa  $-V_{cc}$  (-15V).
- Conectar los Jumper con etiquetas 4 y 6.
- Configuración de la señal triangular.
  - Ajustar la amplitud de la señal triangular con los potenciómetros  $V_{max\ triang}$  y  $V_{min\ triang}$ . De manera que  $V_{max\ triang} = -V_{min\ triang}$ .
  - Ajustar la frecuencia de la señal triangular mediante el par de potenciómetros  $ctrl\ freq.$   $conmutacion$ .
- Como señal de referencia se puede emplear tanto el oscilador interno como un generador externo.
  - Si se emplea referencia externa
    - Conectar un generador de señales a la entrada de referencia externa.
    - Ajustar, mediante los mandos del generador de señales y los potenciómetros de Ajuste de ganancia de referencia externa y ajuste de offset de referencia externa para que la señal medida en el punto de test de la referencia externa acondicionada (Etiqueta 5) tenga un valor medio de 0V y una amplitud entre 0.2V y  $(V_{max\ triang} = -V_{min\ triang})V$ .
  - Si se emplea la referencia interna (La opción más sencilla).
    - Ajustar la frecuencia a 60Hz mediante el potenciómetro de ajuste de frecuencia.
    - Ajustar la amplitud de la señal de referencia mediante el potenciómetro de ajuste de amplitud del oscilador. Para ello medir la señal del oscilador con el osciloscopio en el punto de test con etiqueta 2.
- Configurar el Jumper de selección de origen de la referencia según se esté usando la referencia interna (Oscilador interno) o la referencia externa (Generador de señales externo).
- Ya está preparado para activar la etapa de salida como se muestra en su manual del puente completo.
- La amplitud de salida se pueden variar mediante los potenciómetros de acondicionamiento de la referencia externa (Si la referencia es externa) o mediante el potenciómetro de amplitud de oscilación del oscilador (Si la referencia es interna).

### Trabajo en lazo abierto (LC)

- Conectar las cuatro salidas de disparo de los interruptores a la etapa de potencia.
- Conectar las alimentaciones, positiva  $V_{cc}$  (+15V) y negativa  $-V_{cc}$  (-15V).
- Conectar el Jumper con etiqueta 4 y desconectar el Jumper con etiqueta 6.



- Configuración de la señal triangular.
  - Ajustar la amplitud de la señal triangular con los potenciómetros  $V_{\max \text{ triang}}$  y  $V_{\min \text{ triang}}$ . De manera que  $V_{\max \text{ triang}} = -V_{\min \text{ triang}}$ .
  - Ajustar la frecuencia de la señal triangular mediante el par de potenciómetros  $\text{ctrl freq. conmutacion}$ .
- Configurar el Jumper de selección de origen en referencia interna.
- Configurar el oscilador senoidal.
  - Ajustar la frecuencia a 60Hz mediante el potenciómetro de ajuste de frecuencia.
  - Ajustar la amplitud de la señal de referencia mediante el potenciómetro de ajuste de amplitud del oscilador. Para ello medir la señal del oscilador con el osciloscopio en el punto de test con etiqueta 2.
- Ya está preparado para activar la etapa de salida como se muestra en su manual del puente completo.
- El offset se puede corregir mediante el potenciómetro de ajuste de offset (Etiqueta 7).
- La amplitud de la tensión de salida se puede variar con el potenciómetro de ajuste de amplitud del oscilador.
- Puede modificarse la ganancia del sensor con el potenciómetro ganancia sensor.



## **Apéndice B**

### **Documentos de diseño**



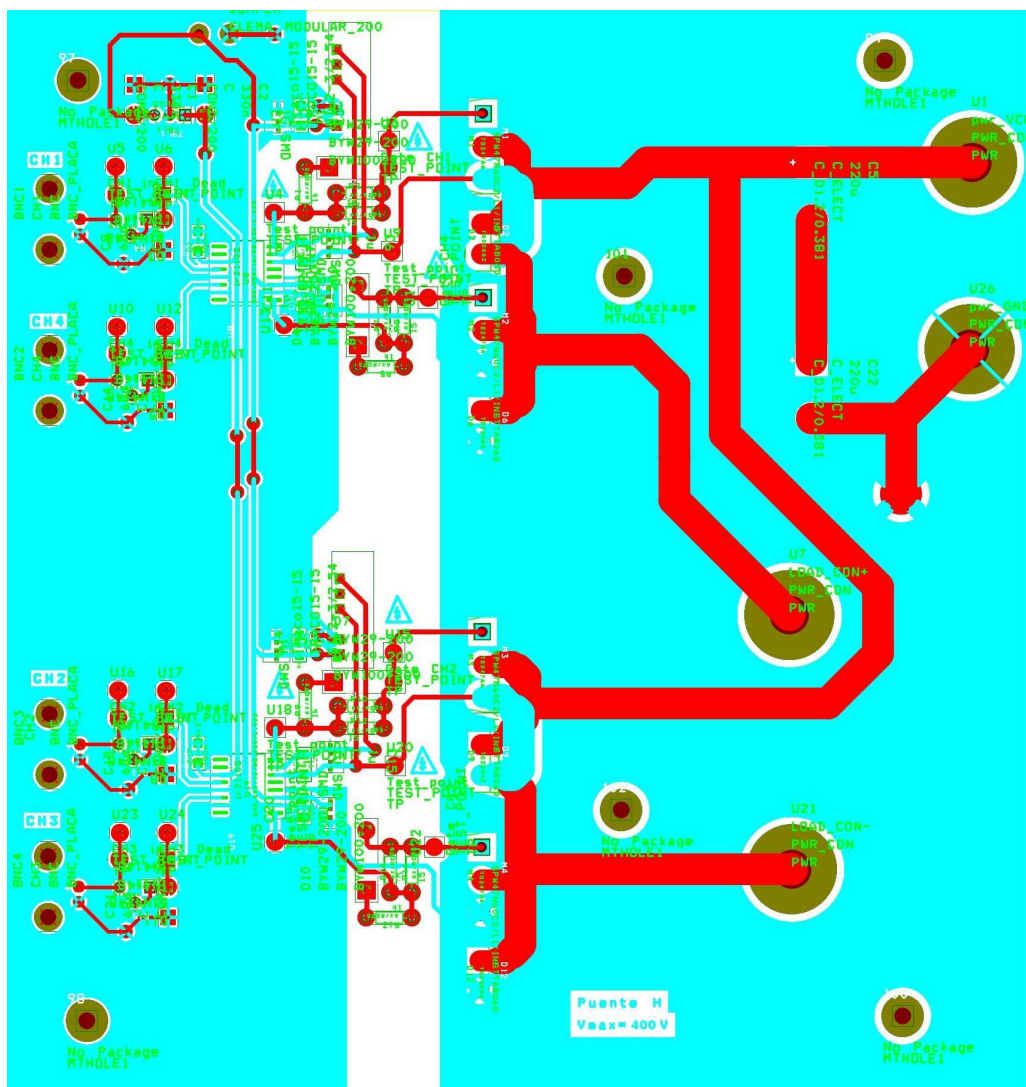


Figura B.2: Layout de la PCB de la tarjeta puente completo.

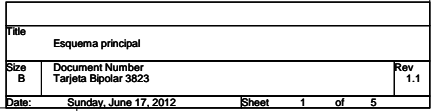


Figura B.3: Esquemático principal de la tarjeta de modulación bipolar.

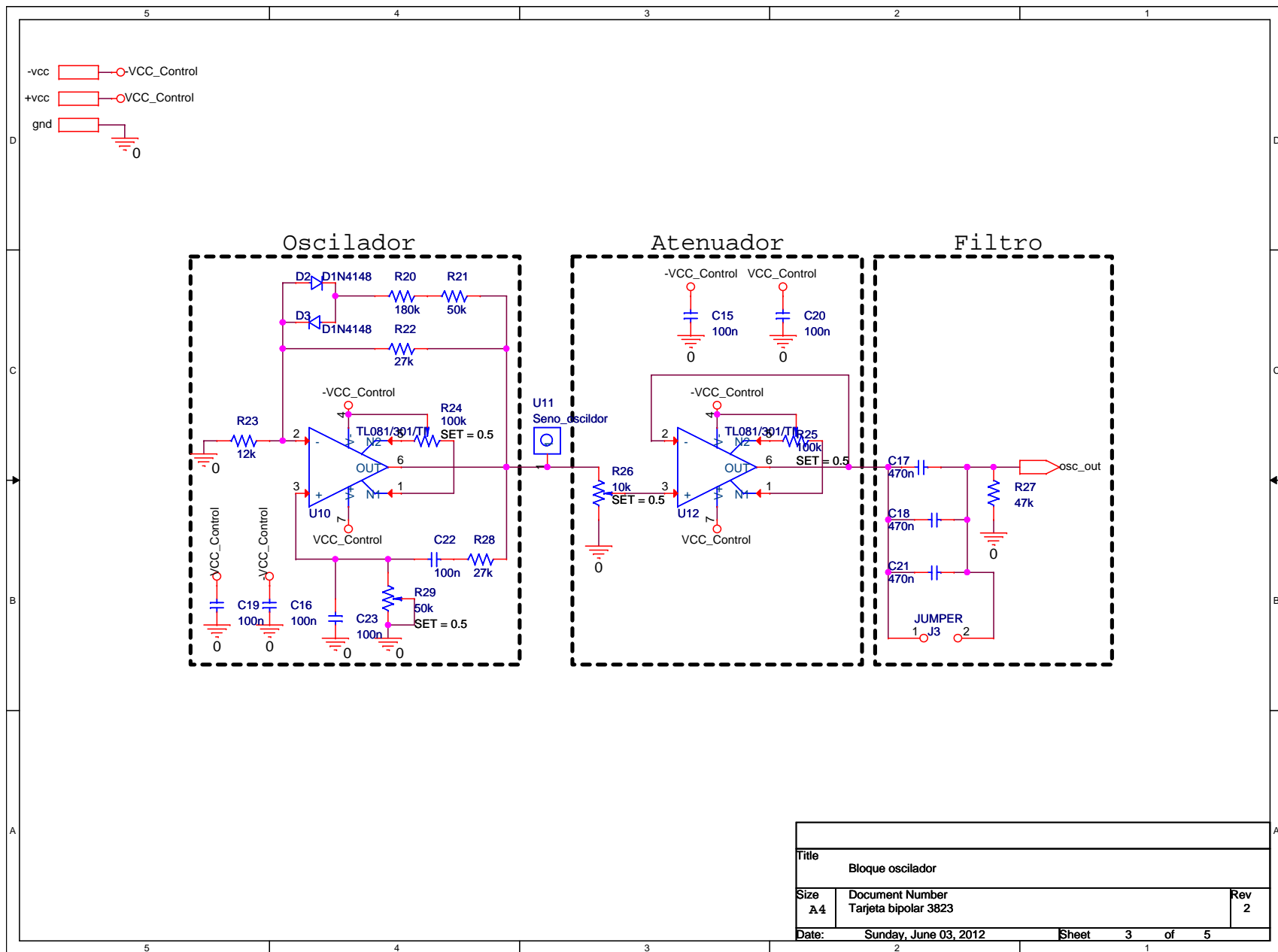


Figura B.4: Esquemático del oscilador de la tarjeta de modulación bipolar.

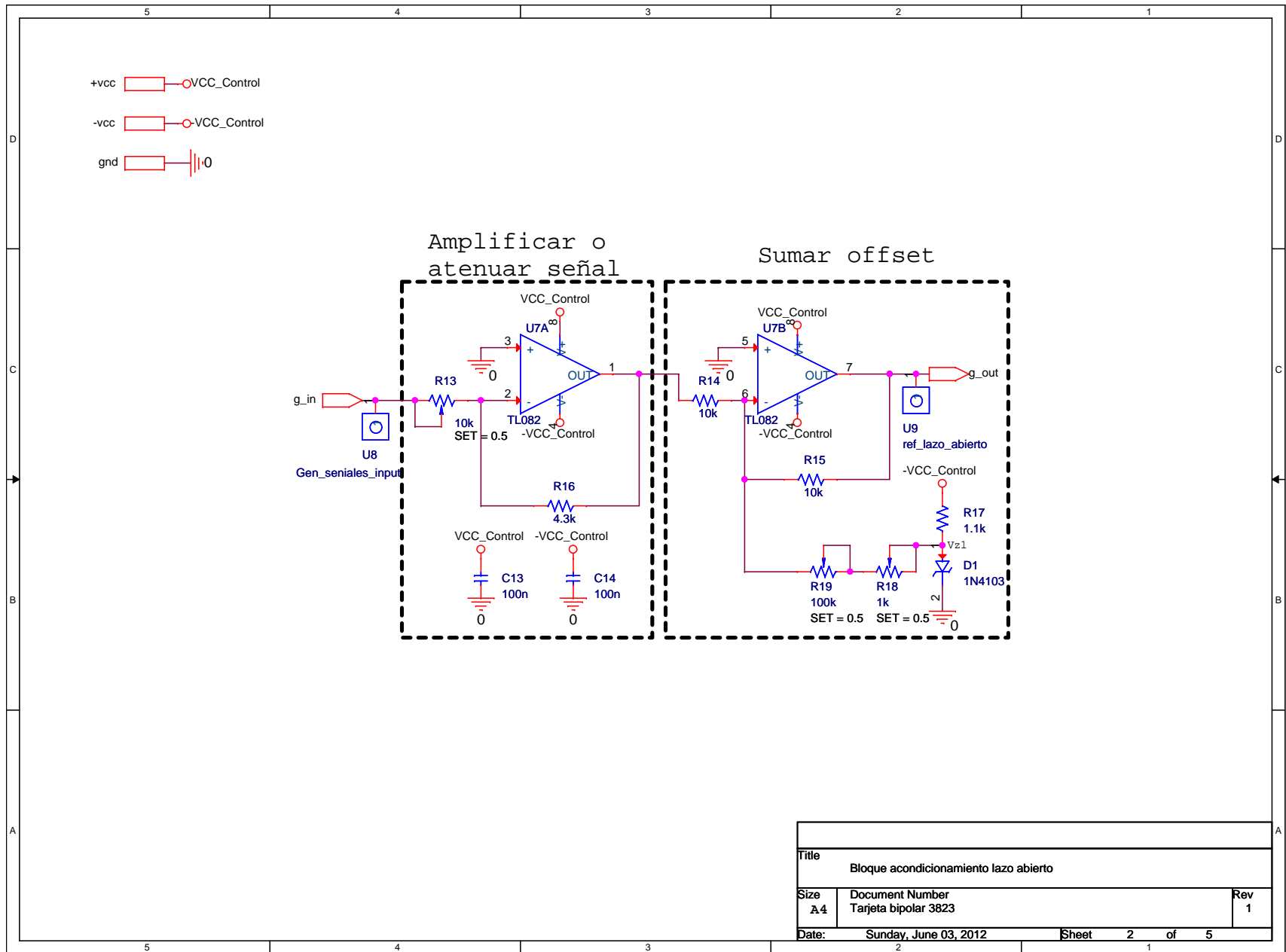


Figura B.5: Esquemático del acondicionamiento de lazo abierto de la tarjeta de modulación bipolar.



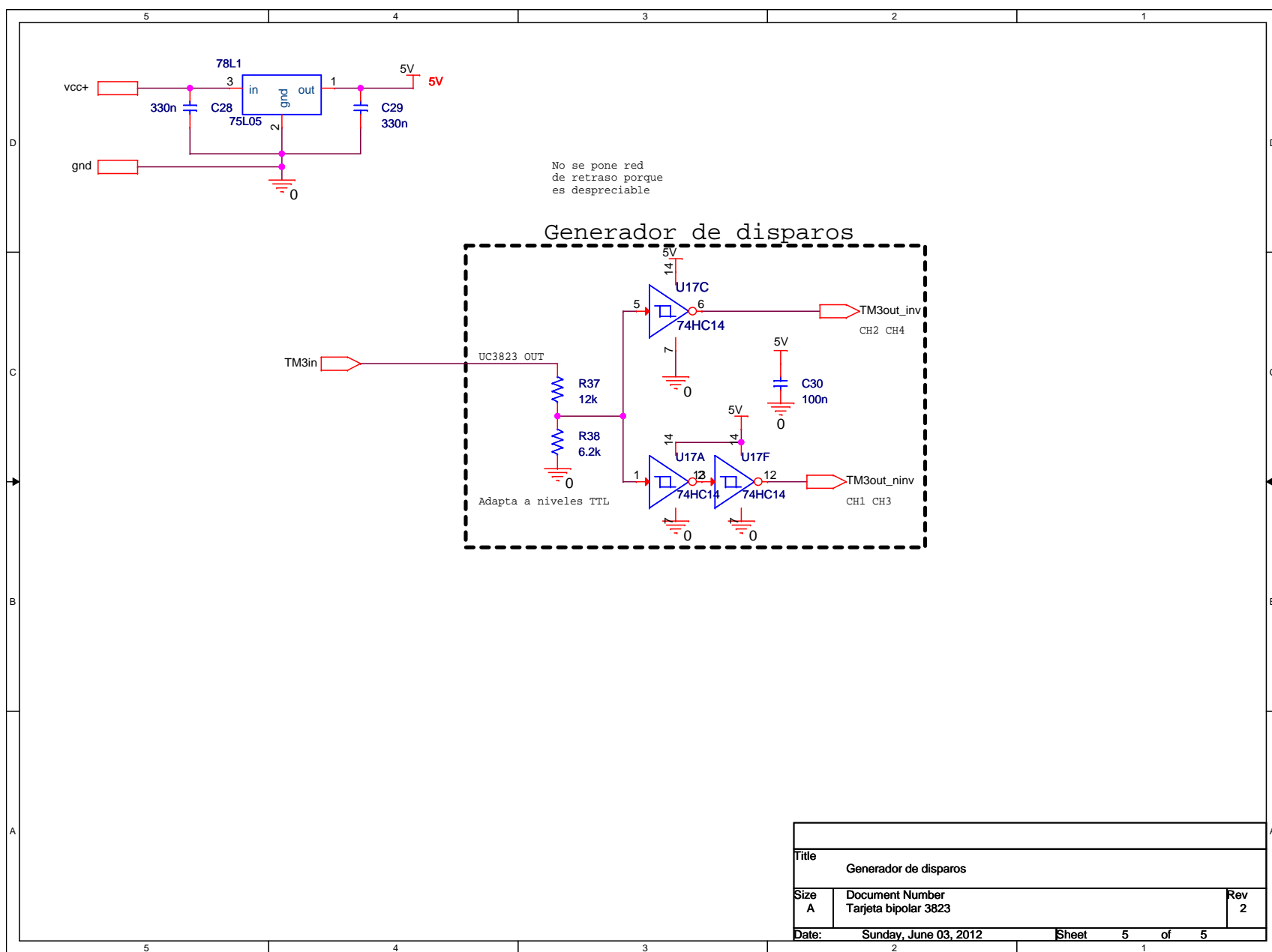


Figura B.6: Esquemático del generador de disparos de la tarjeta de modulación bipolar.

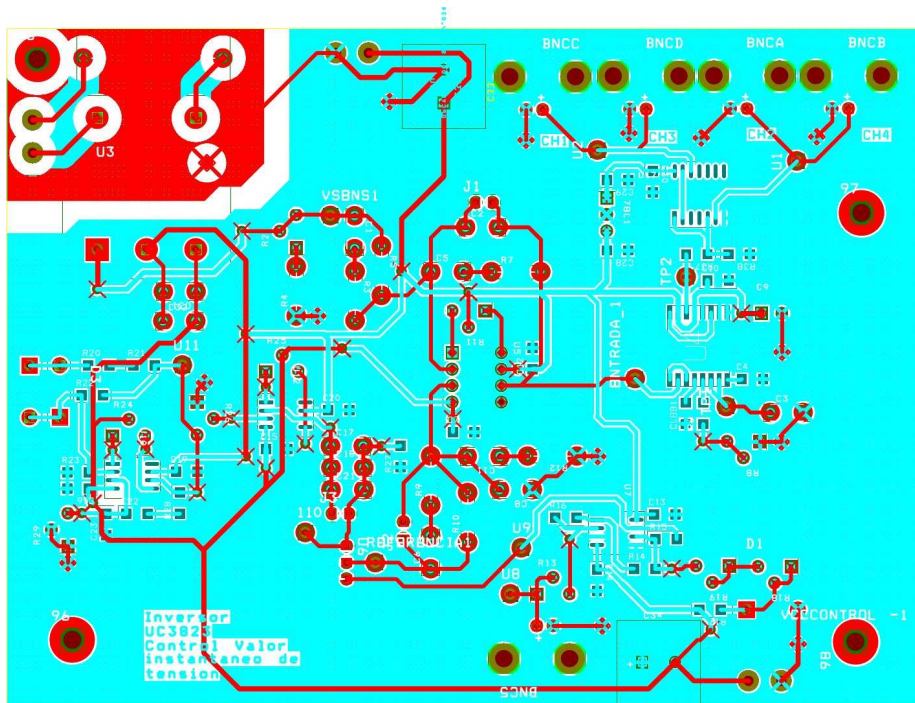


Figura B.7: Layout de la PCB de la tarjeta de modulación bipolar.

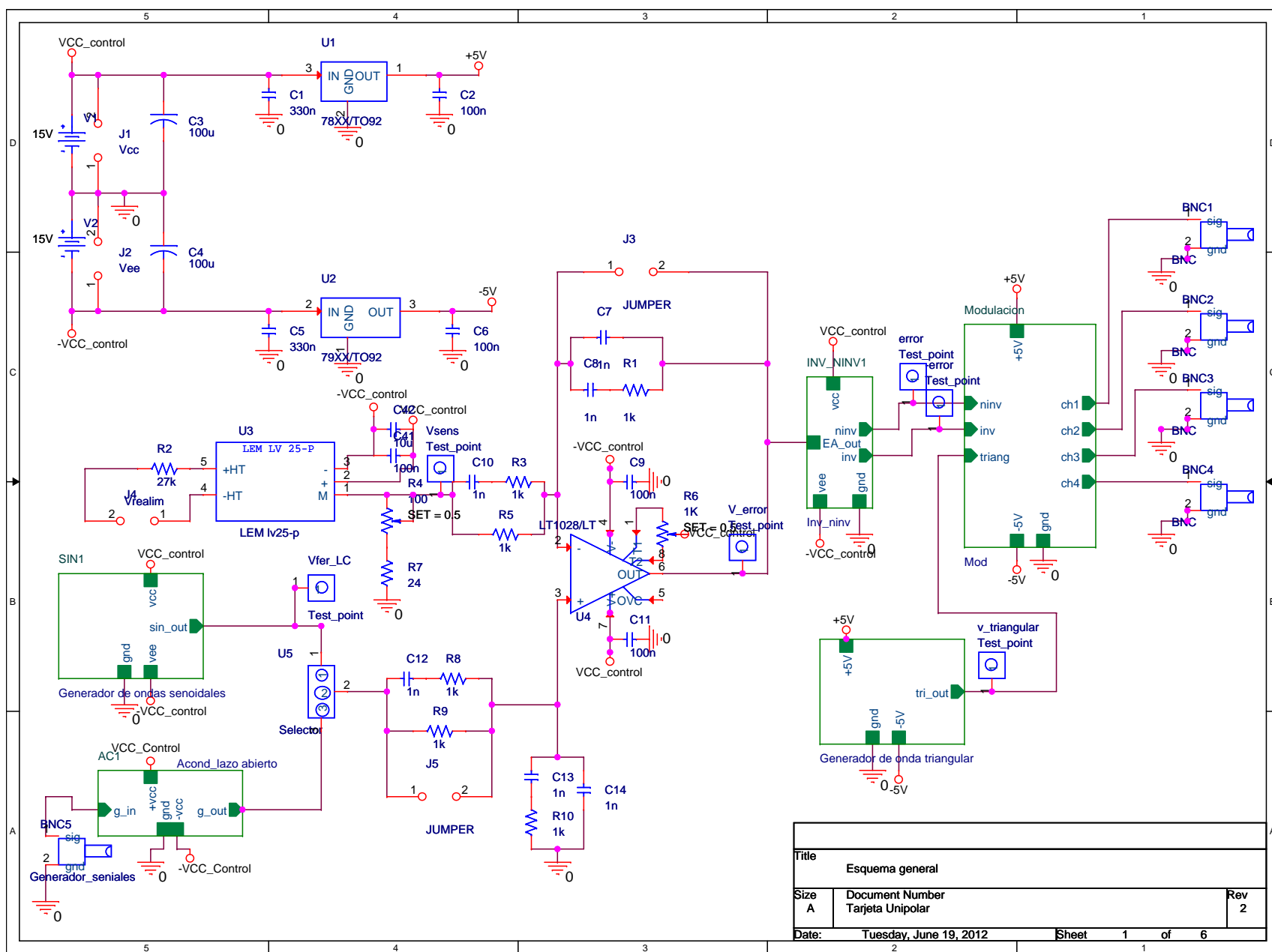


Figura B.8: Esquemático principal de la tarjeta de modulación unipolar.

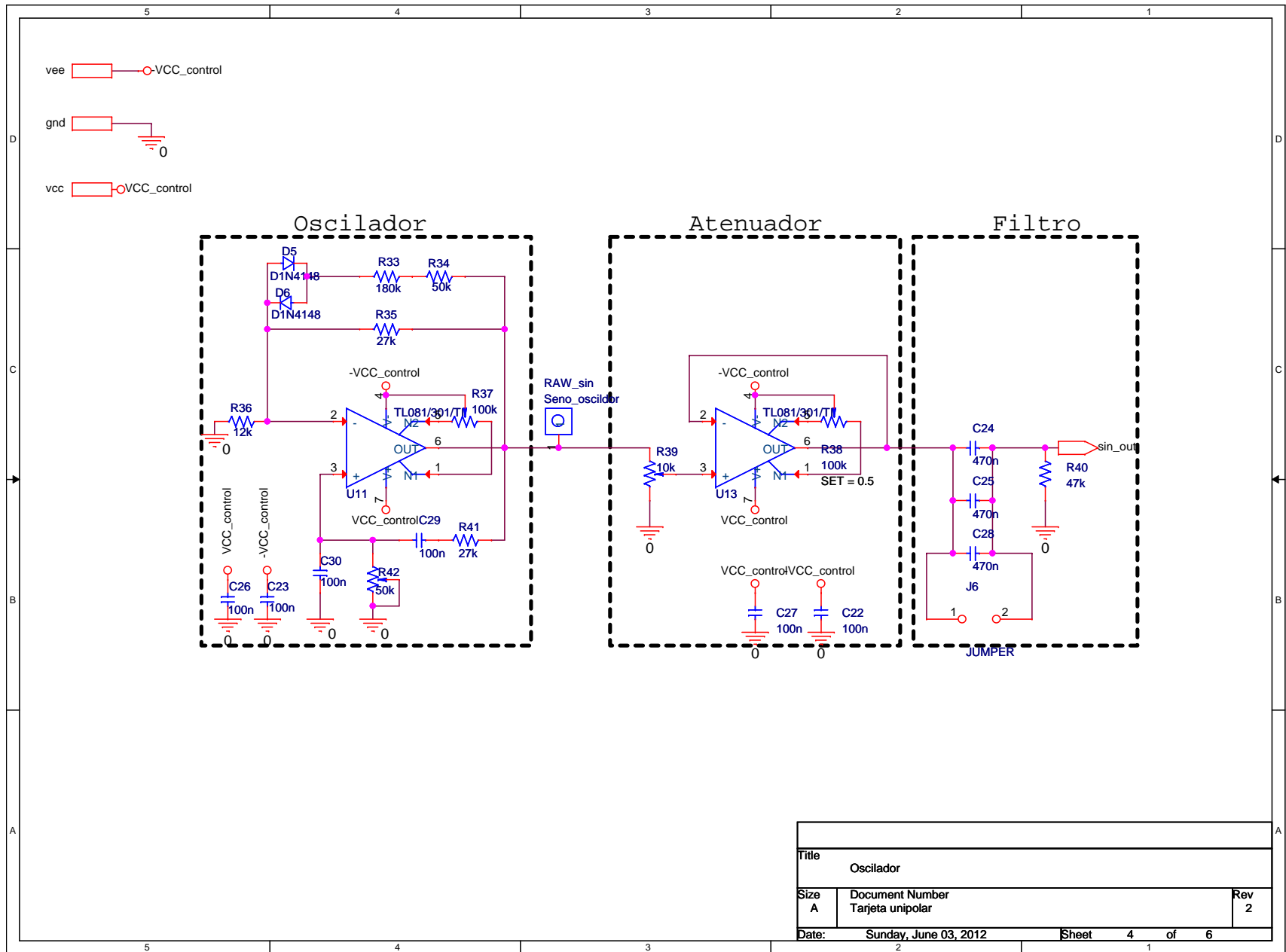


Figura B.9: Esquemático del oscilador de la tarjeta de modulación unipolar.



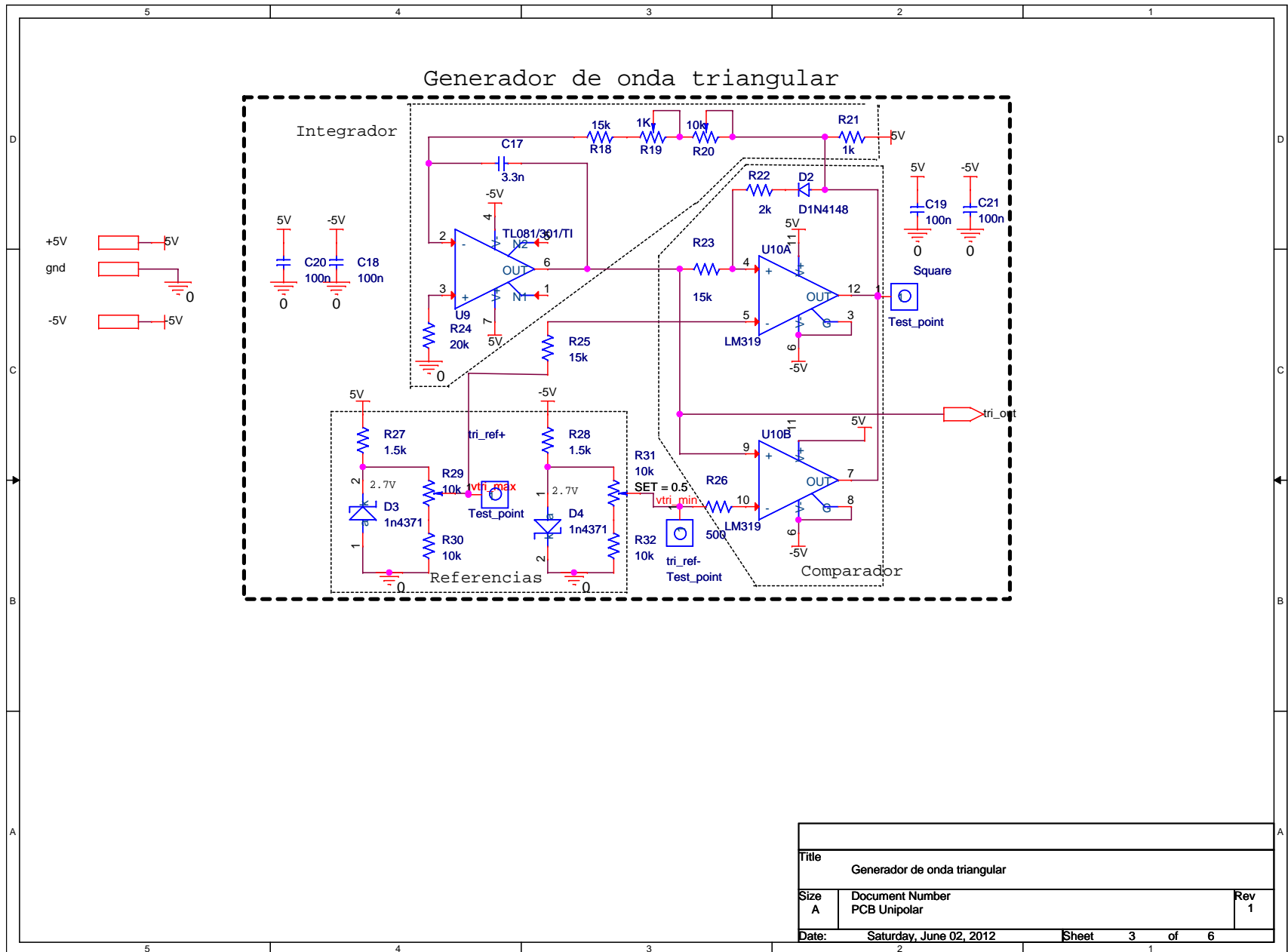


Figura B.11: Esquemático del generador de onda triangular de la tarjeta de modulación unipolar.



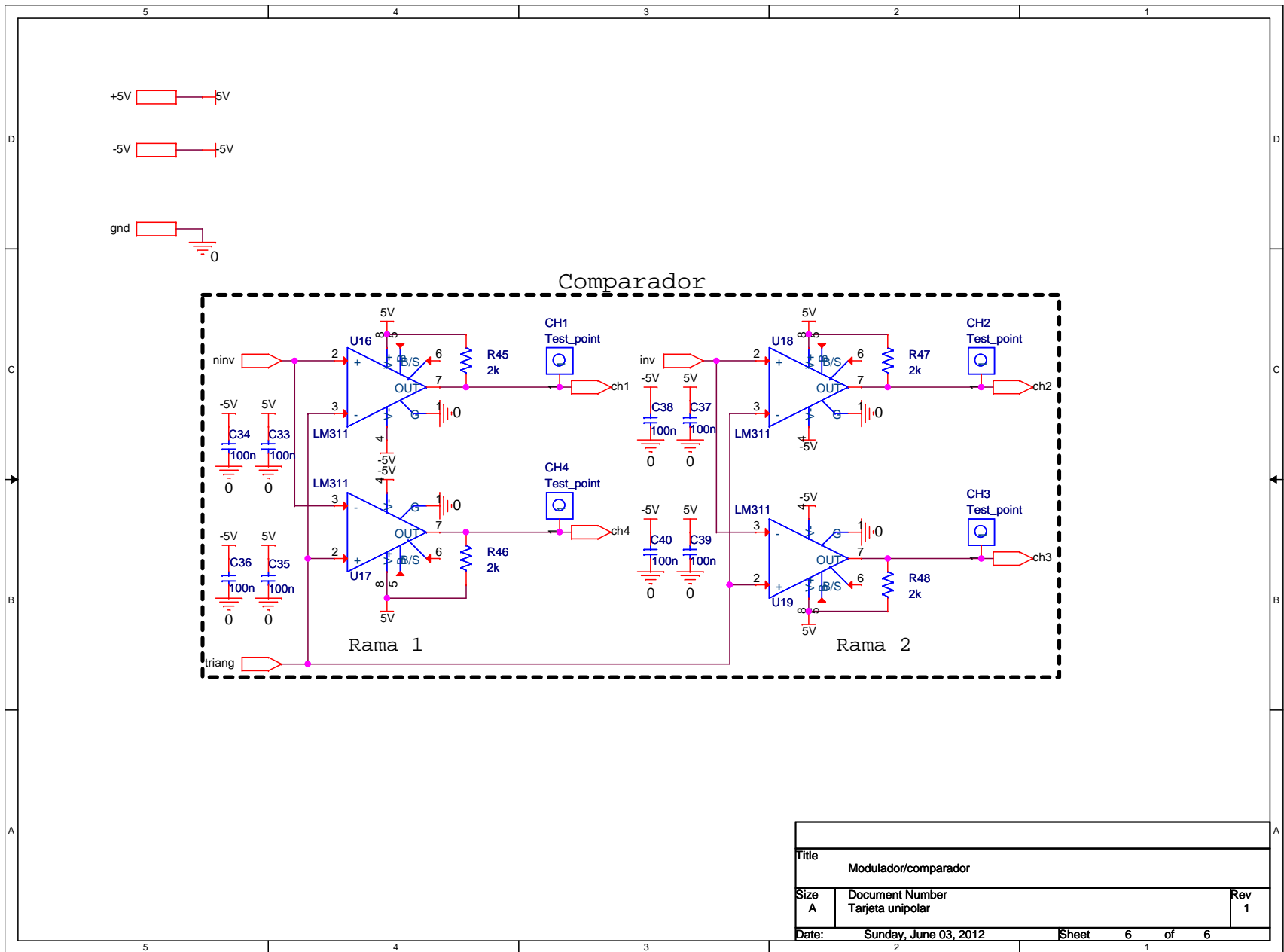


Figura B.13: Esquema del comparador de la tarjeta de modulación unipolar.



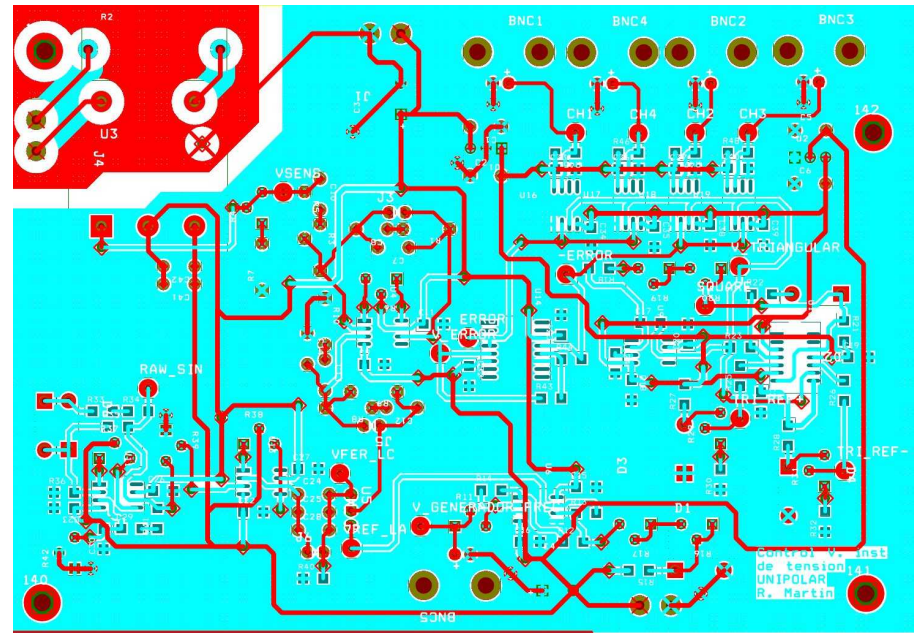


Figura B.14: Layout de la PCB de la tarjeta de modulación unipolar.



## **Apéndice C**

### **Hojas de características**

Hex inverting Schmitt trigger

74HC/HCT14

FEATURES

- Output capability: standard
- I<sub>CC</sub> category: SSI

GENERAL DESCRIPTION

The 74HC/HCT14 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT14 provide six inverting buffers with Schmitt-trigger action. They are capable of transforming slowly changing input signals into sharply defined, jitter-free output signals.

QUICK REFERENCE DATA

GND = 0 V; T<sub>amb</sub> = 25 °C; t<sub>r</sub> = t<sub>f</sub> = 6 ns

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
t <sub>PHL</sub> /t <sub>PLH</sub>	propagation delay nA to nY	C <sub>L</sub> = 15 pF; V <sub>CC</sub> = 5 V	12	17	ns
C <sub>I</sub>	input capacitance		3.5	3.5	pF
C <sub>PD</sub>	power dissipation capacitance per gate	notes 1 and 2	7	8	pF

Notes

1. C<sub>PD</sub> is used to determine the dynamic power dissipation (P<sub>D</sub> in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f<sub>i</sub> = input frequency in MHz

f<sub>o</sub> = output frequency in MHz

C<sub>L</sub> = output load capacitance in pF

V<sub>CC</sub> = supply voltage in V

Σ (C<sub>L</sub> × V<sub>CC</sub><sup>2</sup> × f<sub>o</sub>) = sum of outputs

2. For HC the condition is V<sub>I</sub> = GND to V<sub>CC</sub>  
For HCT the condition is V<sub>I</sub> = GND to V<sub>CC</sub> – 1.5 V

ORDERING INFORMATION

See “74HC/HCT/HCU/HCMOS Logic Package Information”.

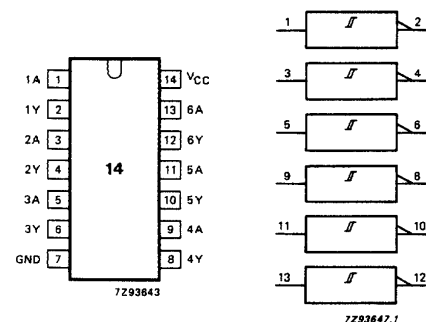


Figura C.1: Puerta inversora con histéresis 74HC14.



## L78L00 SERIES

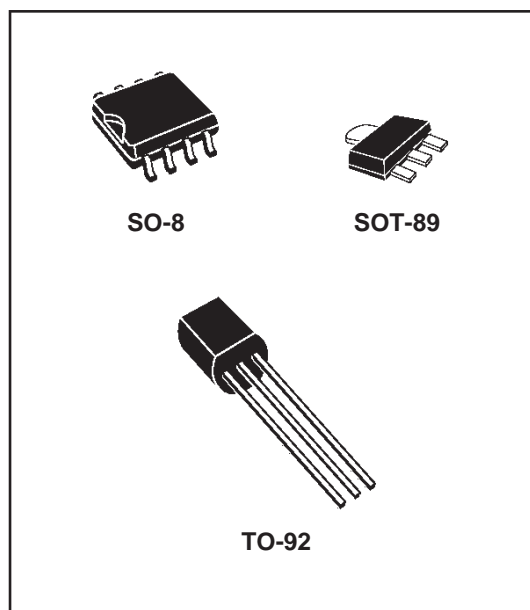
### POSITIVE VOLTAGE REGULATORS

- OUTPUT CURRENT UP TO 100 mA
- OUTPUT VOLTAGES OF 3.3; 5; 6; 8; 9; 12; 15; 18; 24V
- THERMAL OVERLOAD PROTECTION
- SHORT CIRCUIT PROTECTION
- NO EXTERNAL COMPONENTS ARE REQUIRED
- AVAILABLE IN EITHER  $\pm 5\%$  (AC) OR  $\pm 10\%$  (C) SELECTION

#### DESCRIPTION

The L78L00 series of three-terminal positive regulators employ internal current limiting and thermal shutdown, making them essentially indestructible. If adequate heatsink is provided, they can deliver up to 100 mA output current. They are intended as fixed voltage regulators in a wide range of applications including local or on-card regulation for elimination of noise and distribution problems associated with single-point regulation. In addition, they can be used with power pass elements to make high-current voltage regulators.

The L78L00 series used as Zener diode/resistor combination replacement, offers an effective



output impedance improvement of typically two orders of magnitude, along with lower quiescent current and lower noise.

#### BLOCK DIAGRAM

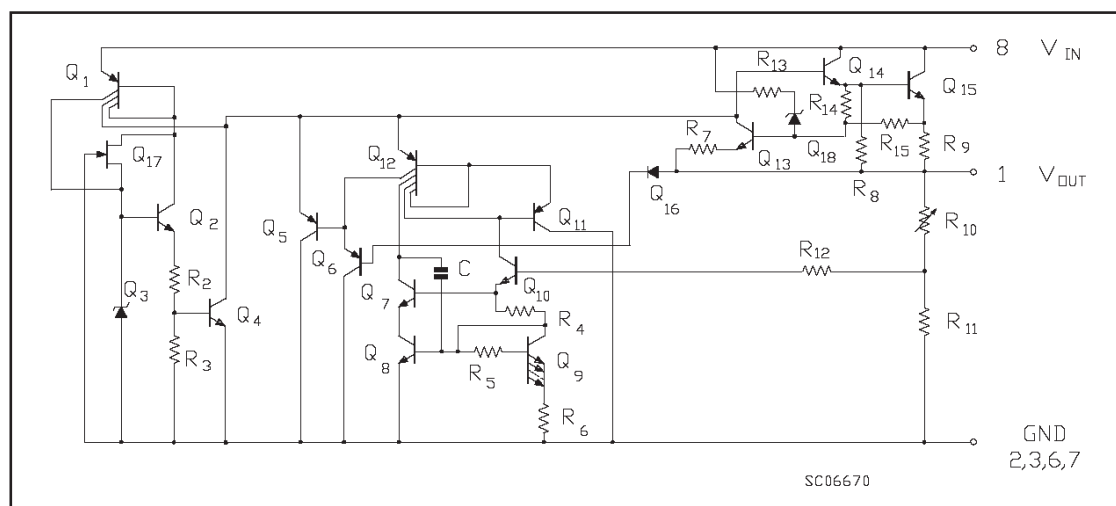


Figura C.2: Regulador lineal de tensión 78L05 (+5V).

## MC79L00 SERIES NEGATIVE-VOLTAGE REGULATORS

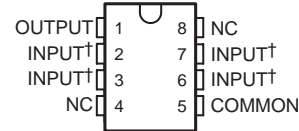
SLVS011D – OCTOBER 1982 – REVISED AUGUST 2003

- 3-Terminal Regulators
- Output Current Up To 100 mA
- No External Components Required
- Internal Thermal-Overload Protection
- Internal Short-Circuit Current Limiting
- Direct Replacement for Industry-Standard MC79L00 Series
- Available in 5% or 10% Selections

### description/ordering information

This series of fixed negative-voltage integrated-circuit voltage regulators is designed for a wide range of applications. These include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. In addition, they can be used to control series pass elements to make high-current voltage-regulator circuits. One of these regulators can deliver up to 100 mA of output current. The internal current-limiting and thermal-shutdown features essentially make the regulators immune to overload. When used as a replacement for a Zener-diode and resistor combination, these devices can provide an effective improvement in output impedance of two orders of magnitude, with lower bias current.

D PACKAGE  
(TOP VIEW)



† Internally connected  
NC – No internal connection

LP PACKAGE  
(TOP VIEW)



### ORDERING INFORMATION

T <sub>J</sub>	OUTPUT VOLTAGE TOLERANCE	NOMINAL OUTPUT VOLTAGE (V)	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 125°C	5%	-5	SOIC (D)	Tube of 75	MC79L05ACD	79L05A
				Reel of 2500	MC79L05ACDR	
		-12	TO-226 / TO-92 (LP)	Bulk of 1000	MC79L05ACLP	79L05AC
				Reel of 2000	MC79L05ACLPR	
			SOIC (D)	Tube of 75	MC79L12ACD	79L12A
				Reel of 2500	MC79L12ACDR	
	10%	-12	TO-226 / TO-92 (LP)	Bulk of 1000	MC79L12ACLP	79L12AC
				Reel of 2000	MC79L12ACLPR	
		-15	TO-226 / TO-92 (LP)	Bulk of 1000	MC79L15ACLP	79L15AC
				Reel of 2000	MC79L15ACLPR	
		-12	TO-226 / TO-92 (LP)	Bulk of 1000	MC79L12CLP	79L12C
		-15	SOIC (D)	Tube of 75	MC79L15CD	79L15C

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at [www.ti.com/sc/package](http://www.ti.com/sc/package).



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

Figura C.3: Regulador lineal de tensión 79L05 (-5V).



# LM111 LM211 - LM311

## VOLTAGE COMPARATORS

- MAXIMUM INPUT CURRENT : 150nA
- MAXIMUM OFFSET CURRENT : 20nA
- DIFFERENTIAL INPUT VOLTAGE RANGE :  $\pm 30V$
- POWER CONSUMPTION : 135mW AT  $\pm 15V$
- SUPPLY VOLTAGE : +5V TO  $\pm 15V$
- OUTPUT CURRENT : 50mA

### DESCRIPTION

The LM111, LM211, LM311 are voltage comparators that have low input currents.

They are also designed to operate over a wide range of supply voltages : from standard  $\pm 15V$  operational amplifier supplies down to the single +5V supply used for IC logic.

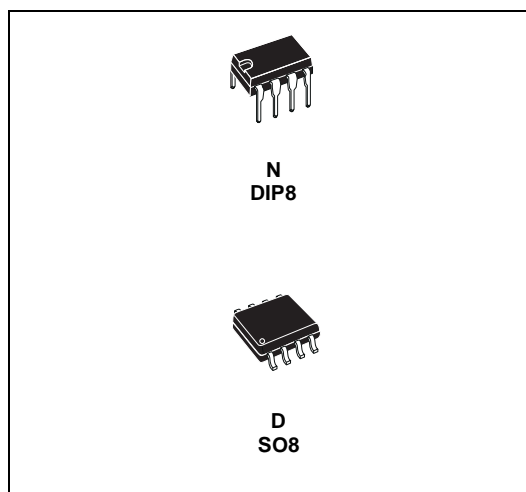
Their output is compatible with RTL-DTL and TTL as well as MOS circuits and can switch voltages up to +50V at outputs currents as high as 50mA.

### ORDER CODE

Part Number	Temperature Range	Package	
		N	D
LM111	-55°C, +125°C	•	•
LM211	-40°C, +105°C	•	•
LM311	0°C, +70°C	•	•
<b>Example : LM311D</b>			

**N** = Dual in Line Package (DIP)

**D** = Small Outline Package (SO) - also available in Tape & Reel (DT)



### PIN CONNECTIONS (top view)

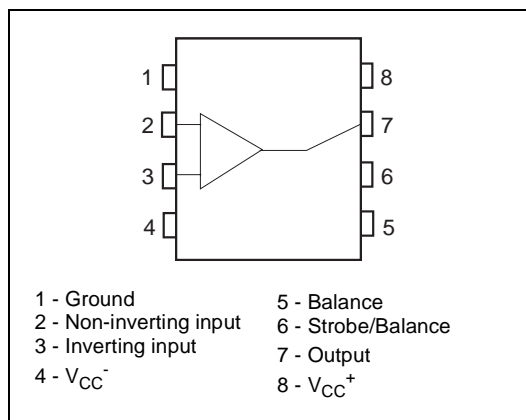


Figura C.4: Comparador LM311.



**LM119**  
**LM219 - LM319**

## HIGH SPEED DUAL COMPARATORS

- TWO INDEPENDENT COMPARATORS
- SUPPLY VOLTAGE : +5V TO  $\pm 15V$
- TYPICALLY 80ns RESPONSE TIME AT  $\pm 15V$
- MINIMUM FAN-OUT OF 2 EACH SIDE
- MAXIMUM INPUT CURRENT OF  $1\mu A$  OVER OPERATING TEMPERATURE RANGE
- INPUTS AND OUTPUTS CAN BE ISOLATED FROM SYSTEM GROUND
- HIGH COMMON-MODE SLEW RATE

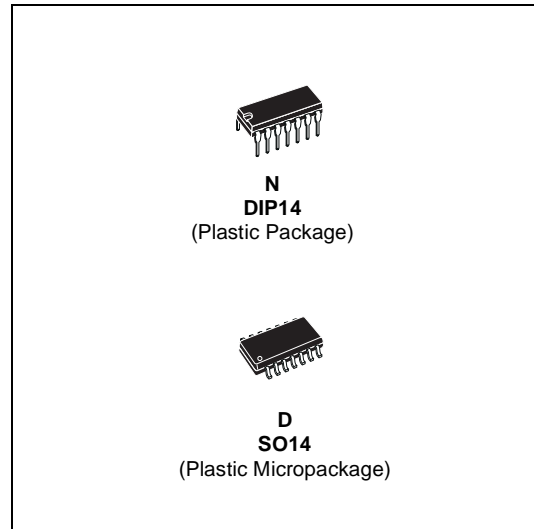
### DESCRIPTION

These products are precision high speed dual comparators designed to operate over a wide range of supply voltages down to a single 5V logic supply and ground and have low input currents and high gains.

The open collector of the output stage makes compatible with TTL as well as capable of driving lamps and relays at currents up to 25mA.

Although designed primarily for applications requiring operation from digital logic supplies, the comparators are fully specified for power supplies up to  $\pm 15V$ .

They feature faster response than LM111 at the expense of higher current consumption. However, the high speed, wide operating voltage range and low package count make the much more versatile.



### ORDER CODE

Part Number	Temperature Range	Package	
		N	D
LM119	-55°C, +125°C	•	•
LM219	-40°C, +105°C	•	•
LM319	0°C, +70°C	•	•

**Example : LM219N**

N = Dual in Line Package (DIP)  
D = Small Outline Package (SO) - also available in Tape & Reel (DT)

### PIN CONNECTIONS (top view)

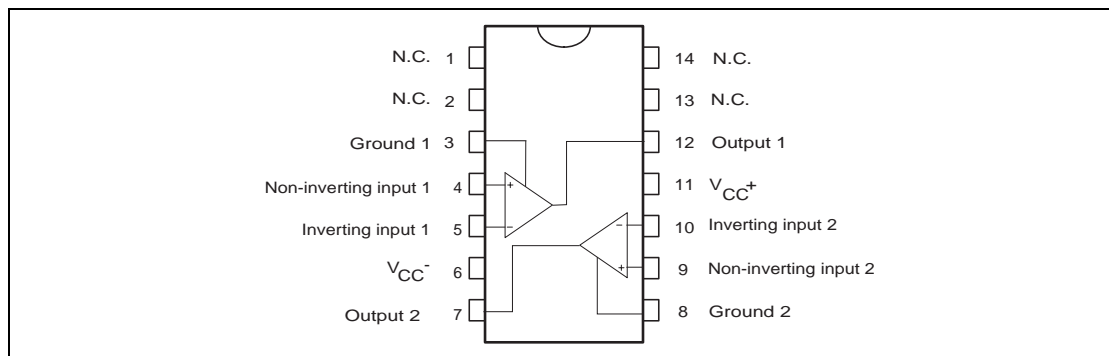


Figura C.5: Comparador LM319.



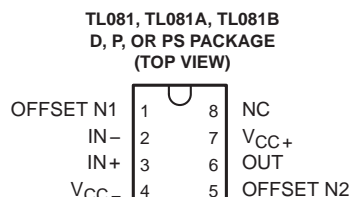
**TL081, TL081A, TL081B, TL082, TL082A, TL082B  
TL084, TL084A, TL084B  
JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS081G – FEBRUARY 1977 – REVISED SEPTEMBER 2004

- Low Power Consumption
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias and Offset Currents
- Output Short-Circuit Protection
- Low Total Harmonic Distortion . . . 0.003% Typ
- High Input Impedance . . . JFET-Input Stage
- Latch-Up-Free Operation
- High Slew Rate . . . 13 V/ $\mu$ s Typ
- Common-Mode Input Voltage Range Includes  $V_{CC+}$

#### description/ordering information

The TL08x JFET-input operational amplifier family is designed to offer a wider selection than any previously developed operational amplifier family. Each of these JFET-input operational amplifiers incorporates well-matched, high-voltage JFET and bipolar transistors in a monolithic integrated circuit. The devices feature high slew rates, low input bias and offset currents, and low offset-voltage temperature coefficient. Offset adjustment and external compensation options are available within the TL08x family.

The C-suffix devices are characterized for operation from 0°C to 70°C. The I-suffix devices are characterized for operation from –40°C to 85°C. The Q-suffix devices are characterized for operation from –40°C to 125°C. The M-suffix devices are characterized for operation over the full military temperature range of –55°C to 125°C.



NC – No internal connection



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2004, Texas Instruments Incorporated  
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

1

Figura C.6: Amplificador operacional TL08x.



LT1028/LT1128

## Ultralow Noise Precision High Speed Op Amps

### FEATURES

- Voltage Noise
  - 1.1nV/ $\sqrt{\text{Hz}}$  Max at 1kHz
  - 0.85nV/ $\sqrt{\text{Hz}}$  Typ at 1kHz
  - 1.0nV/ $\sqrt{\text{Hz}}$  Typ at 10Hz
  - 35nV<sub>p-p</sub> Typ, 0.1Hz to 10Hz
- Voltage and Current Noise 100% Tested
- Gain-Bandwidth Product
  - LT1028: 50MHz Min
  - LT1128: 13MHz Min
- Slew Rate
  - LT1028: 11V/ $\mu\text{s}$  Min
  - LT1128: 5V/ $\mu\text{s}$  Min
- Offset Voltage: 40 $\mu\text{V}$  Max
- Drift with Temperature: 0.8 $\mu\text{V}/^{\circ}\text{C}$  Max
- Voltage Gain: 7 Million Min
- Available in 8-Pin SO Package

### APPLICATIONS

- Low Noise Frequency Synthesizers
- High Quality Audio
- Infrared Detectors
- Accelerometer and Gyro Amplifiers
- 350 $\Omega$  Bridge Signal Conditioning
- Magnetic Search Coil Amplifiers
- Hydrophone Amplifiers

### DESCRIPTION

The LT<sup>®</sup>1028 (gain of  $-1$  stable)/LT1128 (gain of  $+1$  stable) achieve a new standard of excellence in noise performance with 0.85nV/ $\sqrt{\text{Hz}}$  1kHz noise, 1.0nV/ $\sqrt{\text{Hz}}$  10Hz noise. This ultralow noise is combined with excellent high speed specifications (gain-bandwidth product is 75MHz for LT1028, 20MHz for LT1128), distortion-free output, and true precision parameters (0.1 $\mu\text{V}/^{\circ}\text{C}$  drift, 10 $\mu\text{V}$  offset voltage, 30 million voltage gain). Although the LT1028/LT1128 input stage operates at nearly 1mA of collector current to achieve low voltage noise, input bias current is only 25nA.

The LT1028/LT1128's voltage noise is less than the noise of a 50 $\Omega$  resistor. Therefore, even in very low source impedance transducer or audio amplifier applications, the LT1028/LT1128's contribution to total system noise will be negligible.

LT, LTC and LT are registered trademarks of Linear Technology Corporation

### TYPICAL APPLICATION

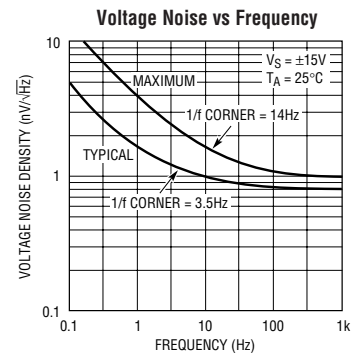
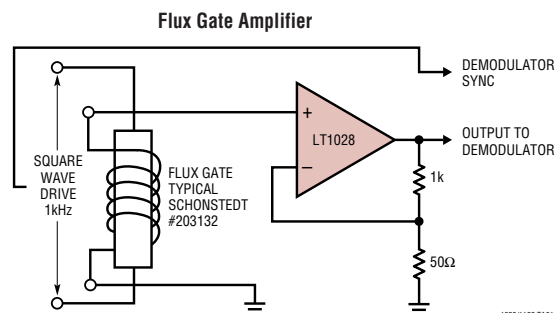


Figura C.7: Amplificador de muy bajo ruido LT1028.



LTC1151

## Dual $\pm 15V$ Zero-Drift Operational Amplifier

### FEATURES

- Maximum Offset Voltage Drift:  $0.05\mu V/^\circ C$
- High Voltage Operation:  $\pm 18V$
- No External Components Required
- Maximum Offset Voltage:  $5\mu V$
- Low Noise:  $1.5\mu V_{P-P}$  (0.1Hz to 10Hz)
- Minimum Voltage Gain: 125dB
- Minimum CMRR: 106dB
- Minimum PSRR: 110dB
- Low Supply Current: 0.9mA/Amplifier
- Single Supply Operation: 4.75V to 36V
- Input Common-Mode Range Includes Ground
- Typical Overload Recovery Time: 20ms

### APPLICATIONS

- Strain Gauge Amplifiers
- Instrumentation Amplifiers
- Electronic Scales
- Medical Instrumentation
- Thermocouple Amplifiers
- High Resolution Data Acquisition

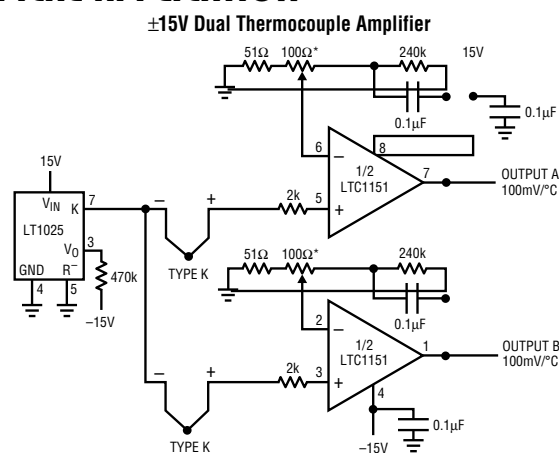
### DESCRIPTION

The LTC1151 is a high voltage, high performance dual zero-drift operational amplifier. The two sample-and-hold capacitors per amplifier required externally by other chopper amplifiers are integrated on-chip. The LTC1151 also incorporates proprietary high voltage CMOS structures which allow operation at up to 36V total supply voltage.

The LTC1151 has a typical offset voltage of  $0.5\mu V$ , drift of  $0.01\mu V/^\circ C$ , 0.1Hz to 10Hz input noise voltage of  $1.5\mu V_{P-P}$ , and a typical voltage gain of 140dB. It has a slew rate of  $3V/\mu s$  and a gain-bandwidth product of 2.5MHz with a supply current of 0.9mA per amplifier. Overload recovery times from positive and negative saturation are 3ms and 20ms, respectively.

The LTC1151 is available in a standard 8-lead plastic DIP package as well as a 16-lead wide body SO. The LTC1151 is pin compatible with industry-standard dual op amps and runs from standard  $\pm 15V$  supplies, allowing it to plug in to most standard bipolar op amp sockets while offering significant improvement in DC performance.

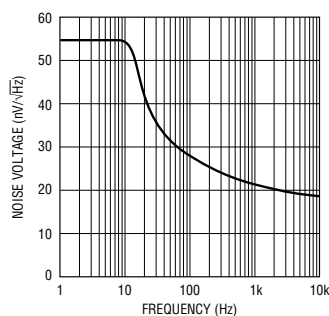
### TYPICAL APPLICATION



\* FULL SCALE TRIM: TRIM FOR 10.0V OUTPUT  
WITH THERMOCOUPLE AT 100°C

1151 TA01

### Noise Spectrum



1151 TA02



Figura C.8: Amplificador dual de muy bajo ruido LTC1151.

International  
**IR** Rectifier

Data Sheet No. PD60147 Rev.T

## IR2110(S)/IR2113(S) & (PbF)

### HIGH AND LOW SIDE DRIVER

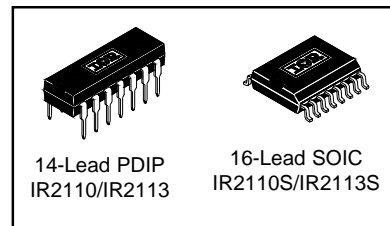
#### Features

- Floating channel designed for bootstrap operation  
Fully operational to +500V or +600V  
Tolerant to negative transient voltage  
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible  
Separate logic supply range from 3.3V to 20V  
Logic and power ground  $\pm 5V$  offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs
- Also available LEAD-FREE

#### Product Summary

$V_{\text{OFFSET}}$ (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O+/-}}$	2A / 2A
$V_{\text{OUT}}$	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

#### Packages



#### Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

#### Typical Connection

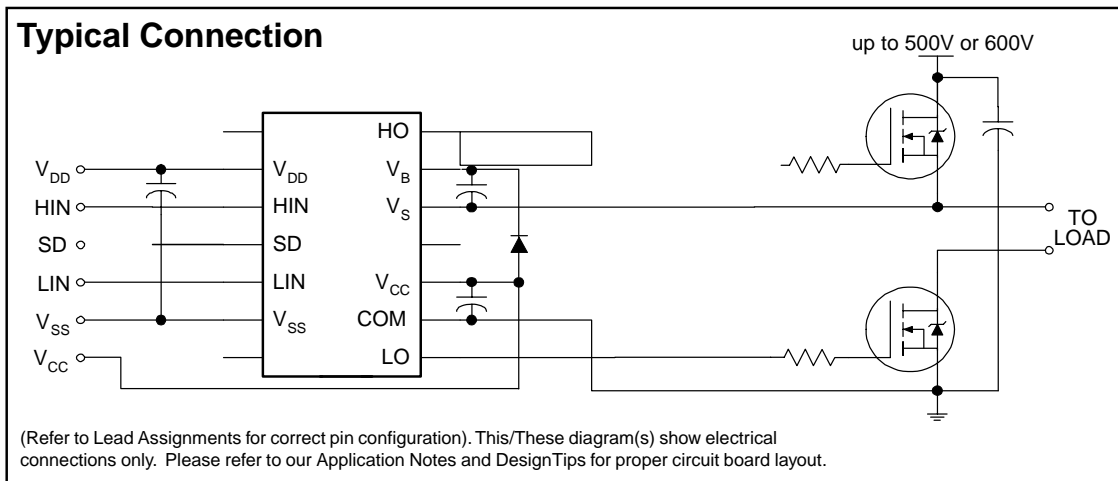


Figura C.9: Driver de Mosfet IR2110.



## SPW20N60S5

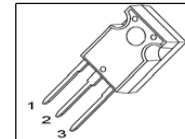
### Cool MOS™ Power Transistor

#### Feature

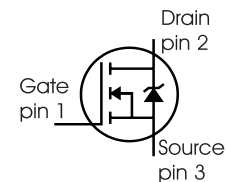
- New revolutionary high voltage technology
- Ultra low gate charge
- Periodic avalanche rated
- Extreme  $dv/dt$  rated
- Ultra low effective capacitances
- Improved transconductance

$V_{DS}$	600	V
$R_{DS(on)}$	0.19	$\Omega$
$I_D$	20	A

P-TO247



Type	Package	Ordering Code	Marking
SPW20N60S5	P-TO247	Q67040-S4238	20N60S5



#### Maximum Ratings

Parameter	Symbol	Value	Unit
Continuous drain current	$I_D$	20	A
$T_C = 25\text{ }^\circ\text{C}$		13	
$T_C = 100\text{ }^\circ\text{C}$			
Pulsed drain current, $t_p$ limited by $T_{jmax}$	$I_{D\text{ puls}}$	40	
Avalanche energy, single pulse	$E_{AS}$	690	mJ
$I_D = 10\text{ A}$ , $V_{DD} = 50\text{ V}$			
Avalanche energy, repetitive $t_{AR}$ limited by $T_{jmax}$ <sup>1)</sup>	$E_{AR}$	1	
$I_D = 20\text{ A}$ , $V_{DD} = 50\text{ V}$			
Avalanche current, repetitive $t_{AR}$ limited by $T_{jmax}$	$I_{AR}$	20	A
Gate source voltage	$V_{GS}$	$\pm 20$	V
Gate source voltage AC ( $f > 1\text{ Hz}$ )	$V_{GS}$	$\pm 30$	
Power dissipation, $T_C = 25\text{ }^\circ\text{C}$	$P_{tot}$	208	W
Operating and storage temperature	$T_j, T_{stg}$	-55... +150	$^\circ\text{C}$

Figura C.10: Mofet de potencia SPW20N60S5.

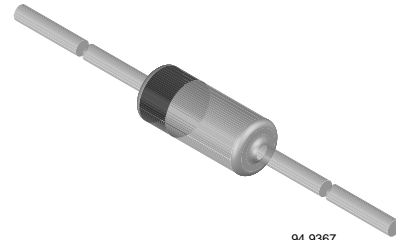
**1N4148**

Vishay Semiconductors

## Small Signal Fast Switching Diodes

### Features

- Silicon epitaxial planar diodes
- Electrically equivalent diodes:  
1N4148 - 1N914
- Compliant to RoHS Directive 2002/95/EC and in accordance to WEEE 2002/96/EC
- Halogen-free according to IEC 61249-2-21 definition


**RoHS**  
COMPLIANT  
**HALOGEN**  
**FREE**


94 9367

### Applications

- Extreme fast switches

### Mechanical Data

**Case:** DO-35**Weight:** approx. 105 mg**Cathode band color:** black**Packaging codes/options:**

TR/10K per 13" reel (52 mm tape), 50K/box

TAP/10K per ammpack (52 mm tape), 50K/box

### Parts Table

Part	Ordering code	Type marking	Remarks
1N4148	1N4148-TAP or 1N4148-TR	V4148	Ampmpack/tape and reel

### Absolute Maximum Ratings

 $T_{amb} = 25\text{ }^{\circ}\text{C}$ , unless otherwise specified

Parameter	Test condition	Symbol	Value	Unit
Repetitive peak reverse voltage		$V_{RRM}$	100	V
Reverse voltage		$V_R$	75	V
Peak forward surge current	$t_p = 1\text{ }\mu\text{s}$	$I_{FSM}$	2	A
Repetitive peak forward current		$I_{FRM}$	500	mA
Forward continuous current		$I_F$	300	mA
Average forward current	$V_R = 0$	$I_{FAV}$	150	mA
Power dissipation	$l = 4\text{ mm}, T_L = 45\text{ }^{\circ}\text{C}$	$P_{tot}$	440	mW
	$l = 4\text{ mm}, T_L \leq 25\text{ }^{\circ}\text{C}$	$P_{tot}$	500	mW

### Thermal Characteristics

 $T_{amb} = 25\text{ }^{\circ}\text{C}$ , unless otherwise specified

Parameter	Test condition	Symbol	Value	Unit
Thermal resistance junction to ambient air	$l = 4\text{ mm}, T_L = \text{constant}$	$R_{thJA}$	350	K/W
Junction temperature		$T_j$	175	$^{\circ}\text{C}$
Storage temperature range		$T_{stg}$	- 65 to + 150	$^{\circ}\text{C}$

Document Number 81857

For technical questions within your region, please contact one of the following:

www.vishay.com

Rev. 1.3, 29-Oct-10

[DiodesAmericas@vishay.com](mailto:DiodesAmericas@vishay.com), 
 [DiodesAsia@vishay.com](mailto:DiodesAsia@vishay.com), 
 [DiodesEurope@vishay.com](mailto:DiodesEurope@vishay.com)

Figura C.11: Diodo 1N4148.



## BYW100-200

### HIGH EFFICIENCY FAST RECOVERY RECTIFIER DIODE

#### MAIN PRODUCT CHARACTERISTICS

$I_{F(AV)}$	1.5 A
$V_{RRM}$	200 V
$T_j(max)$	150 °C
$V_F(max)$	0.85 V

#### FEATURES AND BENEFITS

- Very low conduction losses
- Negligible switching losses
- Low forward and reverse recovery times
- The specifications and curves enable the determination of  $t_{rr}$  and  $I_{RM}$  at 100°C under users conditions.

#### DESCRIPTION

Low voltage drop and rectifier suited for switching mode base drive and transistor circuits.



#### ABSOLUTE RATINGS (limiting values)

Symbol	Parameter		Value	Unit
$V_{RRM}$	Repetitive peak reverse voltage		200	V
$I_{FRM}$	Repetitive peak forward current *	$t_p = 5\mu s \quad F = 1KHz$	80	A
$I_{F(AV)}$	Average forward current*	$T_a = 95^\circ C \quad \delta = 0.5$	1.5	A
$I_{FSM}$	Surge non repetitive forward current	$t_p = 10 ms \quad \text{Sinusoidal}$	50	A
$T_{stg}$	Storage temperature range		-65 +150	°C
$T_j$	Maximum operating junction temperature		+ 150	°C
$T_L$	Maximum lead temperature for soldering during 10s at 4mm from case		230	°C

\* On infinitive heatsink with 10mm lead length

October 2001 - Ed: 4B

Figura C.12: Diodo BYW-100-200.

## MUR405, MUR410, MUR415, MUR420, MUR440, MUR460

MUR420 and MUR460 are Preferred Devices

### SWITCHMODE™ Power Rectifiers

This series is designed for use in switching power supplies, inverters and as free wheeling diodes, these state-of-the-art devices have the following features:

#### Features

- Ultrafast 25 ns, 50 ns and 75 ns Recovery Times
- 175°C Operating Junction Temperature
- Low Forward Voltage
- Low Leakage Current
- High Temperature Glass Passivated Junction
- Reverse Voltage to 600 V
- Shipped in plastic bags, 5,000 per bag
- Available in Tape and Reel, 1500 per reel, by adding a "RL" suffix to the part number
- These devices are manufactured with a Pb-Free external lead finish only\*

#### Mechanical Characteristics

- Case: Epoxy, Molded
- Weight: 1.1 gram (approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead and Mounting Surface Temperature for Soldering Purposes: 220°C Max. for 10 Seconds, 1/16" from case
- Polarity: Cathode indicated by Polarity Band



ON Semiconductor®

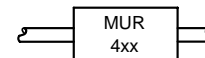
<http://onsemi.com>

### ULTRAFAST RECTIFIERS 4.0 AMPERES 50–600 VOLTS



AXIAL LEAD  
CASE 267  
STYLE 1

#### MARKING DIAGRAM



MUR4xx = Device Code  
xx = 05, 10, 15, 20, 40, 60

#### ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 2 of this data sheet.

**Preferred** devices are recommended choices for future use and best overall value.

Figura C.13: Diodo MUR460.





## STTA806D/DI/G

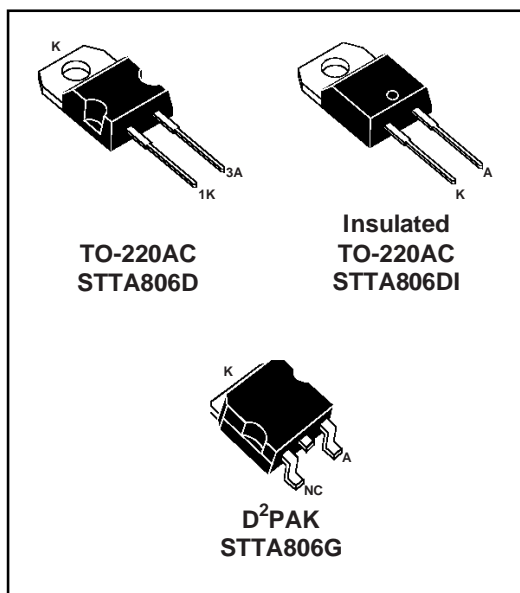
### TURBOSWITCH™ ULTRA-FAST HIGH VOLTAGE DIODE

#### MAIN PRODUCTS CHARACTERISTICS

$I_F(AV)$	8A
$V_{RRM}$	600V
$t_{rr} (typ)$	25ns
$V_F (max)$	1.5V

#### FEATURES AND BENEFITS

- SPECIFIC TO "FREEWHEEL MODE" OPERATIONS: FREEWHEEL OR BOOSTER DIODE
- ULTRA-FAST AND SOFT RECOVERY
- VERY LOW OVERALL POWER LOSSES IN BOTH THE DIODE AND THE COMPANION TRANSISTOR
- HIGH FREQUENCY OPERATIONS
- INSULATED PACKAGE : TO-220AC  
Electrical insulation : 2500V<sub>RMS</sub>  
Capacitance < 7 pF



#### DESCRIPTION

The TURBOSWITCH is a very high performance series of ultra-fast high voltage power diodes from 600V to 1200V.

TURBOSWITCH family, drastically cuts losses in both the diode and the associated switching IGBT or MOSFET in all "freewheel mode" operations and is particularly suitable and efficient in motor

control freewheel applications and in booster diode applications in power factor control circuitries.

Packaged either in TO-220AC, insulated TO-220AC or in D²PAK, these 600V devices are particularly intended for use on 240V domestic mains.

#### ABSOLUTE RATINGS (limiting values)

Symbol	Parameter		Value	Unit
$V_{RRM}$	Repetitive peak reverse voltage		600	V
$V_{RSM}$	Non repetitive peak reverse voltage		600	V
$I_F(RMS)$	RMS forward current	TO-220AC/ D²PAK	30	A
		TO-220ACins.	20	A
$I_{FRM}$	Repetitive peak forward current	tp=5ms F=5kHz square	110	A
$I_{FSM}$	Surge non repetitive forward current	tp=10 ms sinusoidal	90	A
$T_j$	Maximum operating junction temperature		150	°C
$T_{stg}$	Storage temperature range		-65 to 150	°C

Figura C.14: Diodo STTA806D.



**1.5KE6V8A/440A**  
**1.5KE6V8CA/440CA**

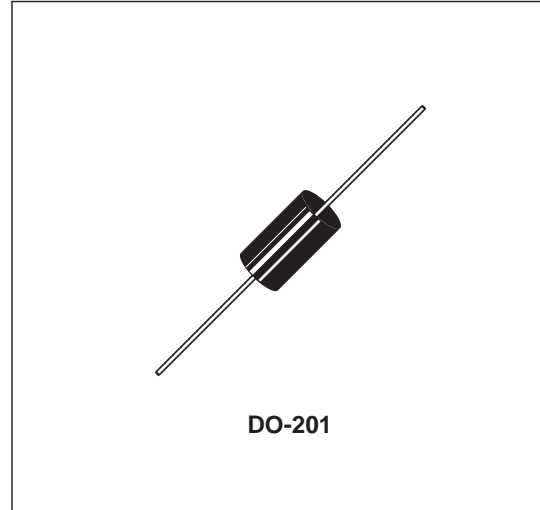
**TRANSIL™**

#### FEATURES

- PEAK PULSE POWER : 1500 W (10/1000μs)
- BREAKDOWN VOLTAGE RANGE :  
From 6.8V to 440 V
- UNI AND BIDIRECTIONAL TYPES
- LOW CLAMPING FACTOR
- FAST RESPONSE TIME
- UL RECOGNIZED

#### DESCRIPTION

Transil diodes provide high overvoltage protection by clamping action. Their instantaneous response to transient overvoltages makes them particularly suited to protect voltage sensitive devices such as MOS Technology and low voltage supplied IC's.



#### ABSOLUTE MAXIMUM RATINGS ( $T_{amb} = 25^{\circ}\text{C}$ )

Symbol	Parameter		Value	Unit
$P_{PP}$	Peak pulse power dissipation (see note 1)	$T_j \text{ initial} = T_{amb}$	1500	W
$P$	Power dissipation on infinite heatsink	$T_{amb} = 75^{\circ}\text{C}$	5	W
$I_{FSM}$	Non repetitive surge peak forward current for unidirectional types	$t_p = 10\text{ms}$ $T_j \text{ initial} = T_{amb}$	200	A
$T_{stg}$ $T_j$	Storage temperature range Maximum junction temperature		- 65 to + 175 175	$^{\circ}\text{C}$ $^{\circ}\text{C}$
$T_L$	Maximum lead temperature for soldering during 10s at 5mm from case		230	$^{\circ}\text{C}$

**Note 1 :** For a surge greater than the maximum values, the diode will fail in short-circuit.

#### THERMAL RESISTANCES

Symbol	Parameter	Value	Unit
$R_{th(j-l)}$	Junction to leads	20	$^{\circ}\text{C/W}$
$R_{th(j-a)}$	Junction to ambient on printed circuit. $L_{lead} = 10 \text{ mm}$	75	$^{\circ}\text{C/W}$

Figura C.15: .Supresor de transitorios TVS 1.5KE440A

### Features

- ◆ Single-in-Line (SIL) Package
- ◆ Single and Dual Output Models
- ◆ I/O-Isolation 1'000 VDC
- ◆ High Efficiency up to 81%
- ◆ Operating Temperature -40°C to +85°C
- ◆ Industry Standard Pinout
- ◆ 100% Burn-in (8 h)
- ◆ Lead free Design, RoHS compliant
- ◆ 3 Year Product Warranty



The TMA series are miniature, isolated 1 W DC/DC-converters in a Single-in-Line package (SIP). Requiring only 1.2 cm<sup>2</sup> board space they offer the ideal solution in many space critical applications for board level power distribution. The use of SMD-technology makes it possible to offer a product with high performance at low cost.

Models				
Ordercode	Input voltage	Output voltage	Output current max.	Efficiency typ.
TMA 0505S	5 VDC ± 10%	5 VDC	200 mA	71 %
TMA 0512S		12 VDC	80 mA	78 %
TMA 0515S		15 VDC	65 mA	78 %
TMA 0505D		± 5 VDC	±100 mA	72 %
TMA 0512D		±12 VDC	± 40 mA	78 %
TMA 0515D		±15 VDC	± 35 mA	79 %
TMA 1205S	12 VDC ± 10%	5 VDC	200 mA	73 %
TMA 1212S		12 VDC	80 mA	80 %
TMA 1215S		15 VDC	65 mA	80 %
TMA 1205D		± 5 VDC	±100 mA	74 %
TMA 1212D		±12 VDC	± 40 mA	81 %
TMA 1215D		±15 VDC	± 35 mA	81 %
TMA 1505S	15 VDC ± 10%	5 VDC	200 mA	73 %
TMA 1512S		12 VDC	80 mA	80 %
TMA 1515S		15 VDC	65 mA	80 %
TMA 1505D		± 5 VDC	±100 mA	74 %
TMA 1512D		±12 VDC	± 40 mA	81 %
TMA 1515D		±15 VDC	± 35 mA	81 %
TMA 2405S	24 VDC ± 10%	5 VDC	200 mA	71 %
TMA 2412S		12 VDC	80 mA	78 %
TMA 2415S		15 VDC	65 mA	79 %
TMA 2405D		± 5 VDC	±100 mA	72 %
TMA 2412D		±12 VDC	± 40 mA	79 %
TMA 2415D		±15 VDC	± 35 mA	80 %

Figura C.16: Convertidor DC/DC 1w 15V/15V Aislamiento 1KV.



## Voltage Transducer LV 25-P

For the electronic measurement of voltages : DC, AC, pulsed..., with a galvanic isolation between the primary circuit (high voltage) and the secondary circuit (electronic circuit).



16084

### Electrical data

$I_{PN}$	Primary nominal current rms	10	mA
$I_{PM}$	Primary current, measuring range	0 .. $\pm 14$	mA
$R_M$	Measuring resistance	$R_{Mmin}$ $R_{Mmax}$	
	with $\pm 12$ V	@ $\pm 10$ mA <sub>max</sub>	30 190 $\Omega$
		@ $\pm 14$ mA <sub>max</sub>	30 100 $\Omega$
	with $\pm 15$ V	@ $\pm 10$ mA <sub>max</sub>	100 350 $\Omega$
		@ $\pm 14$ mA <sub>max</sub>	100 190 $\Omega$
$I_{SN}$	Secondary nominal current rms	25	mA
$K_N$	Conversion ratio	2500 : 1000	
$V_C$	Supply voltage ( $\pm 5$ %)	$\pm 12$ .. 15	V
$I_C$	Current consumption	10 (@ $\pm 15$ V) + $I_S$	mA

### Accuracy - Dynamic performance data

$X_G$	Overall Accuracy @ $I_{PN}$ , $T_A = 25^\circ\text{C}$	@ $\pm 12$ .. 15 V	$\pm 0.9$	%
		@ $\pm 15$ V ( $\pm 5$ %)	$\pm 0.8$	%
$e_L$	Linearity error		< 0.2	%
$I_O$	Offset current @ $I_p = 0$ , $T_A = 25^\circ\text{C}$		Typ Max	
$I_{OT}$	Temperature variation of $I_O$	0°C .. + 25°C	$\pm 0.06$ $\pm 0.25$	mA
		+ 25°C .. + 70°C	$\pm 0.10$ $\pm 0.35$	mA
$t_r$	Response time <sup>1)</sup> to 90 % of $I_{PN}$ step		40	$\mu\text{s}$

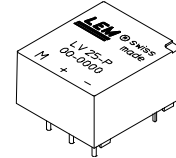
### General data

$T_A$	Ambient operating temperature	0 .. + 70	$^\circ\text{C}$
$T_S$	Ambient storage temperature	- 25 .. + 85	$^\circ\text{C}$
$R_P$	Primary coil resistance @ $T_A = 70^\circ\text{C}$	250	$\Omega$
$R_S$	Secondary coil resistance @ $T_A = 70^\circ\text{C}$	110	$\Omega$
$m$	Mass	22	g
	Standards	EN 50178: 1997	

**Note:** <sup>1)</sup>  $R_1 = 25$  k $\Omega$  (L/R constant, produced by the resistance and inductance of the primary circuit).

$$I_{PN} = 10 \text{ mA}$$

$$V_{PN} = 10..500 \text{ V}$$



### Features

- Closed loop (compensated) voltage transducer using the Hall effect
- Isolated plastic case recognized according to UL 94-V0.

### Principle of use

- For voltage measurements, a current proportional to the measured voltage must be passed through an external resistor  $R_1$  which is selected by the user and installed in series with the primary circuit of the transducer.

### Advantages

- Excellent accuracy
- Very good linearity
- Low thermal drift
- Low response time
- High bandwidth
- High immunity to external interference
- Low disturbance in common mode.

### Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Power supplies for welding applications.

### Application domain

- Industrial.

Figura C.17: Sensor activo de tensión con aislamiento.